

S-19110系列是使用CMOS技术开发的高精度电压检测IC。检测电压和解除电压在内部被固定，精度为±2.0%。工作时的消耗电流为600 nA (典型值)。

除电源端子外，在SENSE检测产品中另备有检测电压输入端子 (SENSE端子)，因而即使SENSE端子电压下降到0 V，也会保持输出稳定。

S-19110系列可以通过外接电容器来延迟检测信号和解除信号，检测延迟时间精度为±20% ($C_N = 3.3 \text{ nF}$, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)，解除延迟时间精度为±20% ($C_P = 3.3 \text{ nF}$, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)。

输出方式为N沟道开路漏极输出。

本公司可提供根据用户的使用条件而计算的FIT值，以支援用户设计应对功能安全标准的产品。

有关FIT值计算的实施详情，请向代理商咨询。

注意 本产品可适用于车辆器械、车载器械。考虑使用于车辆器械、车载器械时，请务必与代理商联系。

■ 特点

- 检测电压：5.0 V ~ 10.0 V (以0.05 V为进阶单位)
- 检测电压精度：±2.0% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- 检测延迟时间精度：±20% ($C_N = 3.3 \text{ nF}$, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- 解除电压：5.25 V ~ 13.0 V (以0.05 V为进阶单位)
- 解除电压精度：±2.0% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$, $5.0\% \leq V_{HYS} \leq 20.0\%$)
±2.5% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$, $20.0\% < V_{HYS} \leq 30.0\%$)
- 解除延迟时间精度：±20% ($C_P = 3.3 \text{ nF}$, $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- 消耗电流：600 nA (典型值)
- 工作电压范围：1.8 V ~ 36.0 V
- 滞后幅度*1：可选择 "有" / "无"
5.0% ~ 30.0% ($T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- 输出方式：N沟道开路漏极输出
- 工作温度范围： $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- 无铅 (Sn 100%)、无卤素
- 可耐受45 V抛负载
- 符合AEC-Q100标准*2

*1. 选择 "有" 时，滞后幅度可在5.0% ~ 30.0%的范围内设定。

*2. 详情请与代理商联系。

■ 用途

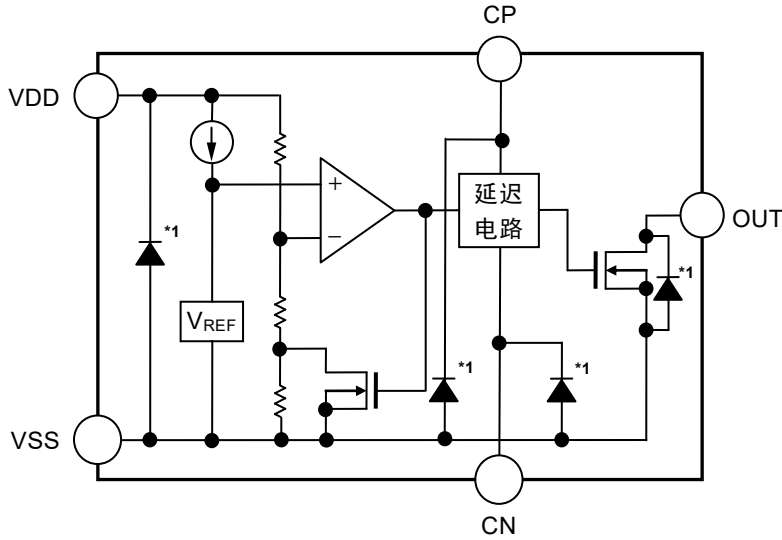
- 微机用电源的监视以及CPU的复位
- 与车载电池电压相关的电压检测
- 车载用 (引擎、变速器、汽车悬架、ABS、EV / HEV / PHEV关联器械等)

■ 封装

- SOT-23-6

■ 框图

1. S-19110系列A / B型 (VDD检测产品)

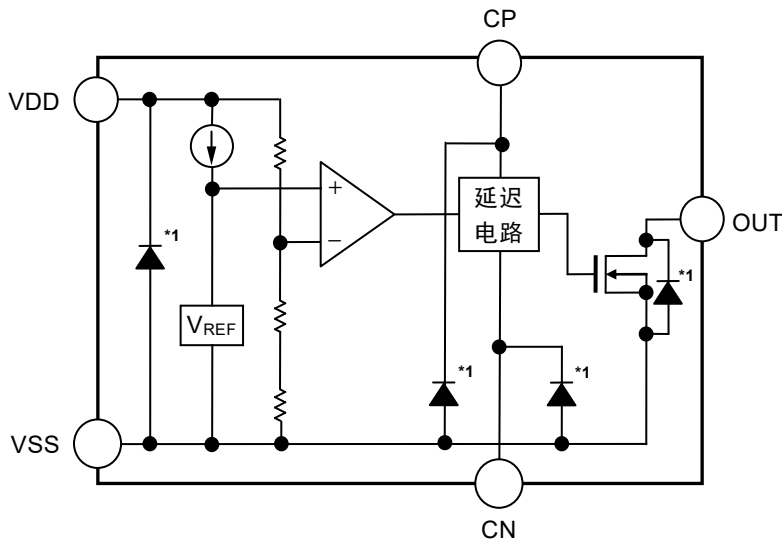


功能	状态
电压检测	VDD检测
滞后幅度	有

*1. 寄生二极管

图1

2. S-19110系列C / D型 (VDD检测产品)

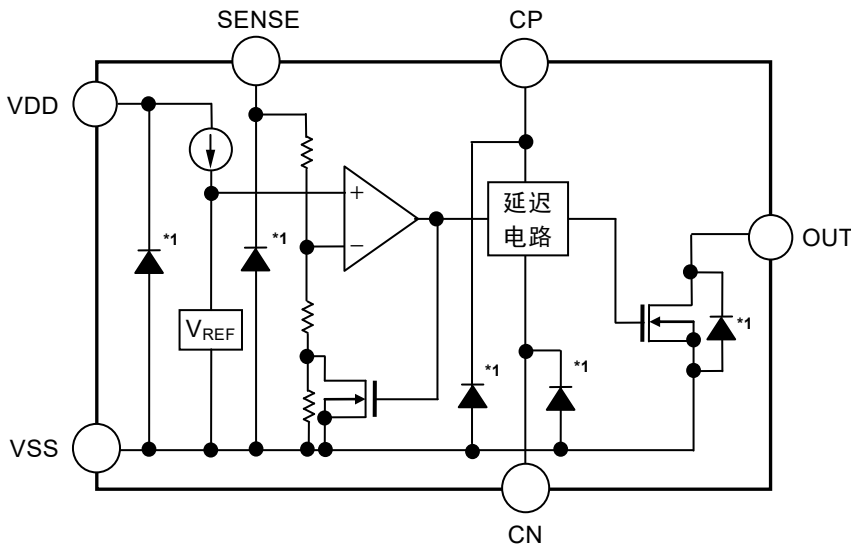


功能	状态
电压检测	VDD检测
滞后幅度	无

*1. 寄生二极管

图2

3. S-19110系列E / F型 (SENSE检测产品)

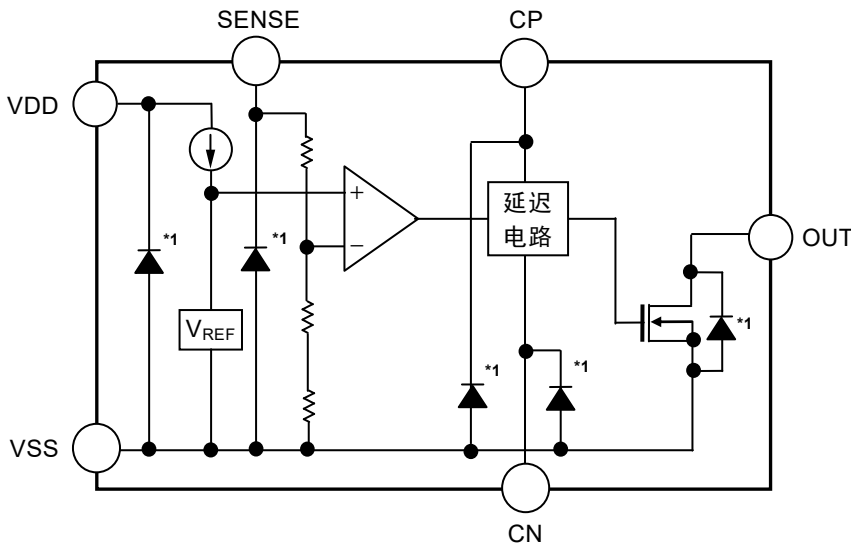


功能	状态
电压检测	SENSE检测
滞后幅度	有

*1. 寄生二极管

图3

4. S-19110系列G / H型 (SENSE检测产品)



功能	状态
电压检测	SENSE检测
滞后幅度	无

*1. 寄生二极管

图4

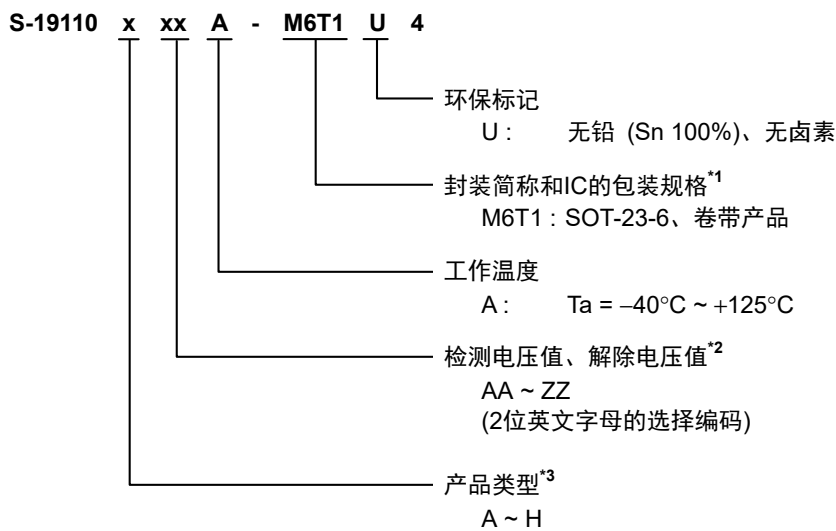
■ 符合AEC-Q100标准

本IC应对AEC-Q100标准的工作温度等级1。
有关AEC-Q100标准的信赖性测试详情，请与代理商联系。

■ 产品型号名的构成

关于S-19110系列，用户可根据用途选择指定产品类型、检测电压值和解除电压值。
关于产品名的字符串含义，请参阅 "1. 产品名"、关于产品类型请参阅 "2. 各产品类型的功能一览"、关于封装图纸请参阅 "3. 封装"。

1. 产品名



*1. 请参阅卷带图。

*2. 有关检测电压值、解除电压值的组合，请与代理商联系。

*3. 请参阅 "2. 各产品类型的功能一览"。

备注 1. 可在5.0% ~ 30.0%的范围内设定检测电压 ($-V_{DET}$) 与解除电压 ($+V_{DET}$) 的差 (滞后幅度)。检测电压、解除电压的组合, 可从图5所示的A领域选择。

例: $-V_{DET} = 5.0$ V时, 解除电压可以50 mV为进阶单位在5.25 V ~ 6.5 V的范围内设定。

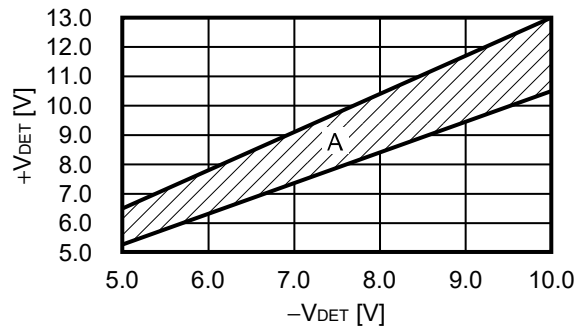


图5 检测电压、解除电压可设领域 ($-V_{DET} \leq 10.0$ V)

2. S-19110系列的检测电压为10.0 V (最大值), 但在 $-V_{DET} = 10.0$ V的SENSE检测产品中, 则成为图6中B领域的解除电压。通过外接电阻来设定超过10.0 V的检测电压时, 可在5.0% ~ 30.0%的范围内设定检测电压与解除电压的差。

有关详情, 请参照 "■ 工作说明" 的 "2. SENSE端子"。

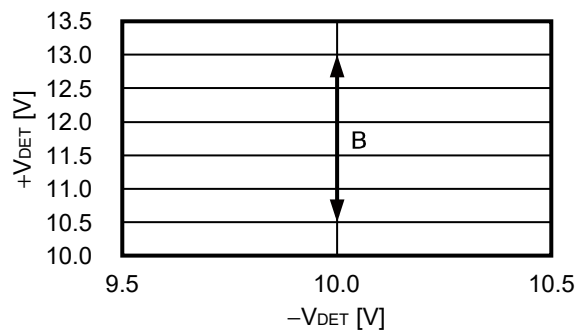


图6 检测电压、解除电压可设领域 ($-V_{DET} > 10.0$ V)

2. 各产品类型功能一览

表1

产品类型	电压检测	输出逻辑	滞后幅度
A	VDD检测	动态 "L"	有
B	VDD检测	动态 "H"	有
C	VDD检测	动态 "L"	无
D	VDD检测	动态 "H"	无
E	SENSE检测	动态 "L"	有
F	SENSE检测	动态 "H"	有
G	SENSE检测	动态 "L"	无
H	SENSE检测	动态 "H"	无

3. 封装

表2 封装图纸号码

封装名	外形尺寸图	卷带图	带卷图
SOT-23-6	MP006-A-P-SD	MP006-A-C-SD	MP006-A-R-SD

■ 引脚排列图

1. S-19110系列A / B / C / D型 (VDD检测产品)

1.1 SOT-23-6

Top view

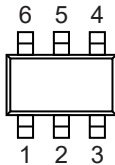


图7

表3

引脚号	符号	描述
1	VDD	电压输入端子
2	NC*1	无连接
3	OUT	电压检测输出端子
4	CP*2	解除延迟用电容器连接端子
5	VSS	接地 (GND) 端子
6	CN*3	检测延迟用电容器连接端子

- *1. NC表示从电气角度而言处于开放状态。
所以，与VDD端子以及VSS端子相接均可。
- *2. 在CP端子和VSS端子间连接电容器。通过此电容，可调整解除延迟时间。
并且，CP端子处于开路状态时也可使用。
- *3. 在CN端子和VSS端子间连接电容器。通过此电容，可调整检测延迟时间。
并且，CN端子处于开路状态时也可使用。

2. S-19110系列E / F / G / H型 (SENSE检测产品)

2.1 SOT-23-6

Top view

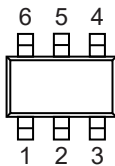


图8

表4

引脚号	符号	描述
1	VDD	电压输入端子
2	SENSE	检测电压输入端子
3	OUT	电压检测输出端子
4	CP*1	解除延迟用电容器连接端子
5	VSS	接地 (GND) 端子
6	CN*2	检测延迟用电容器连接端子

- *1. 在CP端子和VSS端子间连接电容器。通过此电容，可调整解除延迟时间。
并且，CP端子处于开路状态时也可使用。
- *2. 在CN端子和VSS端子间连接电容器。通过此电容，可调整检测延迟时间。
并且，CN端子处于开路状态时也可使用。

■ 绝对最大额定值

表5

(除特殊注明以外 : Ta = -40°C ~ +125°C)

项目	符号	绝对最大额定值	单位
电源电压	$V_{DD} - V_{SS}$	$V_{SS} - 0.3 \sim V_{SS} + 45$	V
SENSE端子输入电压	V_{SENSE}	$V_{SS} - 0.3 \sim V_{SS} + 45$	V
CP端子输入电压	V_{CP}	$V_{SS} - 0.3 \sim V_{DD} + 0.3 \leq V_{SS} + 7.0$	V
CN端子输入电压	V_{CN}	$V_{SS} - 0.3 \sim V_{DD} + 0.3 \leq V_{SS} + 7.0$	V
输出电压	V_{OUT}	$V_{SS} - 0.3 \sim V_{SS} + 45$	V
输出电流	I_{OUT}	25	mA
工作环境温度	T_{opr}	-40 ~ +125	°C
保存温度	T_{stg}	-40 ~ +150	°C

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值,有可能造成产品劣化等物理性的损伤。

■ 热敏电阻值

表6

项目	符号	条件	最小值	典型值	最大值	单位	
结至环境热阻*1	θ_{JA}	SOT-23-6	Board A	-	159	-	°C/W
		Board B	-	124	-	°C/W	
		Board C	-	-	-	°C/W	
		Board D	-	-	-	°C/W	
		Board E	-	-	-	°C/W	

*1. 测定环境 : 遵循JEDEC STANDARD JESD51-2A标准

备注 关于详情, 请参阅 "■ Power Dissipation" 和 "Test Board"。

■ 电气特性

1. VDD检测产品

表7

(除特殊注明以外 : Ta = -40°C ~ +125°C)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
检测电压*1	-V _{DET}	5.0 V ≤ -V _{DET(S)} ≤ 10.0 V	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1	
解除电压*2	+V _{DET}	A / B型 5.0% ≤ V _{HYS} ≤ 20.0%*3	+V _{DET(S)} × 0.980	+V _{DET(S)}	+V _{DET(S)} × 1.020	V	1	
		A / B型 20.0% < V _{HYS} ≤ 30.0%*3	+V _{DET(S)} × 0.975	+V _{DET(S)}	+V _{DET(S)} × 1.025	V	1	
		C / D型 V _{HYS} = 0%*4	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1	
消耗电流	I _{SS}	A / B / C / D型 V _{DD} = -V _{DET} - 0.1 V, 5.0 V ≤ -V _{DET} ≤ 10.0 V	-	0.60	1.60	μA	2	
		A / B型 V _{DD} = +V _{DET} + 0.1 V, 5.25 V ≤ +V _{DET} ≤ 13.0 V	-	0.60	1.60	μA	2	
工作电压	V _{DD}	-	1.8	-	36.0	V	1	
输出电流	I _{OUT}	输出晶体管 N沟道 V _{DS} *5 = 0.05 V	V _{DD} = 4.5 V, 动态 "L"	0.45	-	-	mA	3
			V _{DD} = 14.0 V, 动态 "H"	0.45	-	-	mA	3
泄漏电流	I _{LEAK}	输出晶体管 N沟道	V _{DD} = 30.0 V, V _{OUT} = 30.0 V, 动态 "L"	-	-	2.0	μA	3
			V _{DD} = 4.5 V, V _{OUT} = 30.0 V, 动态 "H"	-	-	2.0	μA	3
检测延迟时间*6	t _{RESET}	C _N = 3.3 nF	8.0	10.0	12.0	ms	4	
解除延迟时间	t _{DELAY}	A / B型*7 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
		C / D型*8 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
CP端子放电通态电阻	R _{CP}	V _{DD} = 14.0 V, V _{CP} = 0.5 V	0.30	-	2.60	kΩ	-	
CN端子放电通态电阻	R _{CN}	V _{DD} = 4.5 V, V _{CN} = 0.5 V	0.63	-	2.60	kΩ	-	

*1. -V_{DET}: 实际检测电压值、-V_{DET(S)}: 设定检测电压值

*2. +V_{DET}: 实际解除电压值、+V_{DET(S)}: 设定解除电压值

*3. 滞后幅度可在5.0% ~ 30.0%的范围内设定, 但设定范围超过20.0%时, 解除电压的精度有差异。

*4. 滞后幅度为 "无", 故解除电压 = 检测电压。

*5. V_{DS}: 输出晶体管的漏极、源极间电压。

*6. 电源电压 (V_{DD}) 到达解除电压之后, 向V_{DD}端子外加-V_{DET(S)} + 1.0 V → -V_{DET(S)} - 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

*7. 向V_{DD}端子外加+V_{DET(S)} - 1.0 V → +V_{DET(S)} + 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

*8. 向V_{DD}端子外加-V_{DET(S)} - 1.0 V → -V_{DET(S)} + 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

2. SENSE检测产品

表8

(除特殊注明以外 : Ta = -40°C ~ +125°C)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
检测电压*1	-V _{DET}	V _{DD} = 16.0 V, 5.0 V ≤ -V _{DET(S)} ≤ 10.0 V	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1	
解除电压*2	+V _{DET}	V _{DD} = 16.0 V	E / F型 5.0% ≤ V _{HYS} ≤ 20.0%*3	+V _{DET(S)} × 0.980	+V _{DET(S)}	+V _{DET(S)} × 1.020	V	1
			E / F型 20.0% < V _{HYS} ≤ 30.0%*3	+V _{DET(S)} × 0.975	+V _{DET(S)}	+V _{DET(S)} × 1.025	V	1
			G / H型 V _{HYS} = 0%*4	-V _{DET(S)} × 0.980	-V _{DET(S)}	-V _{DET(S)} × 1.020	V	1
消耗电流*5	I _{SS}	E / F / G / H型 V _{DD} = 16.0 V, V _{SENSE} = -V _{DET} - 0.1 V, 5.0 V ≤ -V _{DET} ≤ 10.0 V	-	0.55	1.55	μA	2	
		E / F型 V _{DD} = 16.0 V, V _{SENSE} = +V _{DET} + 0.1 V, 5.25 V ≤ +V _{DET} ≤ 13.0 V	-	0.55	1.55	μA	2	
工作电压	V _{DD}	-	3.0	-	36.0	V	1	
输出电流	I _{OUT}	输出晶体管 N沟道 V _{DS} *6 = 0.05 V	V _{DD} = 5.0 V, V _{SENSE} = 4.5 V, 动态 "L"	0.45	-	-	mA	3
			V _{DD} = 5.0 V, V _{SENSE} = 14.0 V, 动态 "H"	0.45	-	-	mA	3
泄漏电流	I _{LEAK}	输出晶体管 N沟道	V _{DD} = 30.0 V, V _{OUT} = 30.0 V, V _{SENSE} = 30.0 V, 动态 "L"	-	-	2.0	μA	3
			V _{DD} = 30.0 V, V _{OUT} = 30.0 V, V _{SENSE} = 4.5 V, 动态 "H"	-	-	2.0	μA	3
检测延迟时间*7	t _{RESET}	C _N = 3.3 nF	8.0	10.0	12.0	ms	4	
解除延迟时间	t _{DELAY}	E / F型*8 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
		G / H型*9 C _P = 3.3 nF	8.0	10.0	12.0	ms	4	
SENSE端子电阻	R _{SENSE}	-	26.0	-	400	MΩ	2	
CP端子放电通态电阻	R _{CP}	V _{DD} = 4.5 V, V _{SENSE} = 14.0 V, V _{CP} = 0.5 V	0.30	-	2.60	kΩ	-	
CN端子放电通态电阻	R _{CN}	V _{DD} = 4.5 V, V _{SENSE} = 4.5 V, V _{CN} = 0.5 V	0.63	-	2.60	kΩ	-	

*1. -V_{DET} : 实际检测电压值、-V_{DET(S)} : 设定检测电压值

*2. +V_{DET} : 实际解除电压值、+V_{DET(S)} : 设定解除电压值

*3. 滞后幅度可在5.0% ~ 30.0%的范围内设定, 但设定范围超过20.0%时, 解除电压的精度有差异。

*4. 滞后幅度为 "无", 故解除电压 = 检测电压。

*5. 不包括流入SENSE端子电阻的电流。

*6. V_{DS} : 输出晶体管的漏极、源极间电压。

*7. 向V_{DD}端子外加16.0 V, SENSE端子输入电压 (V_{SENSE}) 到达解除电压之后, 向SENSE端子外加-V_{DET(S)} + 1.0 V → -V_{DET(S)} - 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

*8. 向V_{DD}端子外加16.0 V, 向SENSE端子外加+V_{DET(S)} - 1.0 V → +V_{DET(S)} + 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

*9. 向V_{DD}端子外加16.0 V, 向SENSE端子外加-V_{DET(S)} - 1.0 V → -V_{DET(S)} + 1.0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

■ 测定电路

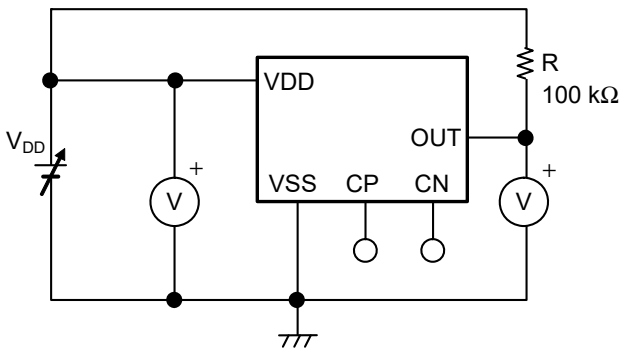


图9 测定电路1 (VDD检测产品)

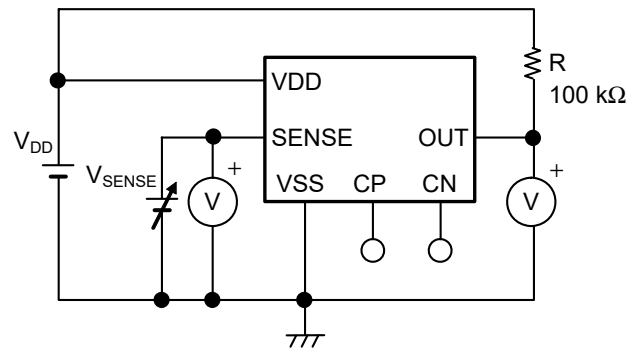


图10 测定电路1 (SENSE检测产品)

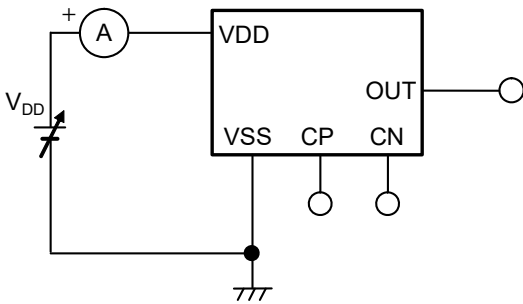


图11 测定电路2 (VDD检测产品)

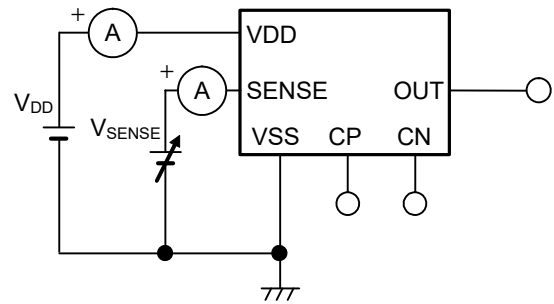


图12 测定电路2 (SENSE检测产品)

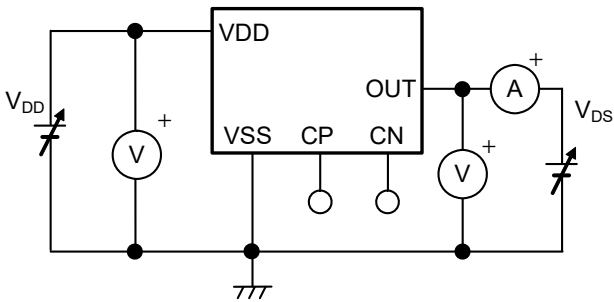


图13 测定电路3 (VDD检测产品)

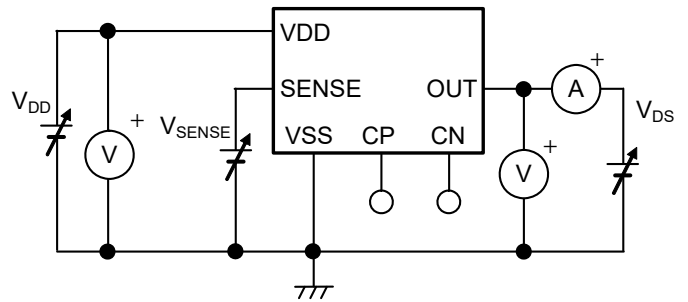


图14 测定电路3 (SENSE检测产品)

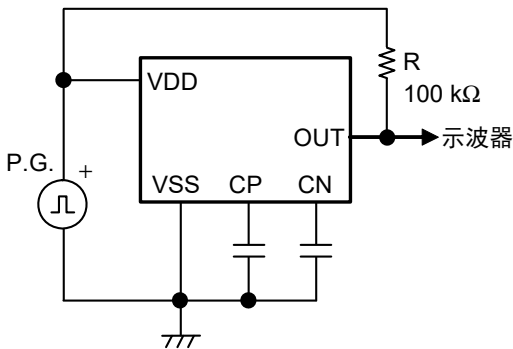


图15 测定电路4 (VDD检测产品)

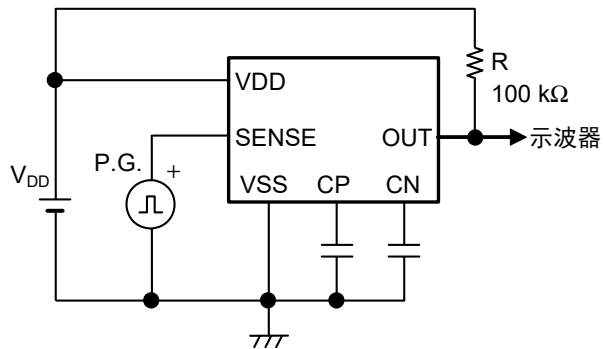
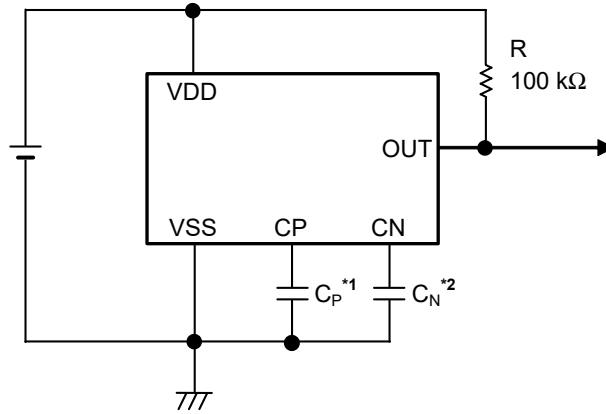


图16 测定电路4 (SENSE检测产品)

■ 标准电路

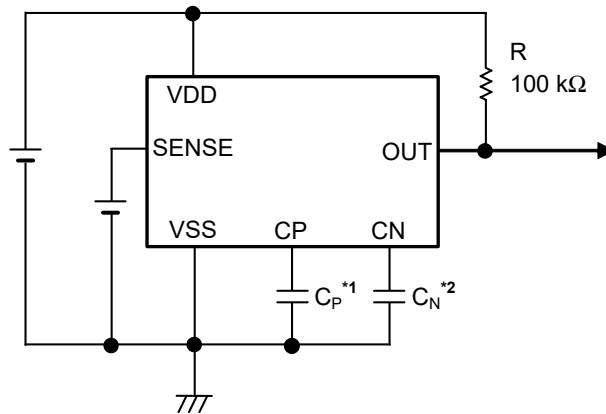
1. VDD检测产品



- *1. 请将延迟用电容器 (C_P) 直接与CP端子和VSS端子相连接。
- *2. 请将延迟用电容器 (C_N) 直接与CN端子和VSS端子相连接。

图17

2. SENSE检测产品



- *1. 请将延迟用电容器 (C_P) 直接与CP端子和VSS端子相连接。
- *2. 请将延迟用电容器 (C_N) 直接与CN端子和VSS端子相连接。

图18

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

■ 用语说明

1. 检测电压 ($-V_{DET}$)

检测电压是指图23、图24的输出在动态 "H" 时切换到 "H", 在动态 "L" 时切换到 "L" 的电压 (VDD检测产品 : V_{DD} 、SENSE检测产品 : V_{SENSE})。

即使是同样的产品的检测电压也有不同程度的差异, 因此差异而引起的检测电压的最小值 ($-V_{DET}$ (最小值)) 到最大值 ($-V_{DET}$ (最大值)) 的范围称为检测电压范围 (参阅图19、图21)。

例 : $-V_{DET} = 5.0$ V产品的检测电压为 4.900 V $\leq -V_{DET} \leq 5.100$ V的范围内的一点。
也就是说, 既有 $-V_{DET} = 4.900$ V的产品, 也有 $-V_{DET} = 5.100$ V的产品。

2. 解除电压 ($+V_{DET}$)

解除电压是指图23、图24的输出在动态 "H" 时切换到 "L", 在动态 "L" 时切换到 "H" 的电压 (VDD检测产品 : V_{DD} 、SENSE检测产品 : V_{SENSE})。

可在5.0% ~ 30.0%的范围内设定检测电压与解除电压的差 (参阅 "图5 检测电压、解除电压可设领域 ($-V_{DET} \leq 10.0$ V)")。

即使是同样的产品的解除电压也有不同程度的差异, 因此差异而引起的解除电压的最小值 ($+V_{DET}$ (最小值)) 到最大值 ($+V_{DET}$ (最大值)) 的范围称为解除电压范围 (参阅图20、图22)。

解除电压精度在滞后幅度 = 5.0% ~ 20.0%时为 $\pm 2.0\%$, 滞后幅度 = 20.0% ~ 30.0%时为 $\pm 2.5\%$ 。

在S-19110系列C / D / G / H型产品中, 解除电压 ($+V_{DET}$) 与产品的实际检测电压 ($-V_{DET}$) 值相同。

例1 : $-V_{DET} = 6.0$ V、 $+V_{DET} = 6.6$ V产品 (滞后幅度 = 10.0%) 的解除电压为 6.468 V $\leq +V_{DET} \leq 6.732$ V的范围内的一点。
也就是说, 既有 $+V_{DET} = 6.468$ V的产品, 也有 $+V_{DET} = 6.732$ V的产品。

例2 : $-V_{DET} = 10.0$ V、 $+V_{DET} = 13.0$ V产品 (滞后幅度 = 30.0%) 的解除电压为 12.675 V $\leq +V_{DET} \leq 13.325$ V的范围内的一点。
也就是说, 既有 $+V_{DET} = 12.675$ V的产品, 也有 $+V_{DET} = 13.325$ V的产品。

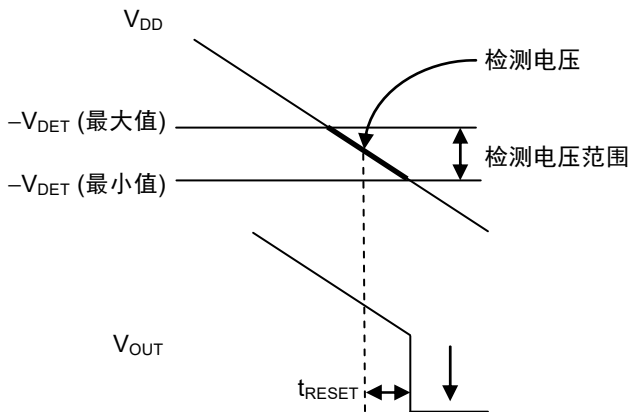


图19 检测电压 (VDD检测产品)

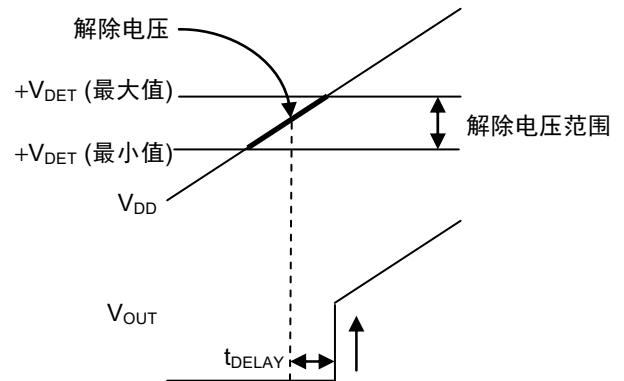


图20 解除电压 (VDD检测产品)

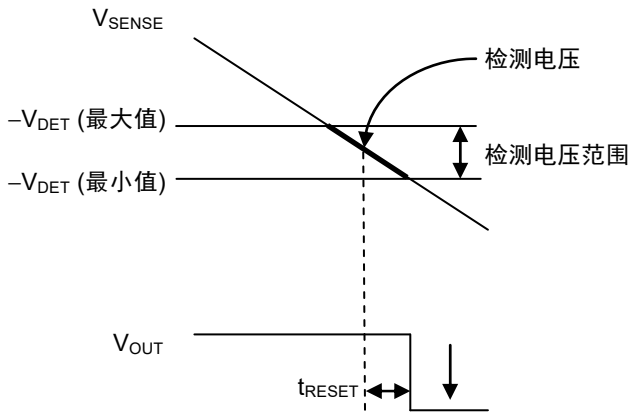


图21 检测电压 (SENSE检测产品)

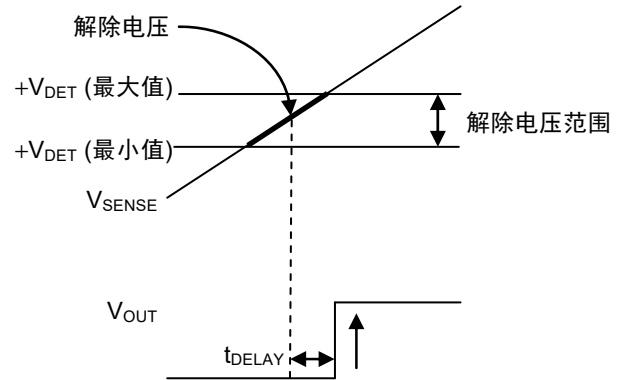


图22 解除电压 (SENSE检测产品)

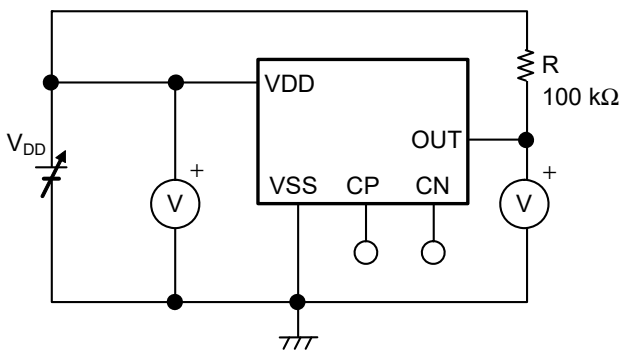


图23 检测电压、解除电压的测定电路 (VDD检测产品)

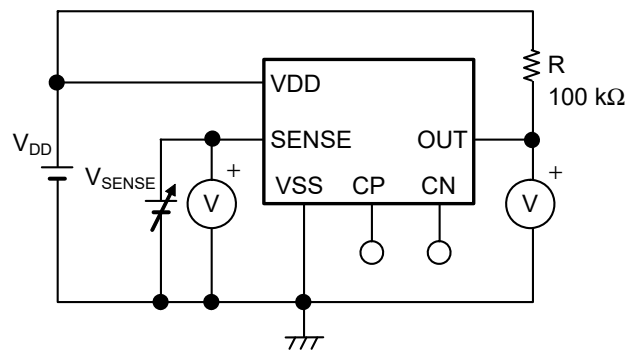


图24 检测电压、解除电压的测定电路 (SENSE检测产品)

3. 滞后幅度 (V_{HYS})

滞后幅度表示检测电压与解除电压之间的电压差 (图26、图28、图34、图36中B点的电压 - A点的电压 = V_{HYS})。在检测电压与解除电压之间带有滞后幅度，可以防止在因噪声等侵入输入电压时而产生的误工作。

4. 击穿电流

击穿电流是在电压检测器的检测以及解除时瞬间流经VDD端子的电流。

■ 工作说明

1. 基本工作

1.1 S-19110系列A型

- (1) 电源电压 (V_{DD}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 输出 V_{DD} (输出 "H")。此时, N沟道晶体管 (N1) 为关状态, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ 。
- (2) V_{DD} 即使降低到 $+V_{DET}$ 以下, 只要高于检测电压 ($-V_{DET}$), 就能输出 V_{DD} 。
 V_{DD} 为 $-V_{DET}$ (图26的A点) 以下时, 输出方的N沟道晶体管变为开, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{SS} (输出 "L")。此时, N1变为开状态, 向比较器输入的输入电压为 $\frac{R_B \cdot V_{DD}}{R_A + R_B}$ 。
- (3) V_{DD} 进一步下降, 若处在IC的最低工作电压以下输出就会不稳定, 在输出被上拉的情况下, 输出 V_{DD} 。
- (4) 使 V_{DD} 上升到最低工作电压以上时, 输出 V_{SS} 。另外, 即使 V_{DD} 超过了 $-V_{DET}$, 在不足 $+V_{DET}$ 的情况下, 输出 V_{SS} 。
- (5) 再继续使 V_{DD} 上升, 上升到 $+V_{DET}$ (图26的B点) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{DD} 。

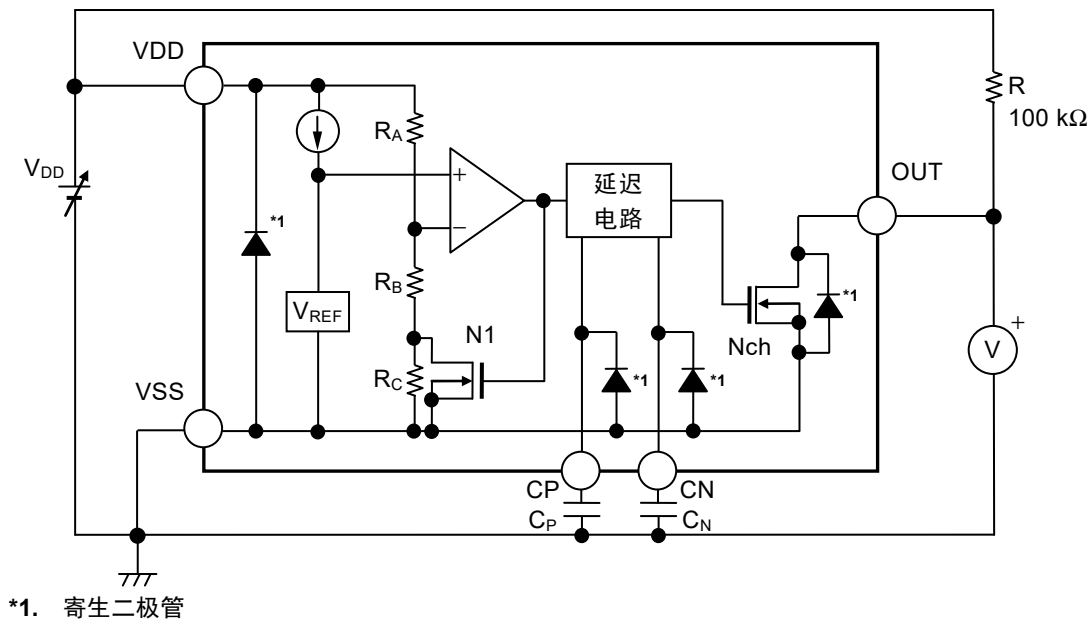
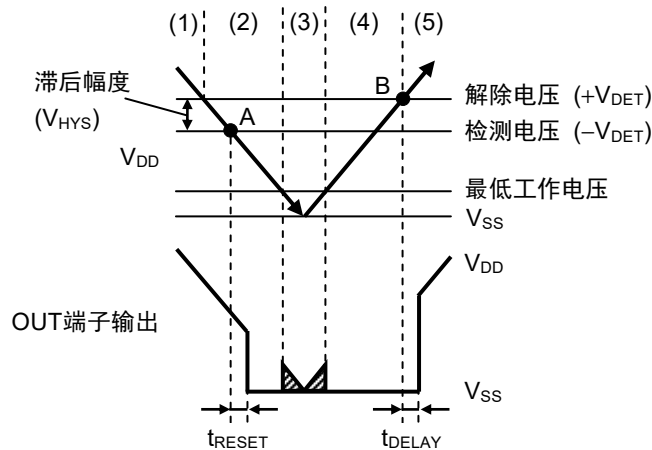


图25 S-19110系列A型的工作说明图

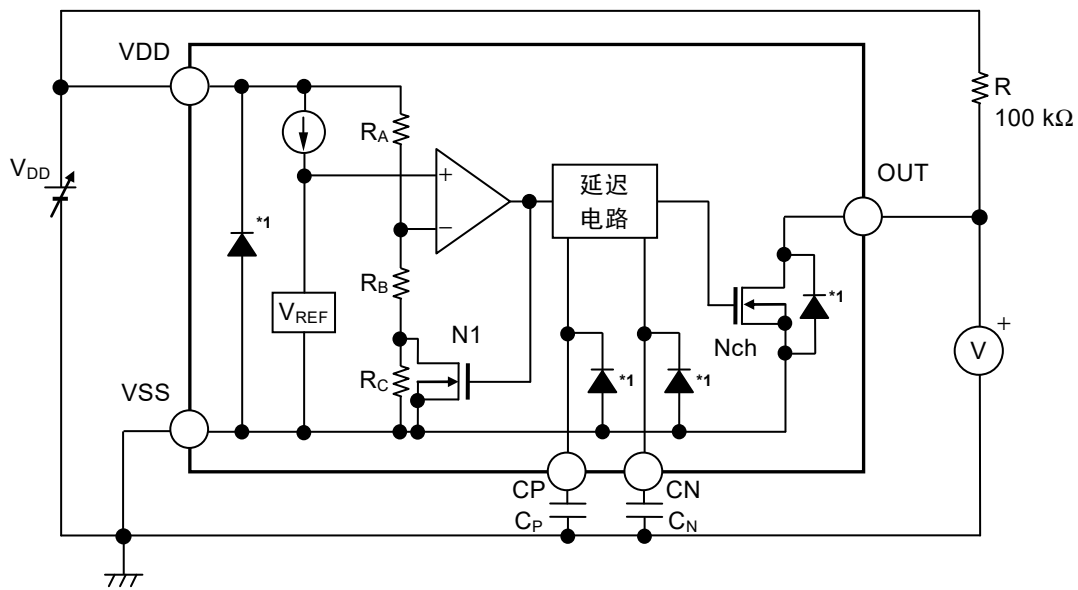


备注 V_{DD} 在最低工作电压以下时, 阴影范围内的OUT端子输出电压不稳定。

图26 S-19110系列A型的时序图

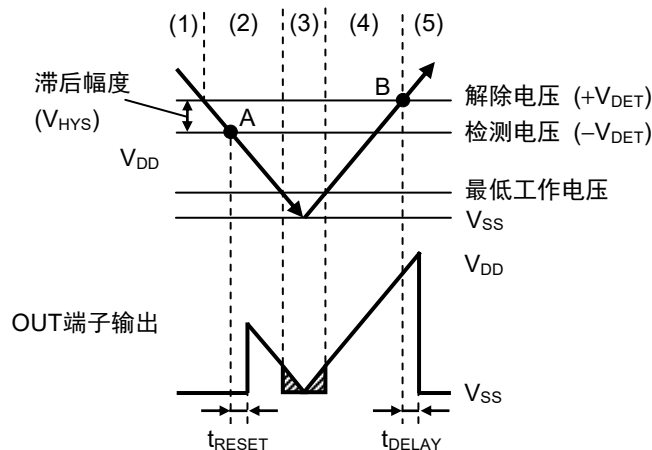
1.2 S-19110系列B型

- (1) 电源电压 (V_{DD}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为开, 输出 V_{SS} (输出 "L")。
 此时, N沟道晶体管 (N1) 为关状态, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ 。
- (2) V_{DD} 即使降低到 $+V_{DET}$ 以下, 只要高于检测电压 ($-V_{DET}$), 就能输出 V_{SS} 。
 V_{DD} 为 $-V_{DET}$ (图28的A点) 以下时, 输出方的N沟道晶体管变为关, 在输出被上拉的情况下, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{DD} (输出 "H")。
 此时, N1变为开状态, 向比较器输入的输入电压为 $\frac{R_B \cdot V_{DD}}{R_A + R_B}$ 。
- (3) V_{DD} 进一步下降, 若处在IC的最低工作电压以下输出就会不稳定, 在输出被上拉的情况下, 输出 V_{DD} 。
- (4) 使 V_{DD} 上升到最低工作电压以上时, 输出 V_{DD} 。另外, 即使 V_{DD} 超过了 $-V_{DET}$, 在不足 $+V_{DET}$ 的情况下, 输出 V_{DD} 。
- (5) 再继续使 V_{DD} 上升, 上升到 $+V_{DET}$ (图28的B点) 以上时, N沟道晶体管变为开, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{SS} 。



*1. 寄生二极管

图27 S-19110系列B型的工作说明图



备注 V_{DD} 在最低工作电压以下时, 阴影范围内的OUT端子输出电压不稳定。

图28 S-19110系列B型的时序图

1.3 S-19110系列C型

- (1) 电源电压 (V_{DD}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 输出 V_{DD} (输出 "H")。此时, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ 。
- (2) V_{DD} 为检测电压 ($-V_{DET}$) (图30的A点) 以下时, 输出方的N沟道晶体管变为开, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{SS} (输出 "L")。
- (3) V_{DD} 进一步下降, 若处在IC的最低工作电压以下输出就会不稳定, 在输出被上拉的情况下, 输出 V_{DD} 。
- (4) 使 V_{DD} 上升到最低工作电压以上时, 输出 V_{SS} 。
- (5) 再继续使 V_{DD} 上升, 上升到 $+V_{DET}$ (图30的B点) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{DD} 。

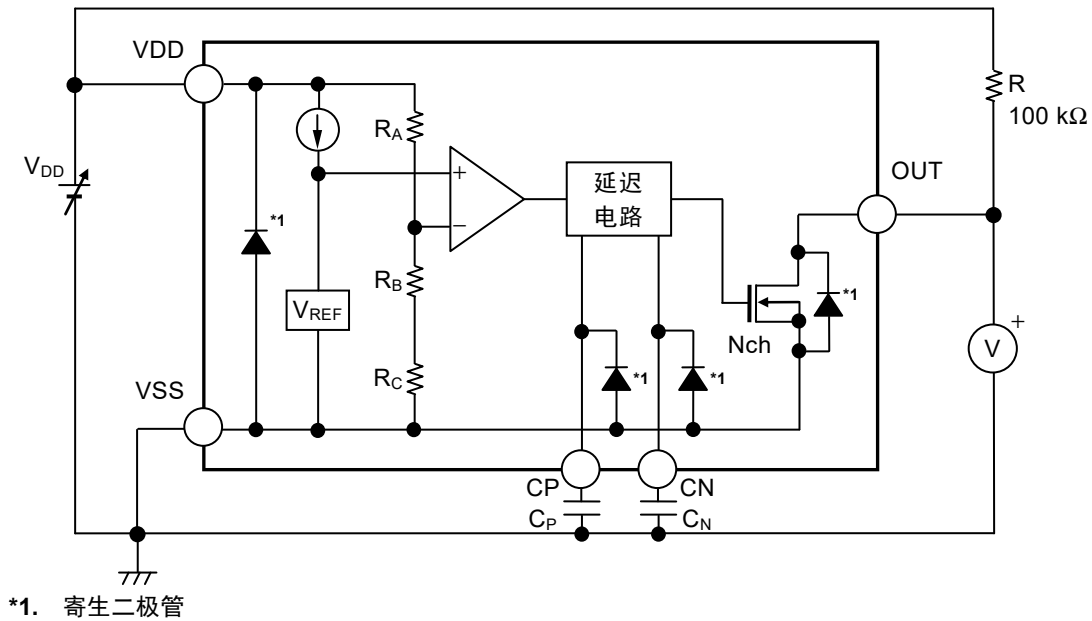
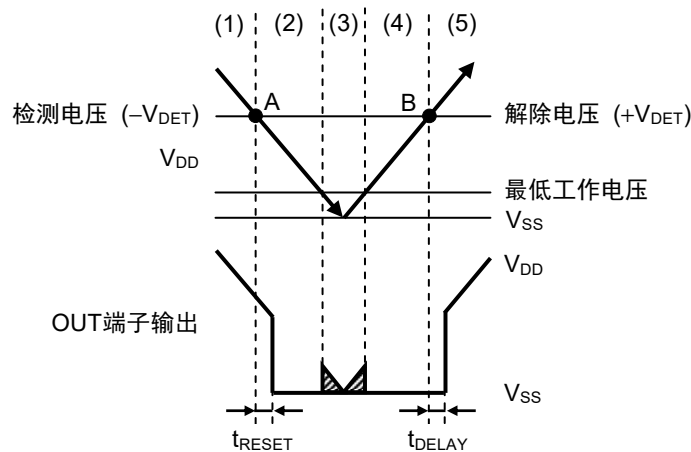


图29 S-19110系列C型的工作说明图

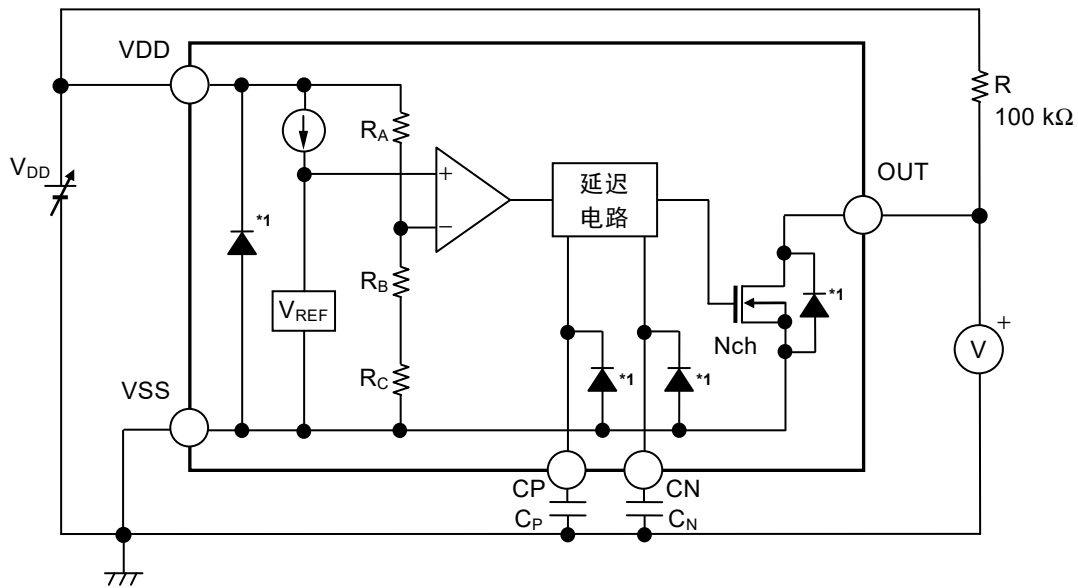


- 备注 1. V_{DD} 在最低工作电压以下时, 阴影范围内的OUT端子输出电压不稳定。
2. 因没有滞后幅度, 解除电压被设定为和检测电压值相同。

图30 S-19110系列C型的时序图

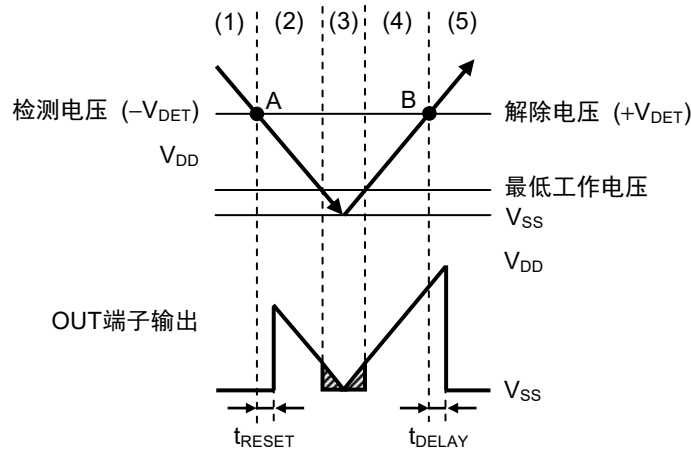
1.4 S-19110系列D型

- (1) 电源电压 (V_{DD}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为开, 输出 V_{SS} (输出 "L")。
 此时, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ 。
- (2) V_{DD} 为检测电压 ($-V_{DET}$) (图32的A点) 以下时, 输出方的N沟道晶体管变为关, 在输出被上拉的情况下, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{DD} (输出 "H")。
- (3) V_{DD} 进一步下降, 若处在IC的最低工作电压以下输出就会不稳定, 在输出被上拉的情况下, 输出 V_{DD} 。
- (4) 使 V_{DD} 上升到最低工作电压以上时, 输出 V_{DD} 。
- (5) 再继续使 V_{DD} 上升, 上升到 $+V_{DET}$ (图32的B点) 以上时, N沟道晶体管变为开, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{SS} 。



*1. 寄生二极管

图31 S-19110系列D型的工作说明图



- 备注 1. V_{DD} 在最低工作电压以下时, 阴影范围内的OUT端子输出电压不稳定。
 2. 因没有滞后幅度, 解除电压被设定为和检测电压值相同。

图32 S-19110系列D型的时序图

1.5 S-19110系列E型

(1) 电源电压 (V_{DD}) 在最低工作电压以上、SENSE端子电压 (V_{SENSE}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 输出 V_{DD} (输出 "H")。

此时, N沟道晶体管 (N1) 为关状态, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ 。

(2) V_{SENSE} 即使降低到 $+V_{DET}$ 以下, 只要高于检测电压 ($-V_{DET}$), 就能输出 V_{DD} 。

V_{SENSE} 为 $-V_{DET}$ (图34的A点) 以下时, 输出方的N沟道晶体管变为开, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{SS} (输出 "L")。

此时, N1变为开状态, 向比较器输入的输入电压为 $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ 。

(3) V_{SENSE} 进一步下降, 但即使降低到IC的最低工作电压以下, 只要 V_{DD} 仍在最低工作电压以上, OUT端子输出就会保持稳定。

(4) 即使 V_{SENSE} 超过了 $-V_{DET}$, 在不足 $+V_{DET}$ 的情况下, 仍会输出 V_{SS} 。

(5) 再继续使 V_{SENSE} 上升, 上升到 $+V_{DET}$ (图34的B点) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{DD} 。

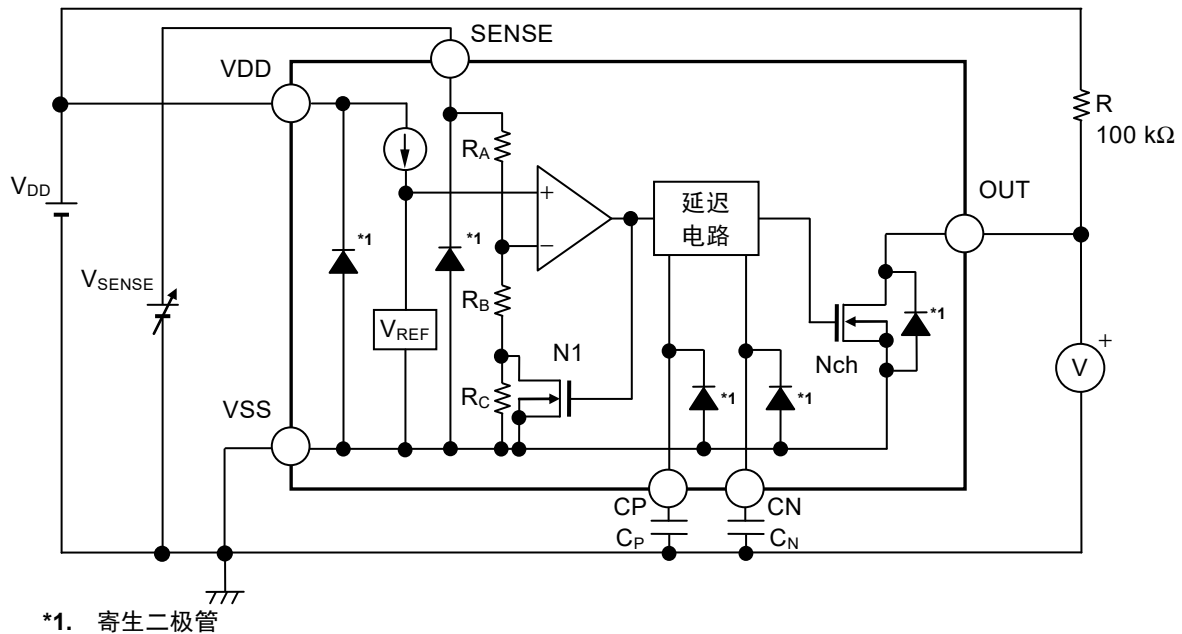


图33 S-19110系列E型的工作说明图

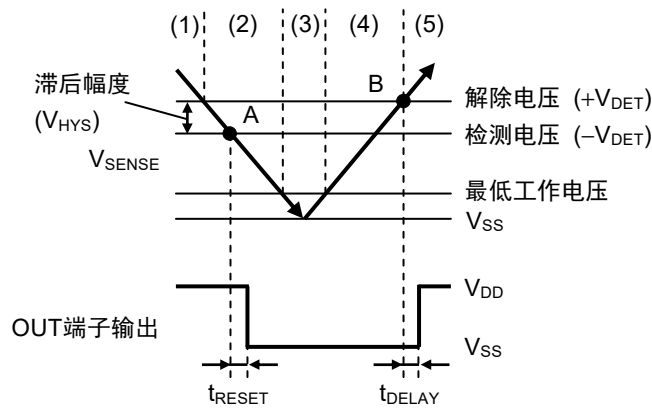


图34 S-19110系列E型的时序图

1.6 S-19110系列F型

- (1) 电源电压 (V_{DD}) 在最低工作电压以上、SENSE端子电压 (V_{SENSE}) 在解除电压 (+V_{DET}) 以上时, N沟道晶体管变为开, 输出V_{SS} (输出 "L")。
 此时, N沟道晶体管 (N1) 为关状态, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ 。
- (2) V_{SENSE}即使降低到+V_{DET}以下, 只要高于检测电压 (-V_{DET}), 就能输出V_{SS}。
 V_{SENSE}为-V_{DET} (图36的A点) 以下时, 输出方的N沟道晶体管变为关, 在输出被上拉的情况下, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出V_{DD} (输出 "H")。
 此时, N1变为开状态, 向比较器输入的输入电压为 $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ 。
- (3) V_{SENSE}进一步下降, 但即使降低到IC的最低工作电压以下, 只要V_{DD}仍在最低工作电压以上, OUT端子输出就会保持稳定。
- (4) 即使V_{SENSE}超过了-V_{DET}, 在不足+V_{DET}的情况下, 仍会输出V_{DD}。
- (5) 再继续使V_{SENSE}上升, 上升到+V_{DET} (图36的B点) 以上时, N沟道晶体管变为开, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出V_{SS}。

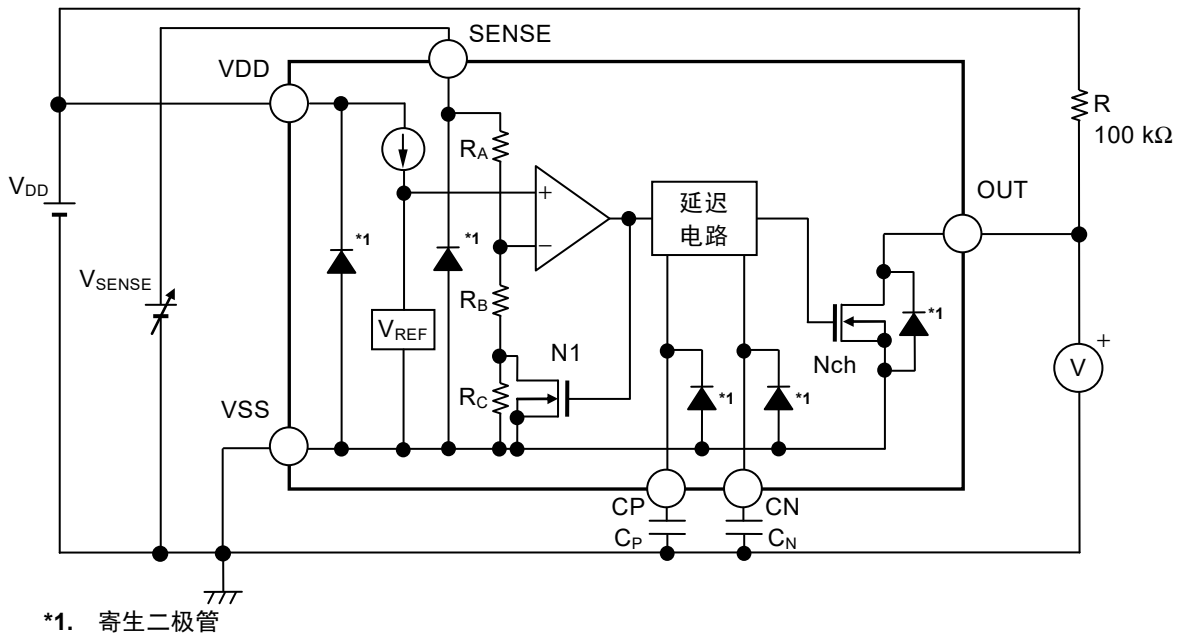


图35 S-19110系列F型的工作说明图

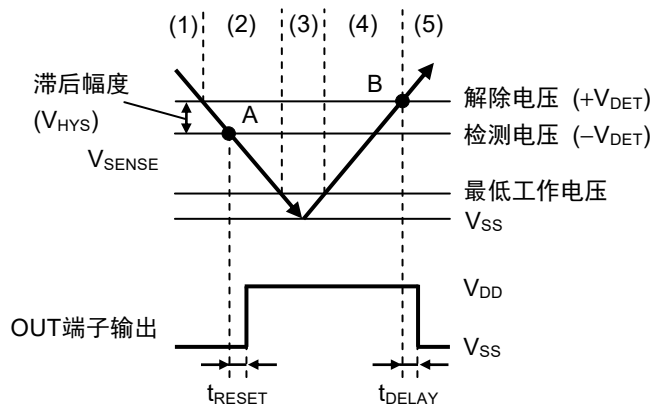


图36 S-19110系列F型的时序图

1.7 S-19110系列G型

- (1) 电源电压 (V_{DD}) 在最低工作电压以上、SENSE端子电压 (V_{SENSE}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 输出 V_{DD} (输出 "H")。
此时, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ 。
- (2) V_{SENSE} 为检测电压 ($-V_{DET}$) (图38的A点) 以下时, 输出方的N沟道晶体管变为开, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{SS} (输出 "L")。
- (3) V_{SENSE} 进一步下降, 但即使降低到IC的最低工作电压以下, 只要 V_{DD} 仍在最低工作电压以上, OUT端子输出就会保持稳定。
- (4) 即使 V_{SENSE} 上升, 在不足 $+V_{DET}$ 的情况下, 仍会输出 V_{SS} 。
- (5) 再继续使 V_{SENSE} 上升, 上升到 $+V_{DET}$ (图38的B点) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{DD} 。

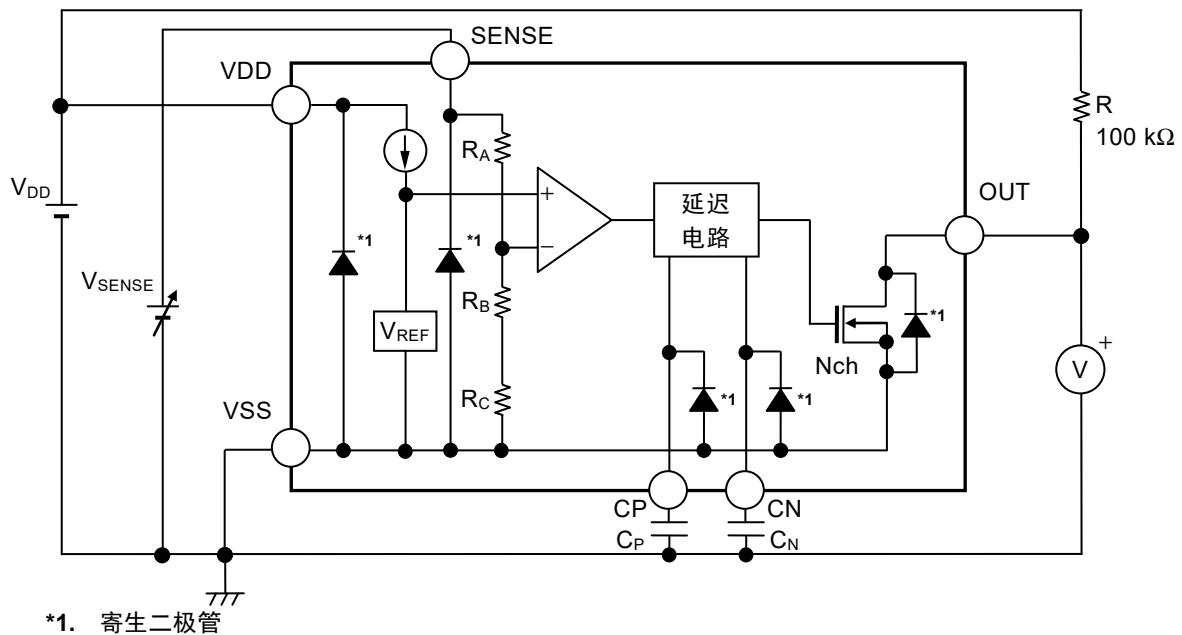
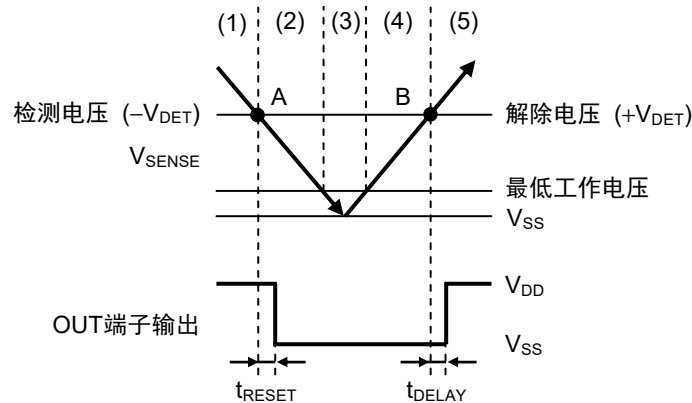


图37 S-19110系列G型的工作说明图



备注 因没有滞后幅度, 解除电压被设定为和检测电压值相同。

图38 S-19110系列G型的时序图

1.8 S-19110系列H型

- (1) 电源电压 (V_{DD}) 在最低工作电压以上、SENSE端子电压 (V_{SENSE}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为开, 输出 V_{SS} (输出 "L")。
 此时, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ 。
- (2) V_{SENSE} 为检测电压 ($-V_{DET}$) (图40的A点) 以下时, 输出方的N沟道晶体管变为开, 在输出被上拉的情况下, 经过检测延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{DD} (输出 "H")。
- (3) V_{SENSE} 进一步下降, 但即使降低到IC的最低工作电压以下, 只要 V_{DD} 仍在最低工作电压以上, OUT端子输出就会保持稳定。
- (4) 即使 V_{SENSE} 上升, 在不足 $+V_{DET}$ 的情况下, 仍会输出 V_{DD} 。
- (5) 再继续使 V_{SENSE} 上升, 上升到 $+V_{DET}$ (图40的B点) 以上时, N沟道晶体管变为开, 经过解除延迟时间 (t_{DELAY}) 后, 从OUT端子输出 V_{SS} 。

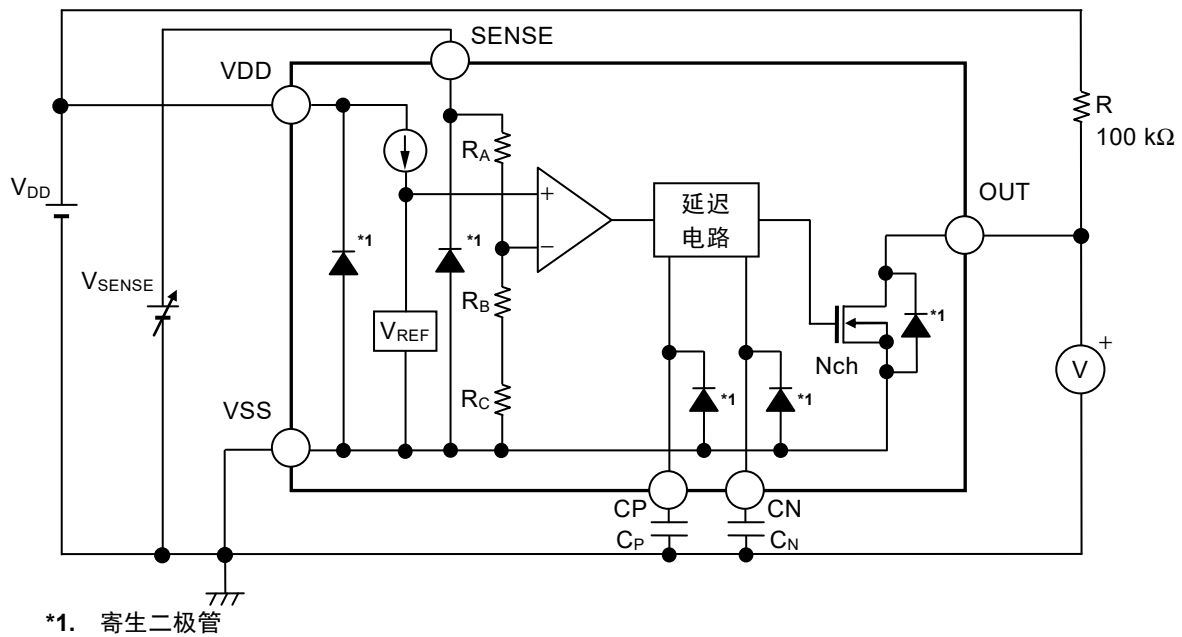
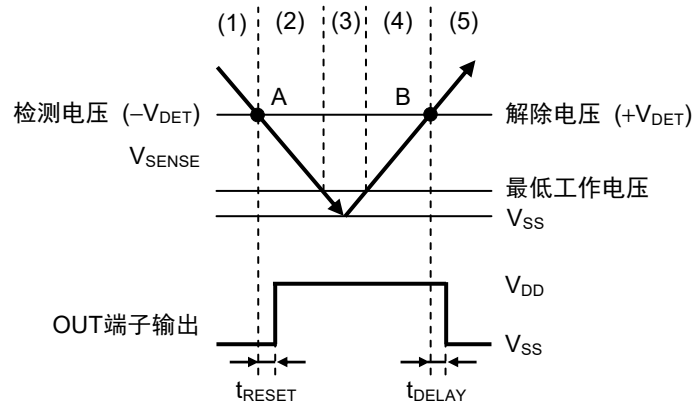


图39 S-19110系列H型的工作说明图



备注 因没有滞后幅度, 解除电压被设定为和检测电压值相同。

图40 S-19110系列H型的时序图

2. SENSE端子

2.1 检测电压外部设定时的误差

S-19110系列的检测电压为10.0 V (最大值), 但在 $-V_{DET} = 10.0$ V的SENSE检测产品中, 如图41所示, 通过将用电阻(R_A) 和电阻 (R_B) 分压后的节点与SENSE端子相连接, 便可对检测电压进行外部设定。

传统的无SENSE端子的产品因必须使分压节点与VDD端子连接, 因此外部电阻不能太大。这是因为VDD端子在检测或解除的切换时会有击穿电流流经, 若外部电阻过大则容易发生振荡或滞后幅度的误差变大等问题。

S-19110系列中, 由于可将分压节点连接到没有击穿电流流经的SENSE端子, 因此容易增大图41的 R_A 、 R_B 。但会产生流经内部电阻 (R_{SENSE}) 的电流份额的误差, 请加以注意。

尽管S-19110系列为减小此误差特增大了 R_{SENSE} (26 M Ω (最小值)), 请仔细选定 R_A 、 R_B 以便将误差控制在容许范围之内。

2.2 R_A 、 R_B 的选定

在图41中, 外部设定检测电压 (V_{DX}) 与实际的检测电压 ($-V_{DET}$) 的理想关系式如下式。

$$V_{DX} = -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (1)$$

但实际上, 会产生流经 R_{SENSE} 的电流份额的误差。

在考虑此误差的情况下, V_{DX} 和 $-V_{DET}$ 的关系式如下式。

$$\begin{aligned} V_{DX} &= -V_{DET} \times \left(1 + \frac{R_A}{R_B \parallel R_{SENSE}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{\frac{R_B \times R_{SENSE}}{R_B + R_{SENSE}}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) + \frac{R_A}{R_{SENSE}} \times -V_{DET} \quad \dots (2) \end{aligned}$$

从 (1)、(2) 式可知, 误差为 $-V_{DET} \times \frac{R_A}{R_{SENSE}}$ 。

用 (1) 式的右边除以误差的误差率如下式。

$$\frac{R_A \times R_B}{R_{SENSE} \times (R_A + R_B)} \times 100 [\%] = \frac{R_A \parallel R_B}{R_{SENSE}} \times 100 [\%] \quad \dots (3)$$

从 (3) 式可知, R_A 和 R_B 的电阻值相对 R_{SENSE} 越小, 误差率则越小。

此外，外部设定滞后幅度 (V_{HX}) 与滞后幅度 (V_{HYS}) 的关系式如下式。它同检测电压一样也会因 R_{SENSE} 而发生误差。

$$V_{HX} = V_{HYS} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (4)$$

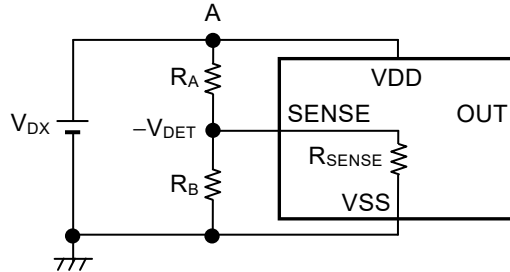


图41 检测电压外部设定电路

- 注意 1. 在进行检测电压的外部设定时，请用 $-V_{DET} = 10.0\text{ V}$ 产品进行。有关详情，请与代理商联系。
2. 若将流经 R_B 的电流设定在 $1\ \mu\text{A}$ 以下，误差可能会变大。
3. $V_{DX} - \text{A点}$ 之间及 $\text{A点} - \text{VDD}$ 端子之间的寄生电阻和寄生电感如过大，则可能会发生振荡。请在实际的应用电路中进行充分的实测。
4. R_A 、 R_B 如过大， SENSE 端子的输入阻抗则变高，可能会因噪音而发生误工作。如遇此情况，则请在 SENSE 端子 - VSS 端子之间连接电容器。

3. 延迟电路

延迟电路备有调整从电源电压 (V_{DD}) 或SENSE端子电压 (V_{SENSE}) 到达检测电压 (-V_{DET}) 以下开始到OUT端子输出反转为止的检测延迟时间 (t_{RESET}) 的功能。

延迟电路备有调整从电源电压 (V_{DD}) 或SENSE端子电压 (V_{SENSE}) 到达解除电压 (+V_{DET}) 开始到OUT端子输出反转为止的解除延迟时间(t_{DELAY}) 的功能。

t_{RESET}是由延迟系数、延迟用电容器 (C_N) 及CN端子处于开路状态时的检测延迟时间 (t_{RESET0}) 而决定, t_{DELAY}是由延迟系数、延迟用电容器 (C_P) 及CP端子处于开路状态时的解除延迟时间 (t_{DELAY0}) 而决定, 按如下公式计算出来。

$$t_{RESET} [ms] = \text{延迟系数} \times C_N [nF] + t_{RESET0} [ms]$$

$$t_{DELAY} [ms] = \text{延迟系数} \times C_P [nF] + t_{DELAY0} [ms]$$

表9

工作温度	延迟系数		
	最小值	典型值	最大值
Ta = +125°C	2.41	2.85	3.32
Ta = +105°C	2.41	2.85	3.32
Ta = +25°C	2.41	2.86	3.30
Ta = -40°C	2.40	2.83	3.25

表10

工作温度	CN端子处于开路状态时的 检测延迟时间 (t _{RESET0})	CP端子处于开路状态时的 解除延迟时间 (t _{DELAY0})
	典型值	典型值
Ta = -40°C ~ +125°C	0.35 ms	0.35 ms

- 注意 1. 因为CN端子、CP端子的阻抗很高, 在安装基板布局时请注意不要从外部向此端子流入电流, 或者流出电流 (有可能无法得到正确的延迟时间)。
2. 只要选择相对内置恒流电流值 (约300 nA) 可以忽视电容器本身的泄漏电流的产品, C_N、C_P的电容就不受限制。若有泄漏电流, 延迟时间就会与产生误差。另外, 若有内置恒流电流以上的泄漏电流就不能进行检测和解除。
3. 以上公式并不能保证工作。C_N、C_P的电容须在实际的使用条件下对温度特性等进行充分评估之后再决定。有关使用相当于X8R的电容器时的特性, 请参照 "■ 参考数据" 的 "2. 检测延迟时间 (t_{RESET}) - 温度 (Ta)"、"3. 检测延迟时间 (t_{RESET}) - 电源电压 (V_{DD})"、"5. 解除延迟时间 (t_{DELAY}) - 温度 (Ta)"、"6. 解除延迟时间 (t_{DELAY}) - 电源电压 (V_{DD})"。

■ 使用时的注意事项

1. 检测、解除时的击穿电流

S-19110系列在检测及解除时会有击穿电流流动。因此，如果增高输入阻抗，则可能因击穿电流而引起电压下降从而发生振荡。

按图42、图43的构成使用S-19110系列时，建议输入阻抗控制在1 kΩ以下。
在实际的使用条件下，请对温度特性等进行充分的评估之后再决定。

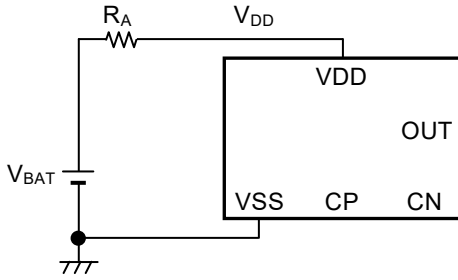


图42 VDD检测产品

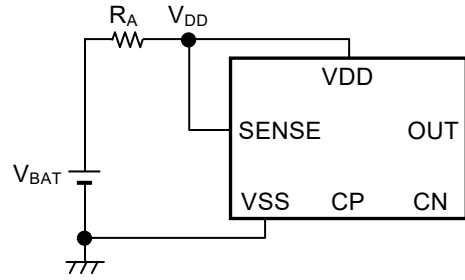


图43 SENSE检测产品

2. 接通、关闭电源的顺序

SENSE检测产品在由VDD端子供电的状态下监视SENSE端子电压 (V_{SENSE})。

请按VDD端子、SENSE端子的顺序接通电源。

另外，在关闭VDD端子时先关闭SENSE端子，在检测延迟时间 (t_{RESET}) 经过后再关闭VDD端子。

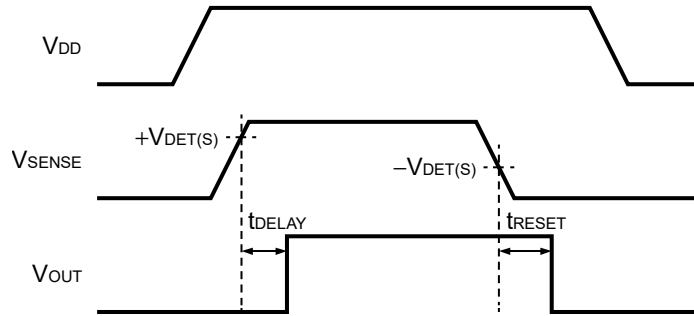


图44

3. 电源下降 (参考)

在解除状态下将VDD端子 (VDD检测产品) 陡然降低到检测电压 ($-V_{DET}$) 以上的电压时,可保持解除状态的VDD振幅量 (V_{P-P}) 和输入电压下降时间 (t_F) 的关系如图45所示。

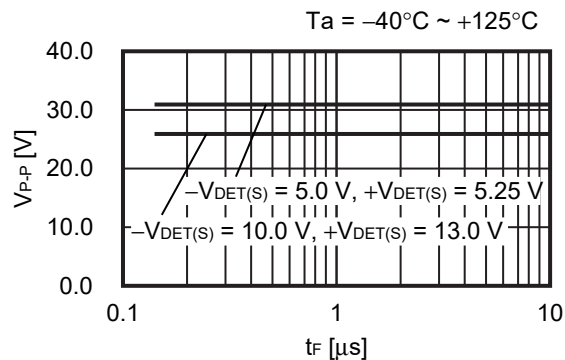
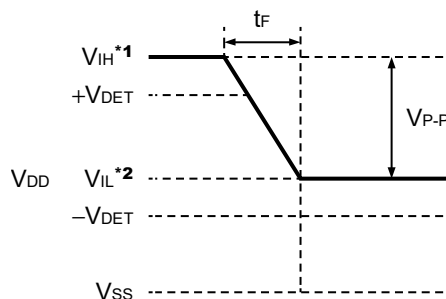


图45



*1. $V_{IH} = 36.0 \text{ V}$

*2. $V_{IL} = -V_{DET(S)} + 1.0 \text{ V}$

图46 VDD端子输入电压波形

注意 图45表示可保持解除状态的输入电压条件。如果将与上述条件相比 V_{P-P} 及 t_F 更大的电压输入到VDD端子 (VDD检测产品), OUT端子可能会进入检测状态。

4. VDD端子、SENSE端子电压的电子脉冲 (参考)

4.1 检测工作

在解除状态下将检测电压 ($-V_{DET}$) 以下的脉冲输入到VDD端子 (VDD检测产品) 或SENSE端子 (SENSE检测产品) 时, 可保持解除状态的脉冲幅度和脉冲电压差 (V_{OD}) 的关系如图47、图48所示。

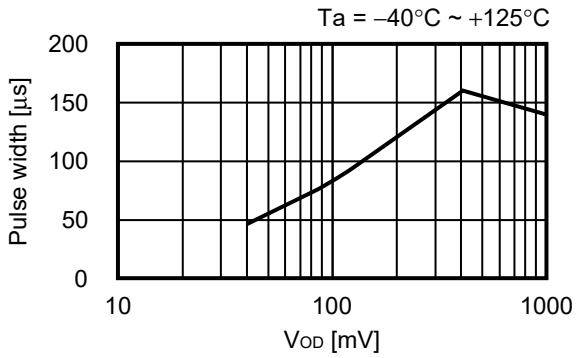


图47 VDD检测产品

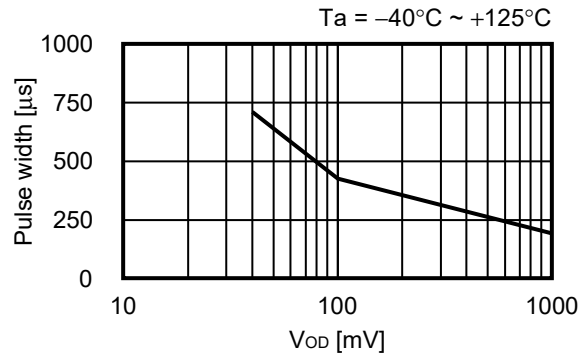
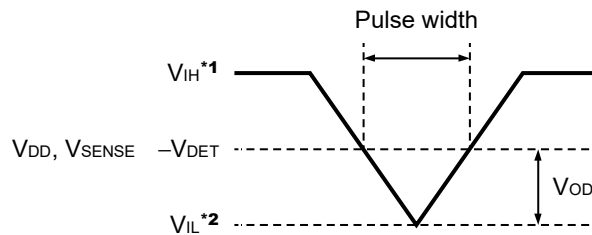


图48 SENSE检测产品



*1. $V_{IH} = 16.0 \text{ V}$

*2. $V_{IL} = -V_{DET} - V_{OD}$

图49 VDD端子、SENSE端子输入电压波形

注意 图47、图48表示可保持解除状态的脉冲条件。如果将与上述条件相比脉冲幅度及 V_{OD} 更大的脉冲输入到VDD端子 (VDD检测产品) 或SENSE端子 (SENSE检测产品), OUT端子可能会进入检测状态。

4.2 解除工作

在检测状态下将解除电压 (+V_{DET}) 以上的脉冲输入到VDD端子 (VDD检测产品) 或SENSE端子 (SENSE检测产品) 时, 可保持检测状态的脉冲幅度和脉冲电压差 (V_{OD}) 的关系如图50、图51所示。

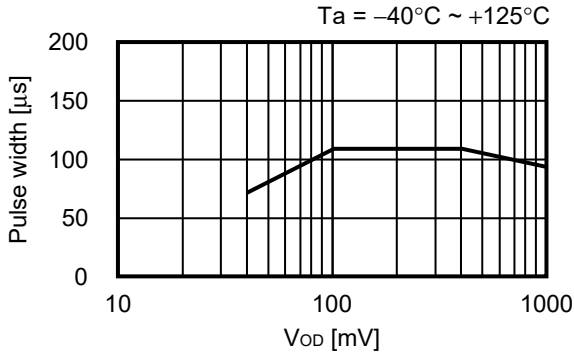


图50 VDD检测产品

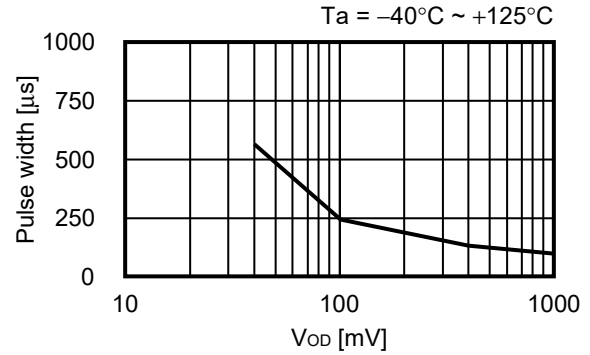
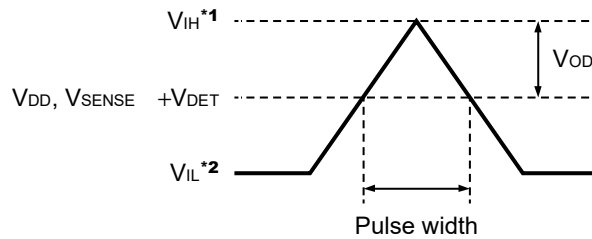


图51 SENSE检测产品



- *1. $V_{IH} = +V_{DET} + V_{OD}$
- *2. $V_{IL} = +V_{DET} - 1.0 \text{ V}$

图52 VDD端子、SENSE端子输入电压波形

注意 图50、图51表示可保持检测状态的脉冲条件。如果将与上述条件相比脉冲幅度及V_{OD}更大的脉冲输入到VDD端子 (VDD检测产品) 或SENSE端子 (SENSE检测产品), OUT端子可能会进入解除状态。

5. 检测延迟时间精度 (参考)

陡然降低VDD端子 (VDD检测产品) 时, 可保持任意设定的检测延迟时间精度的VDD振幅量 (V_{P-P}) 和输入电压下降时间 (t_F) 的关系如图53、图54所示。

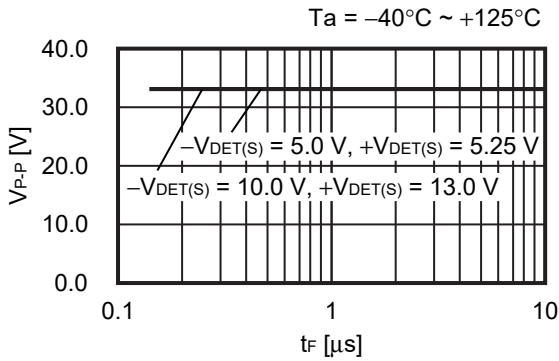


图53 $C_N = 3.3 \text{ nF}$

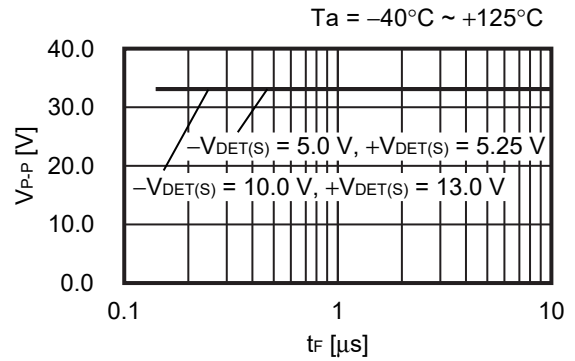
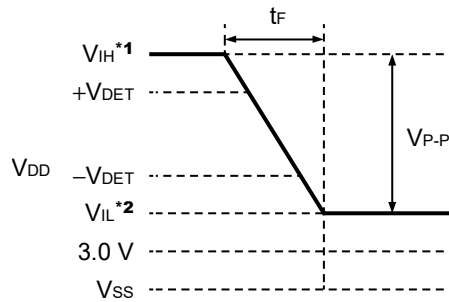


图54 $C_N = 100 \text{ nF}$



- *1. $V_{IH} = 36.0 \text{ V}$
- *2. $V_{IL} = -V_{DET(S)} - 1.0 \text{ V}$ (3.0 V (最小值))

图55 VDD端子输入电压波形

注意 图53、图54表示可保持检测延迟时间精度的输入电压的条件。如果将与上述条件相比 V_{P-P} 及 t_F 更大的电压输入到VDD端子 (VDD检测产品), 则可能无法获得所需的检测延迟时间。

6. 解除延迟时间中的V_{DD}下降 (参考)

解除延迟时间中,V_{DD}端子 (V_{DD}检测产品) 瞬间下降到检测电压 (-V_{DET}) 以下,然后再次上升到解除电压 (+V_{DET}) 以上时,在经过正常的解除延迟时间后输出解除信号的脉冲幅度 (t_{PW}) 与V_{DD}下限值 (V_{DROP}) 之间的关系如图56、图57所示。

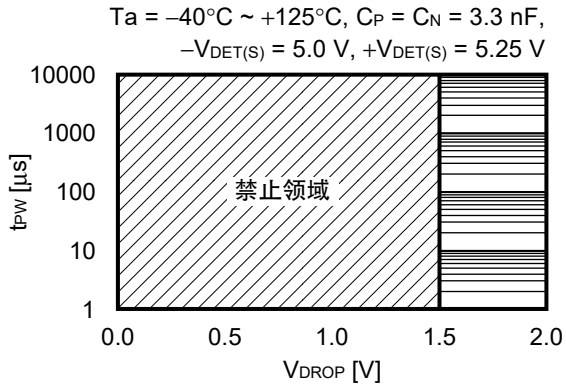


图56

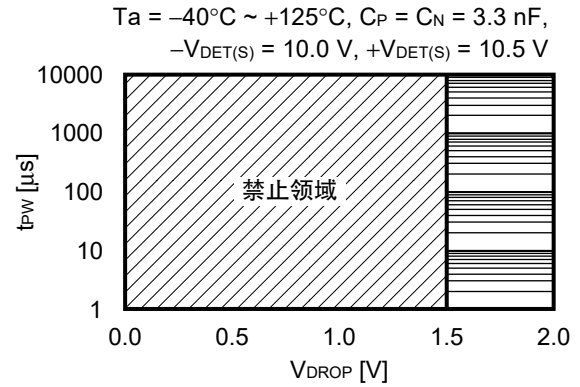


图57

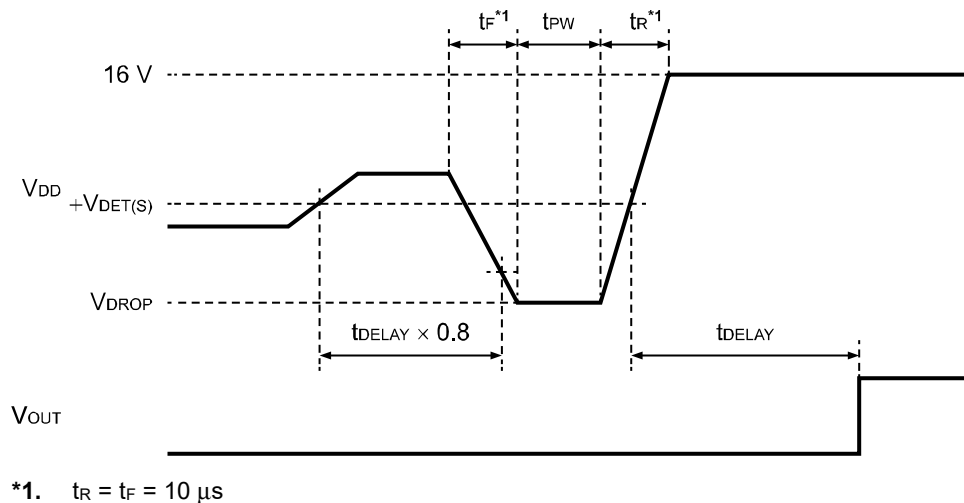


图58 V_{DD}端子输入电压波形

- 注意 1. 图56、图57表示正常的解除延迟时间经过后输出解除信号的输入电压条件。变为禁止领域后,在延迟时间结束前可能会被误解除。
2. 解除延迟时间中V_{DD}端子电压变为如图56、图57所示的禁止领域时,请先向V_{DD}端子输入0 V,然后再次启动S-19110系列。

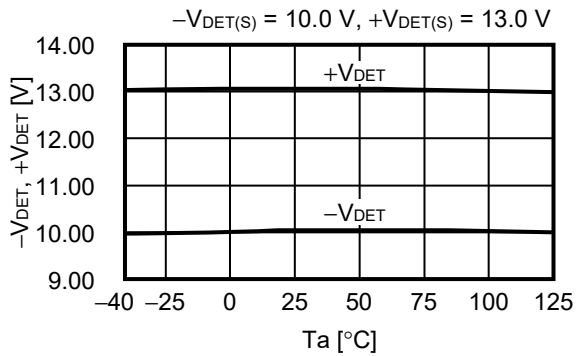
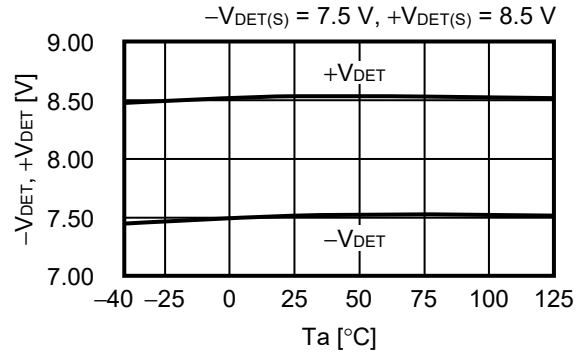
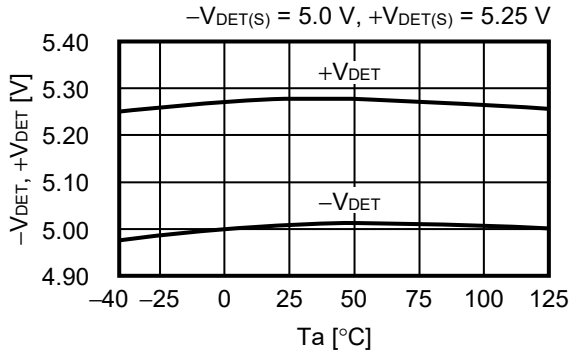
■ 注意事项

- 本IC虽内置了防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- SENSE端子因电阻较高，因此可能会因噪音而发生误工作。
在实际的应用电路中，请注意与SENSE端子的布线并行的布线。
- 本资料中所记载的应用电路用于大量生产设计的情况下，请注意部件的偏差与温度特性。另外，有关所记载电路的专利，本公司概不承担相应责任。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格、或因进口国等原因，使包括本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

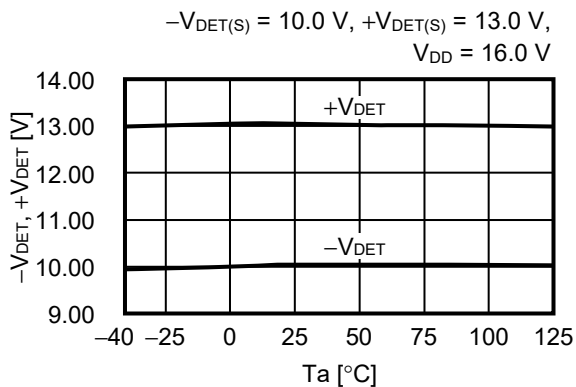
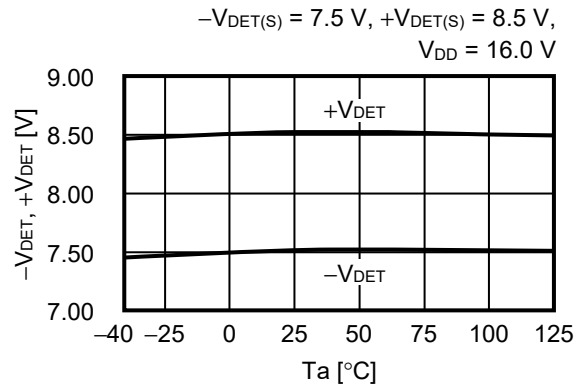
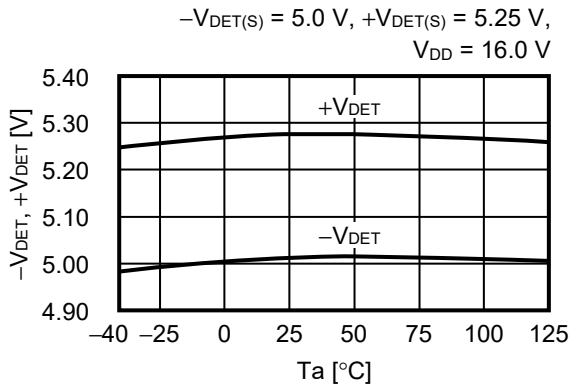
■ 各种特性数据 (典型数据)

1. 检测电压 ($-V_{DET}$), 解除电压 ($+V_{DET}$) - 温度 (T_a)

1.1 VDD检测产品

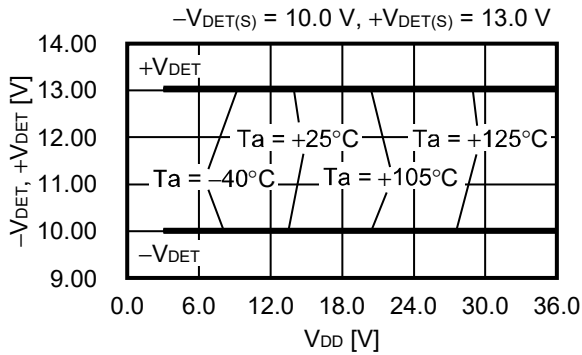
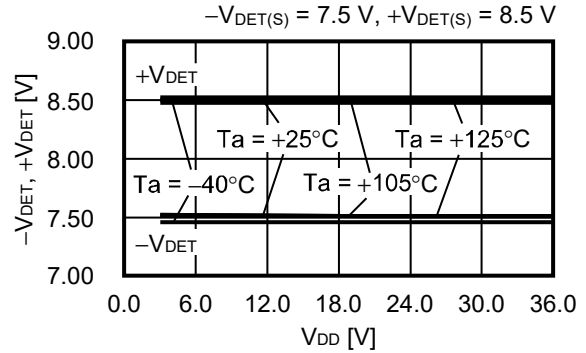
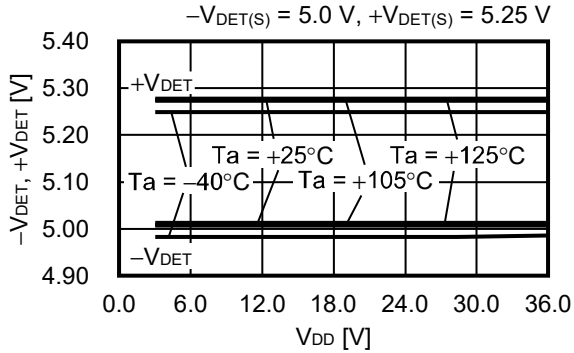


1.2 SENSE检测产品



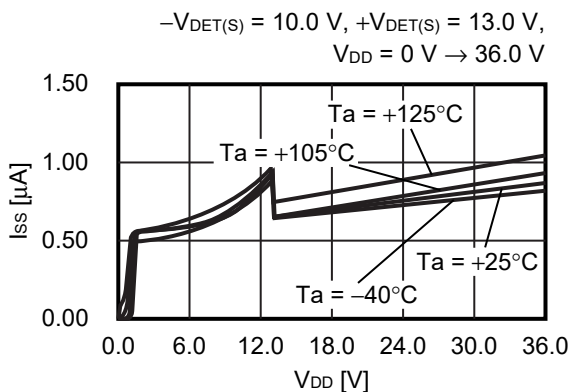
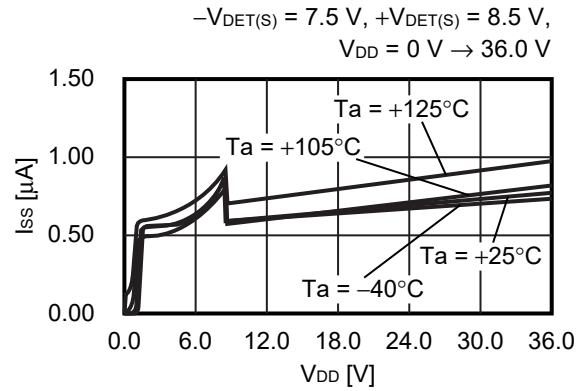
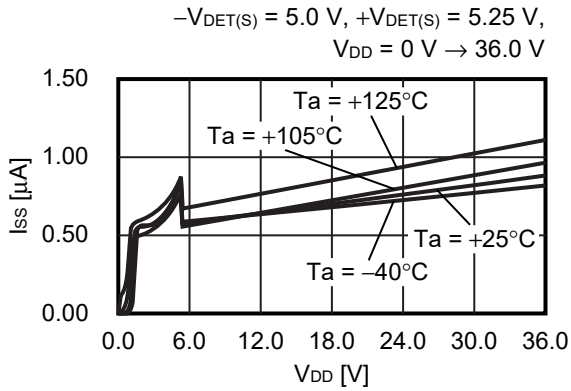
2. 检测电压 (-V_{DET}), 解除电压 (+V_{DET}) - 电源电压 (V_{DD})

2.1 SENSE检测产品

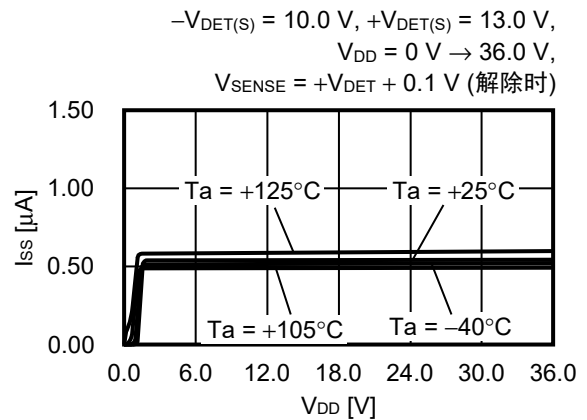
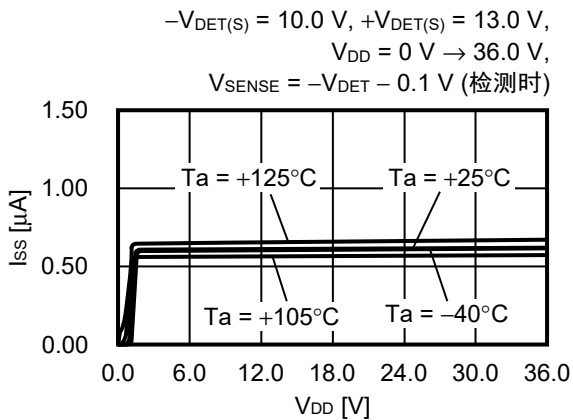
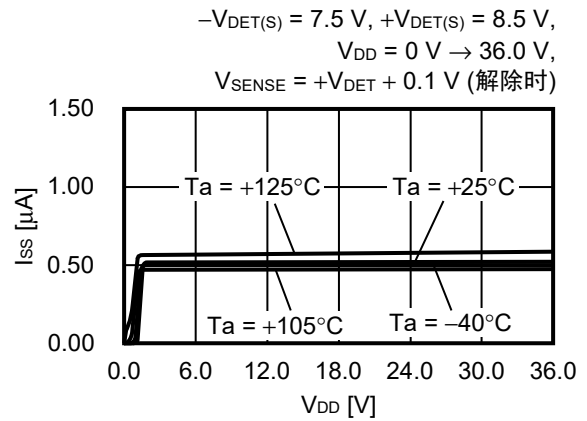
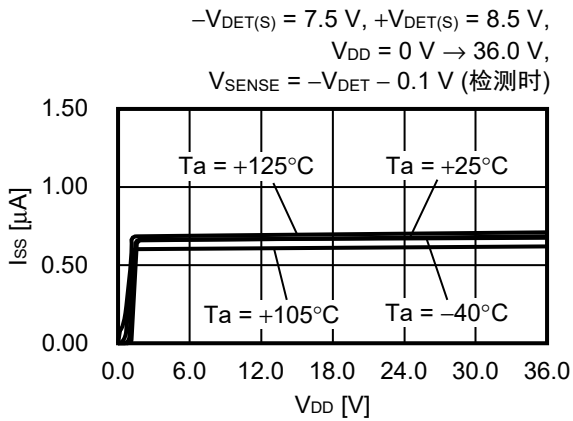
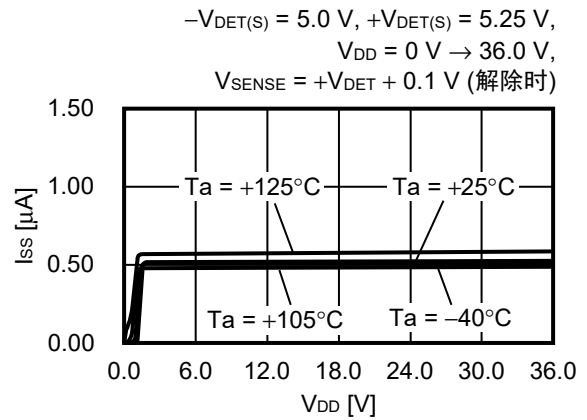
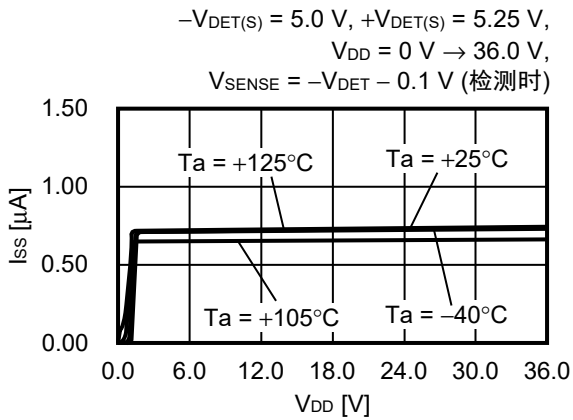


3. 消耗电流 (I_{SS}) - 电源电压 (V_{DD})

3.1 VDD检测产品

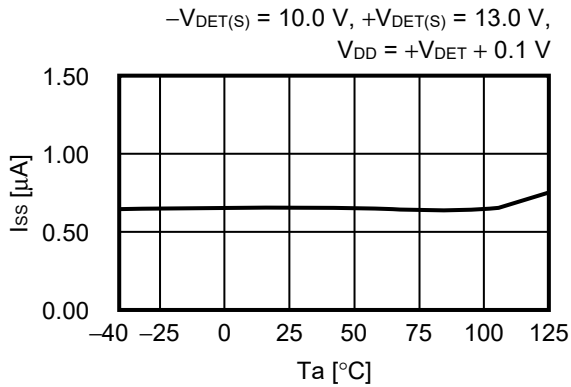
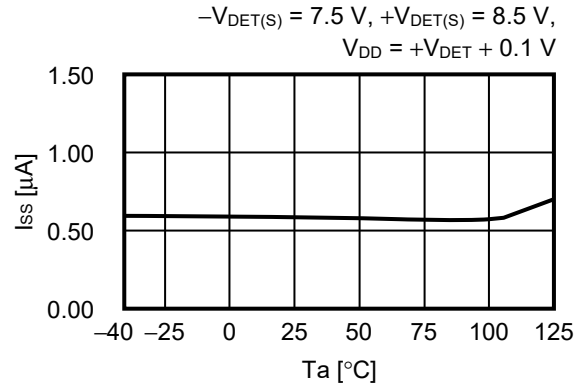
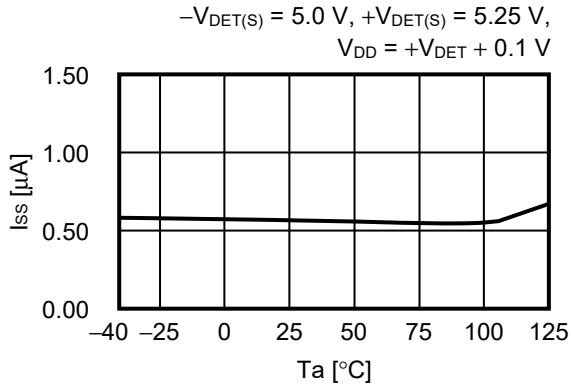


3.2 SENSE检测产品

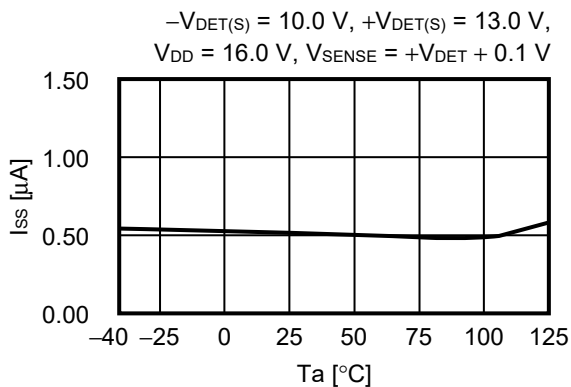
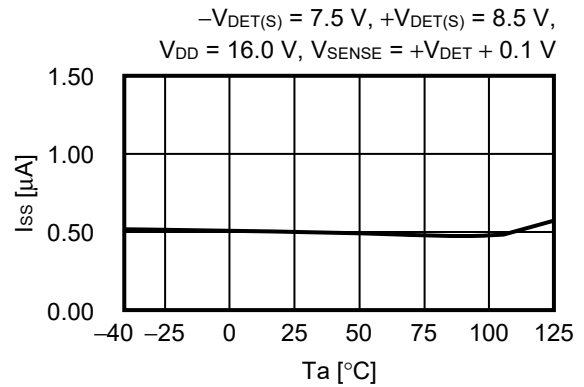
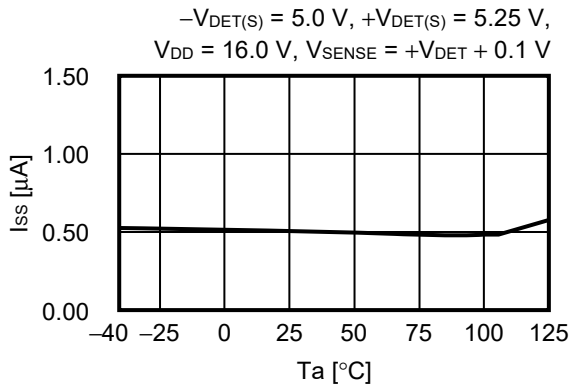


4. 消耗电流 (I_{SS}) – 温度 (T_a)

4.1 VDD检测产品



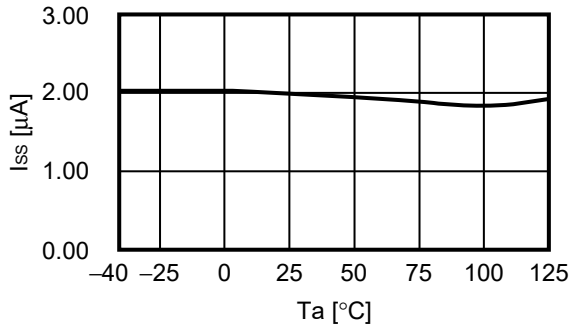
4.2 SENSE检测产品



5. 检测延迟时消耗电流 (I_{ss}) – 温度 (Ta)

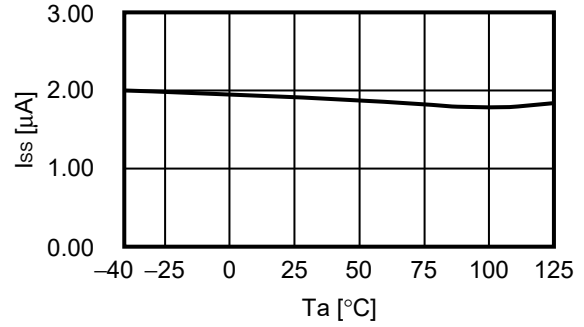
5.1 VDD检测产品

$-V_{DET(S)} = 7.5\text{ V}, +V_{DET(S)} = 8.5\text{ V},$
 $V_{CN} = 0.2\text{ V}$



5.2 SENSE检测产品

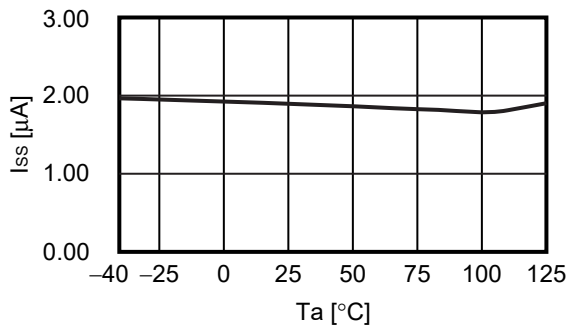
$-V_{DET(S)} = 7.5\text{ V}, +V_{DET(S)} = 8.5\text{ V},$
 $V_{DD} = 16.0\text{ V}, V_{CN} = 0.2\text{ V}$



6. 解除延迟时消耗电流 (I_{ss}) – 温度 (Ta)

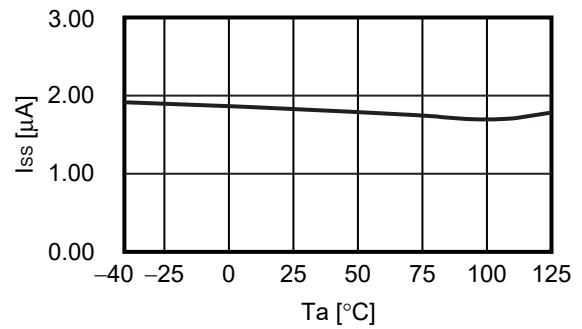
6.1 VDD检测产品

$-V_{DET(S)} = 7.5\text{ V}, +V_{DET(S)} = 8.5\text{ V},$
 $V_{CP} = 0.2\text{ V}$



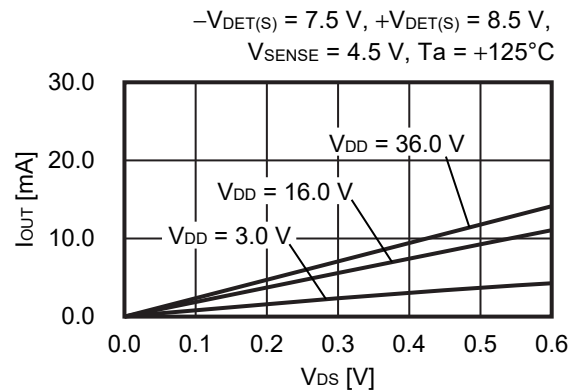
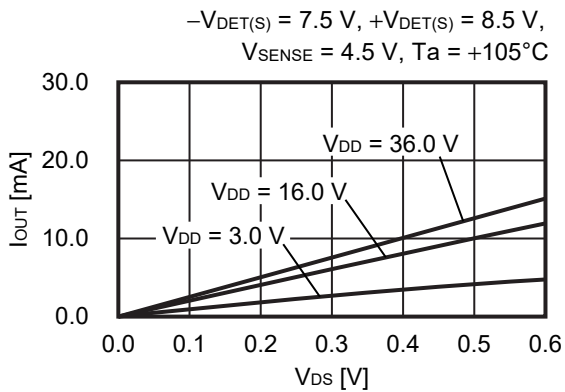
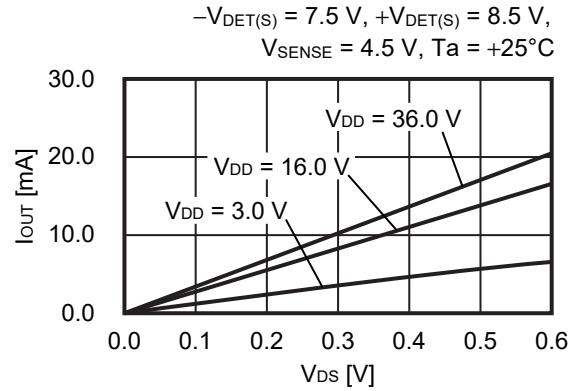
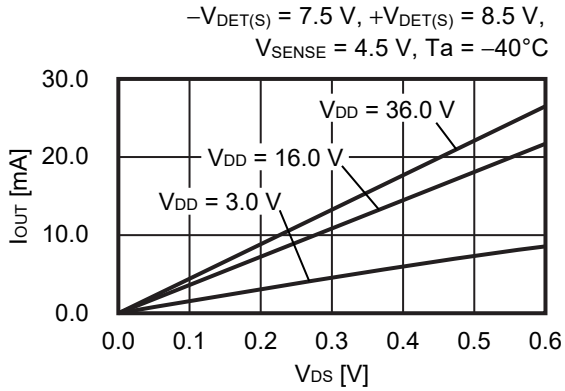
6.2 SENSE检测产品

$-V_{DET(S)} = 7.5\text{ V}, +V_{DET(S)} = 8.5\text{ V},$
 $V_{DD} = 16.0\text{ V}, V_{CP} = 0.2\text{ V}$



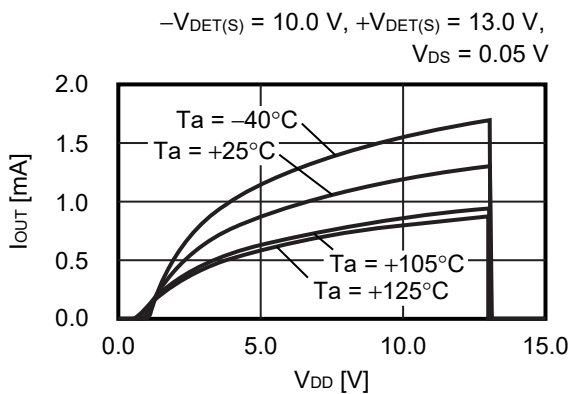
7. N沟道晶体管输出电流 (I_{OUT}) - V_{DS}

7.1 SENSE检测产品

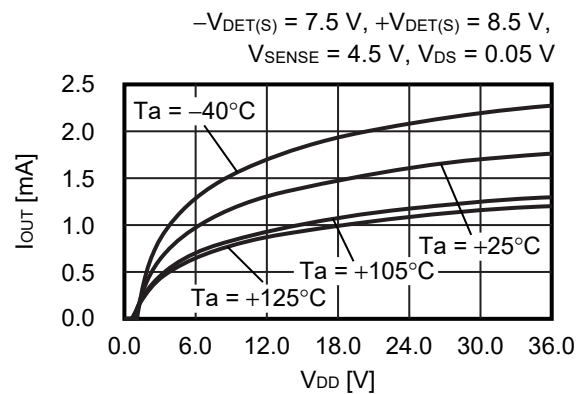


8. N沟道晶体管输出电流 (I_{OUT}) - 电源电压 (V_{DD})

8.1 VDD检测产品



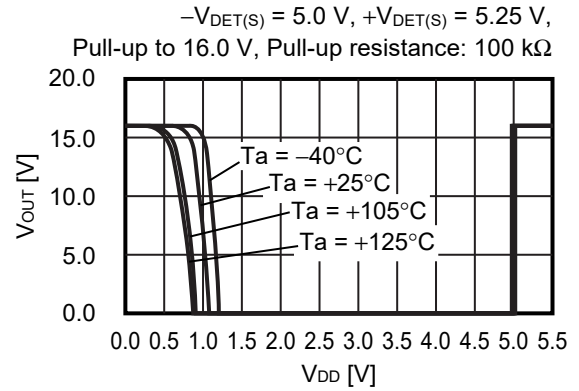
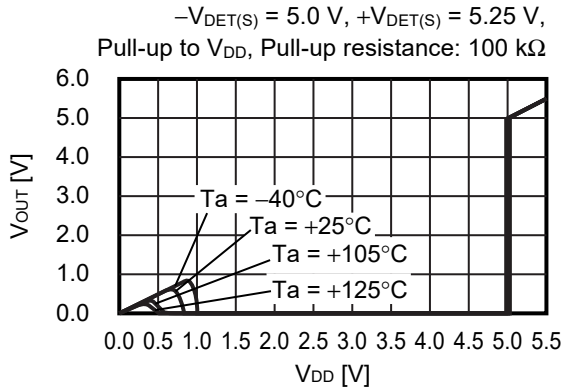
8.2 SENSE检测产品



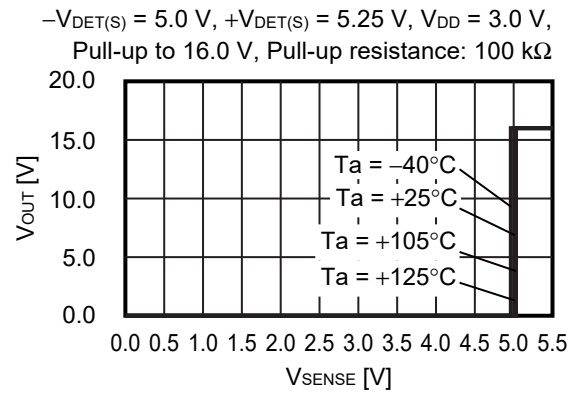
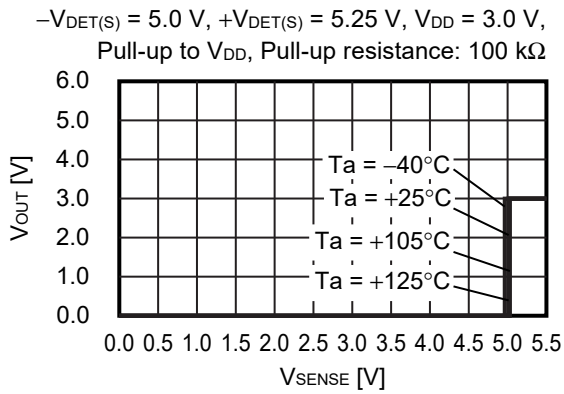
备注 V_{DS} : 输出晶体管的漏极、源极间电压。

9. 最低工作电压 (V_{OUT}) – 电源电压 (V_{DD})

9.1 VDD检测产品

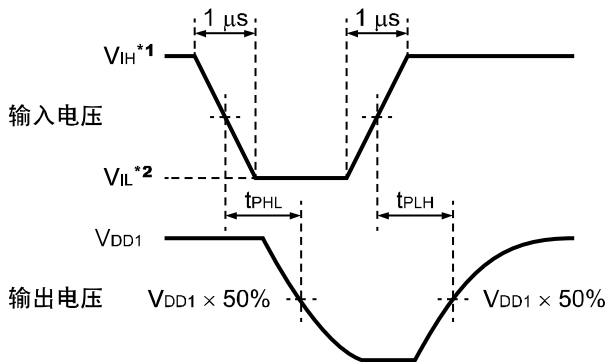
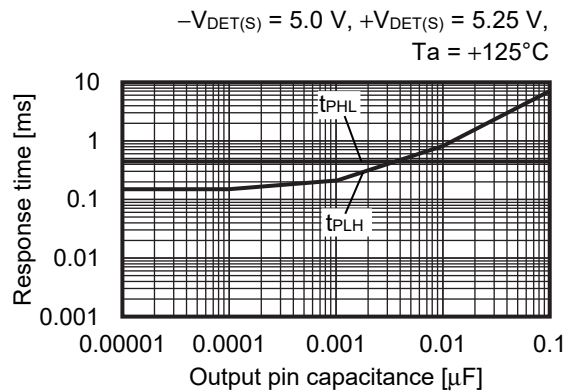
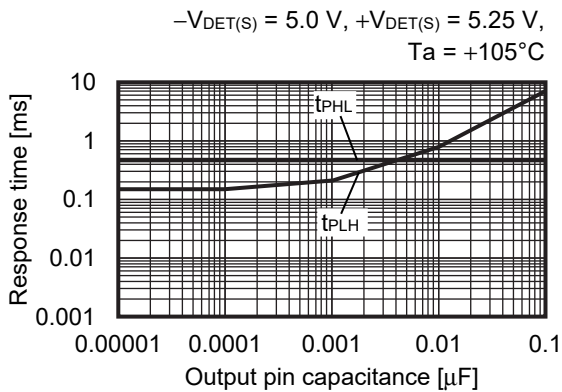
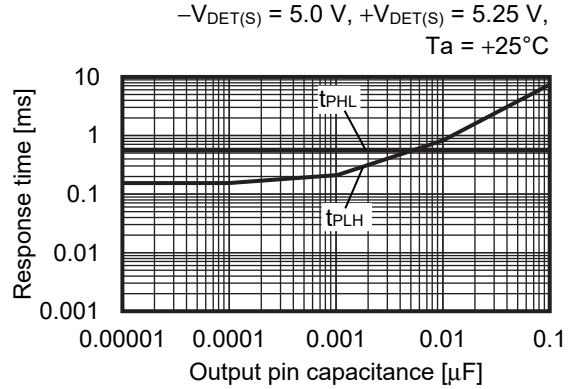
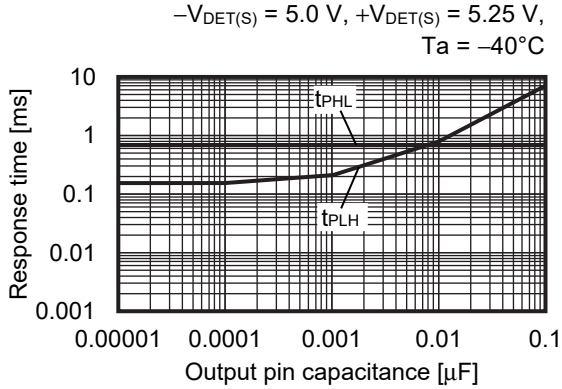


9.2 SENSE检测产品



10. 动态响应特性 – 输出端子电容 (C_{OUT}) (CP端子、CN端子为开路状态)

10.1 VDD检测产品



- *1. $V_{IH} = 36.0\text{ V}$
- *2. $V_{IL} = 3.0\text{ V}$

图59 响应时间的测定条件

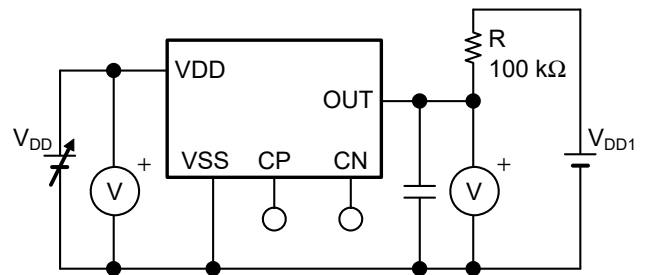


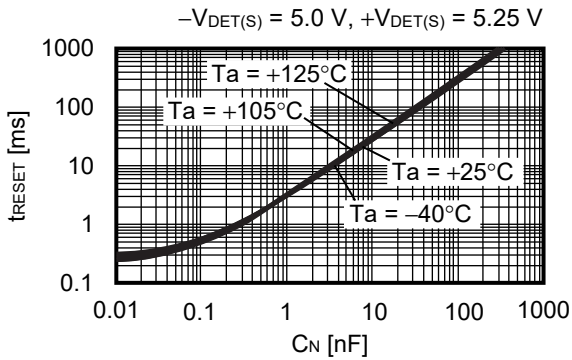
图60 响应时间的测定电路

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

■ 参考数据

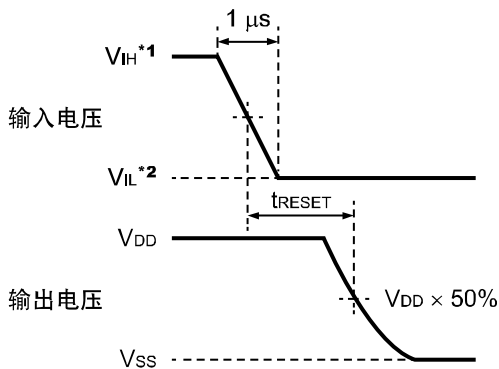
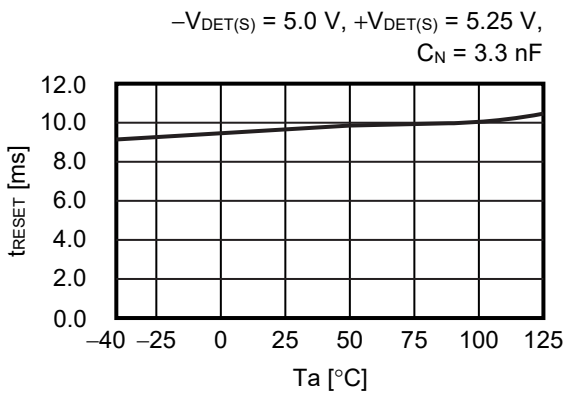
1. 检测延迟时间 (t_{RESET}) – CN端子电容 (C_N) (无输出端子电容)

1.1 VDD检测产品



2. 检测延迟时间 (t_{RESET}) – 温度 (T_a)

2.1 VDD检测产品



- *1. $V_{IH} = -V_{DET(S)} + 1.0 \text{ V}$
- *2. $V_{IL} = -V_{DET(S)} - 1.0 \text{ V}$

图61 检测延迟时间的测定条件

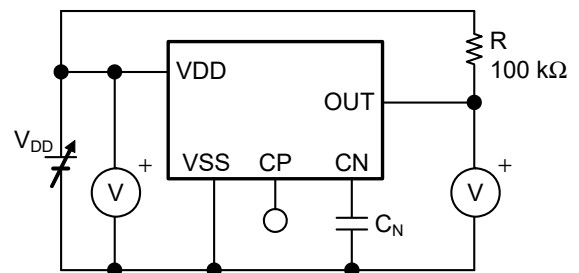


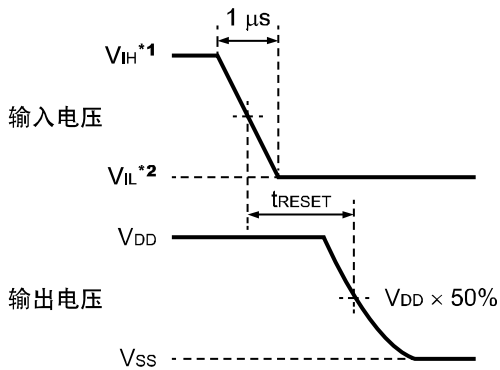
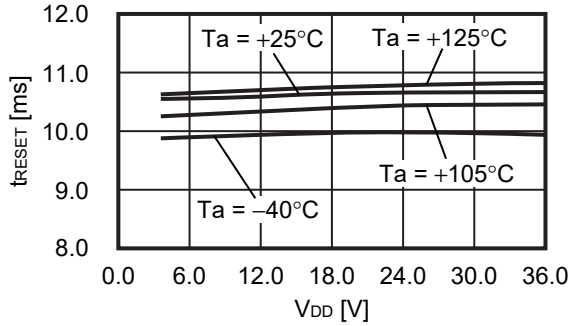
图62 检测延迟时间的测定电路

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

3. 检测延迟时间 (t_{RESET}) – 电源电压 (V_{DD})

3.1 SENSE检测产品

$-V_{\text{DET(S)}} = 5.0 \text{ V}$, $+V_{\text{DET(S)}} = 5.25 \text{ V}$,
 $C_{\text{N}} = 3.3 \text{ nF}$



- *1. $V_{\text{IH}} = -V_{\text{DET(S)}} + 1.0 \text{ V}$
- *2. $V_{\text{IL}} = -V_{\text{DET(S)}} - 1.0 \text{ V}$

图63 检测延迟时间的测定条件

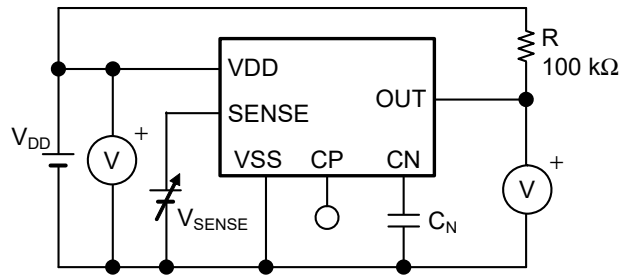
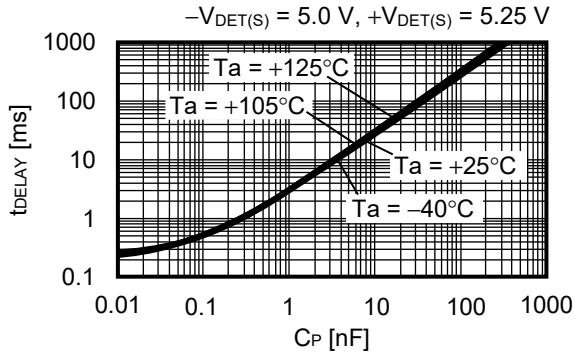


图64 检测延迟时间的测定电路

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

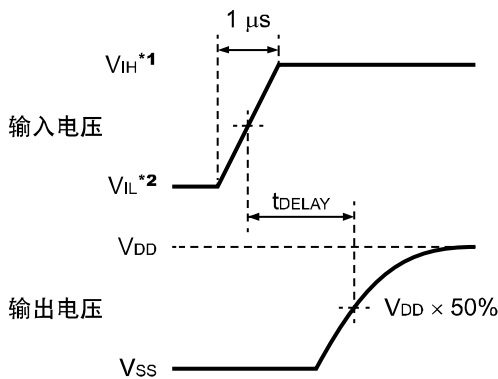
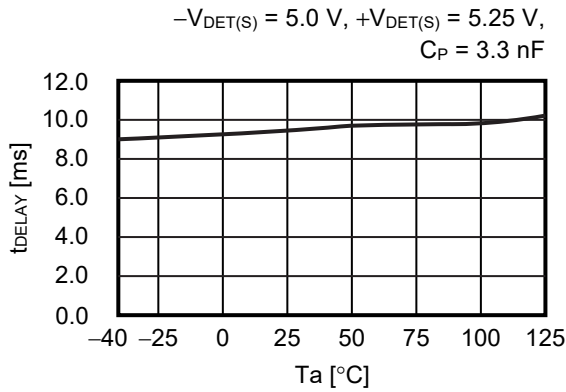
4. 解除延迟时间 (t_{DELAY}) – CP端子电容 (C_P) (无输出端子电容)

4.1 VDD检测产品



5. 解除延迟时间 (t_{DELAY}) – 温度 (T_a)

5.1 VDD检测产品



- *1. $V_{\text{IH}} = +V_{\text{DET(S)}} + 1.0 \text{ V}$
- *2. $V_{\text{IL}} = +V_{\text{DET(S)}} - 1.0 \text{ V}$

图65 解除延迟时间的测定条件

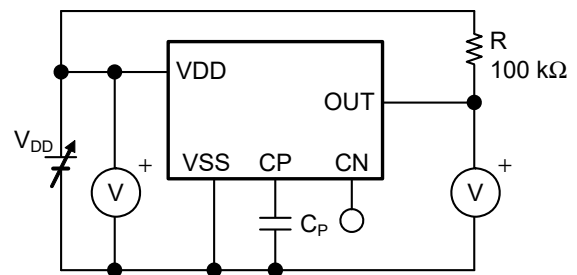


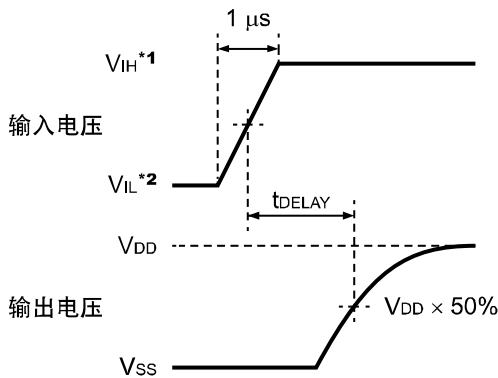
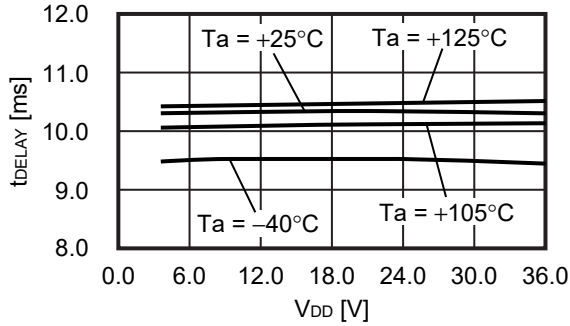
图66 解除延迟时间的测定电路

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

6. 解除延迟时间 (t_{DELAY}) – 电源电压 (V_{DD})

6.1 SENSE检测产品

$-V_{DET(S)} = 5.0\text{ V}$, $+V_{DET(S)} = 5.25\text{ V}$,
 $C_P = 3.3\text{ nF}$



- *1. $V_{IH} = +V_{DET(S)} + 1.0\text{ V}$
- *2. $V_{IL} = +V_{DET(S)} - 1.0\text{ V}$

图67 解除延迟时间的测定条件

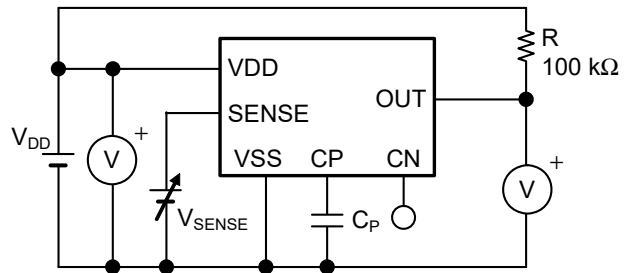


图68 解除延迟时间的测定电路

7. 抛负载特性 ($T_a = +25^\circ\text{C}$)

7.1 VDD检测、动态 "L" 产品

$V_{DD} = 13.5\text{ V} \leftrightarrow 45.0\text{ V}$

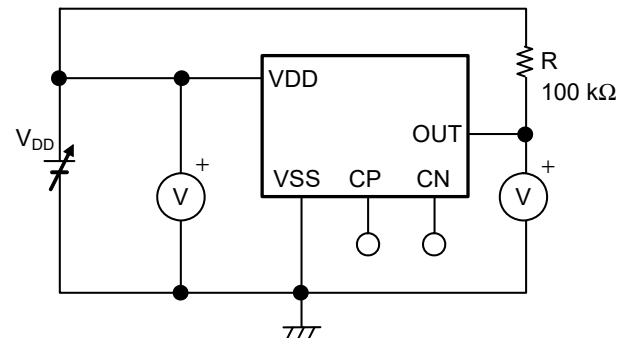
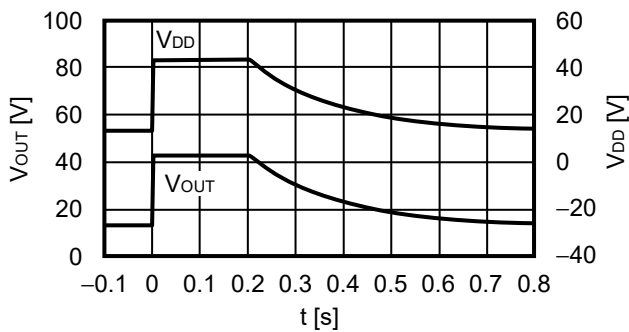


图69 抛负载特性的测定电路

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

应用电路例

1. 微机等的复位电路

在微机电脑在电源电压比最低工作电压还低的情况下，有可能执行规定以外的操作，或破坏内存寄存器的内容。另外，电源恢复到正常电位时，如果不把微机设定到规定的初始状态，会导致以后的异常工作。为了防止这样的事故，在电源的瞬间切断或者瞬间停止时一定要进行复位工作。

S-19110系列电压检测器因为最低工作电压低、检测电压精度高、并备有滞后幅度，可以如图70、图71所示，简单地构成复位电路。

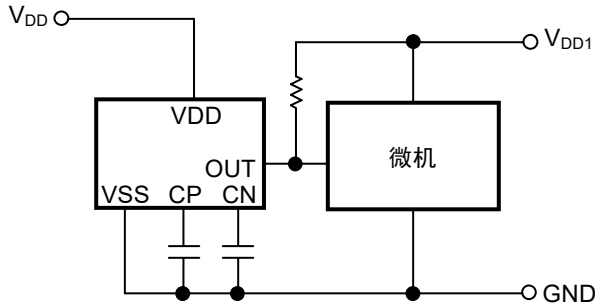


图70 复位电路示例 (VDD检测产品)

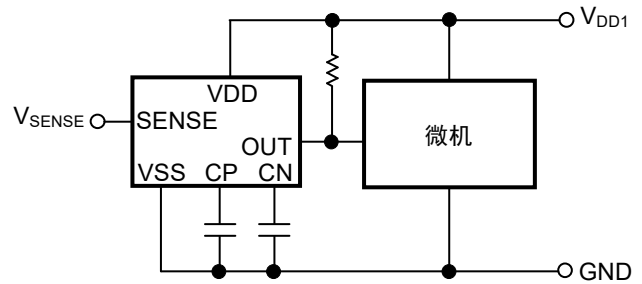
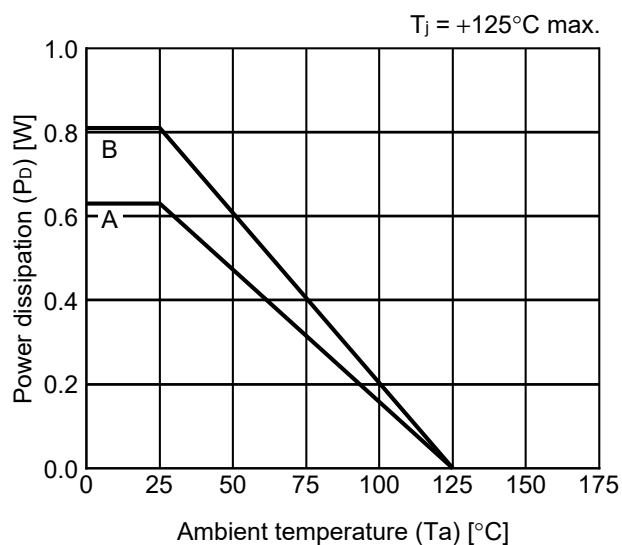


图71 复位电路示例 (SENSE检测产品)

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

■ Power Dissipation

SOT-23-6



Board	Power Dissipation (P _D)
A	0.63 W
B	0.81 W
C	—
D	—
E	—

SOT-23-3/3S/5/6 Test Board

 IC Mount Area

(1) Board A



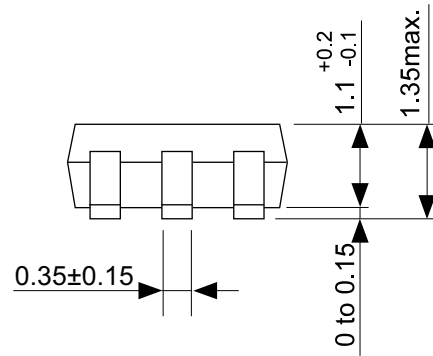
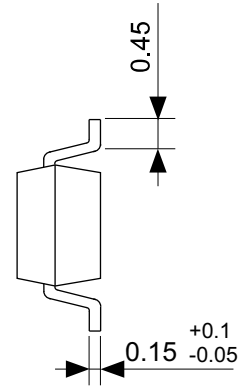
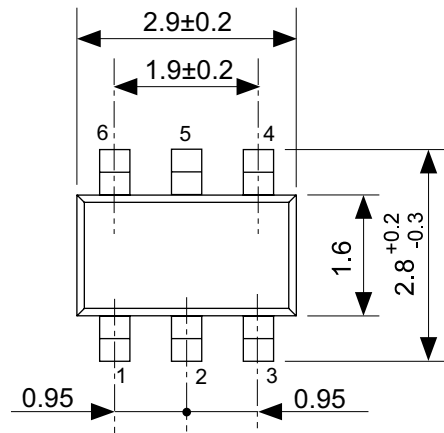
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



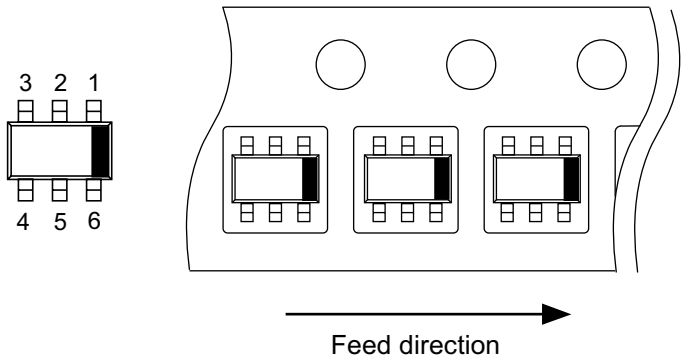
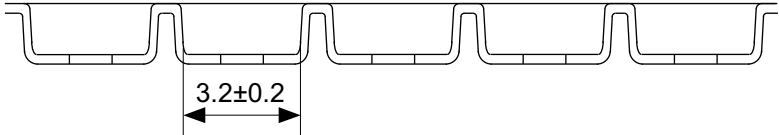
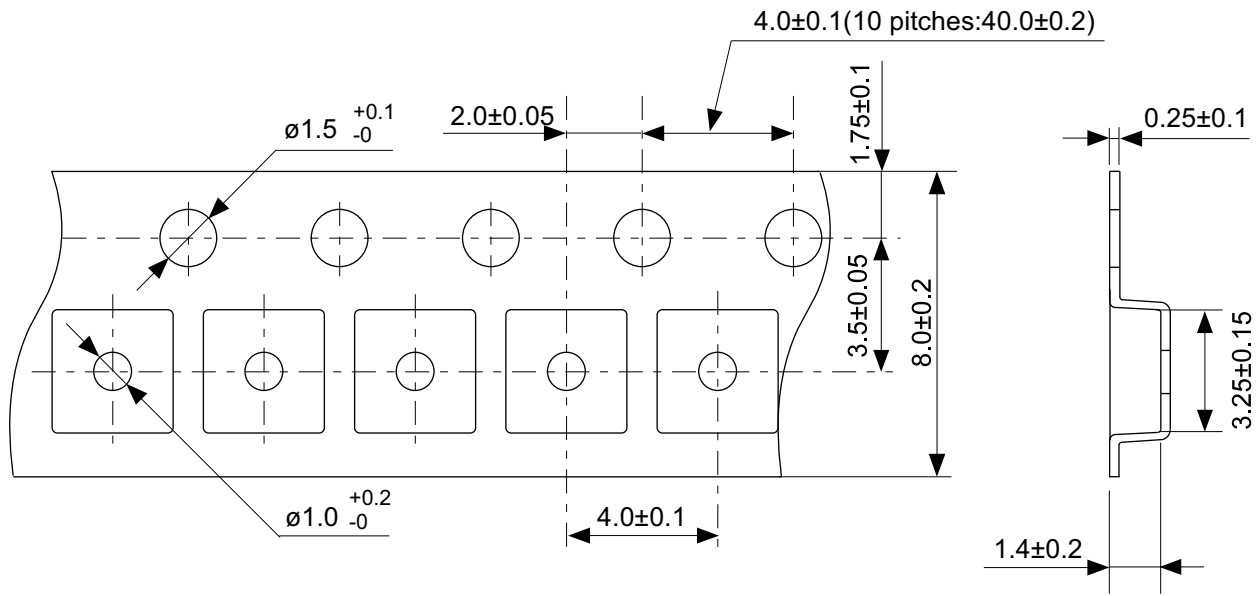
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SOT23x-A-Board-SD-2.0



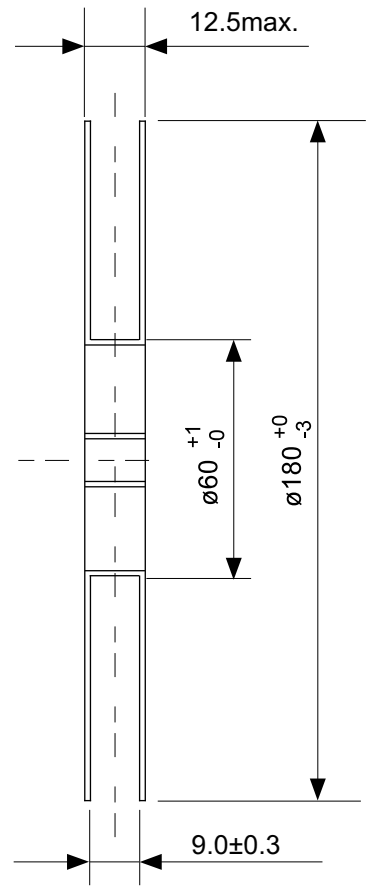
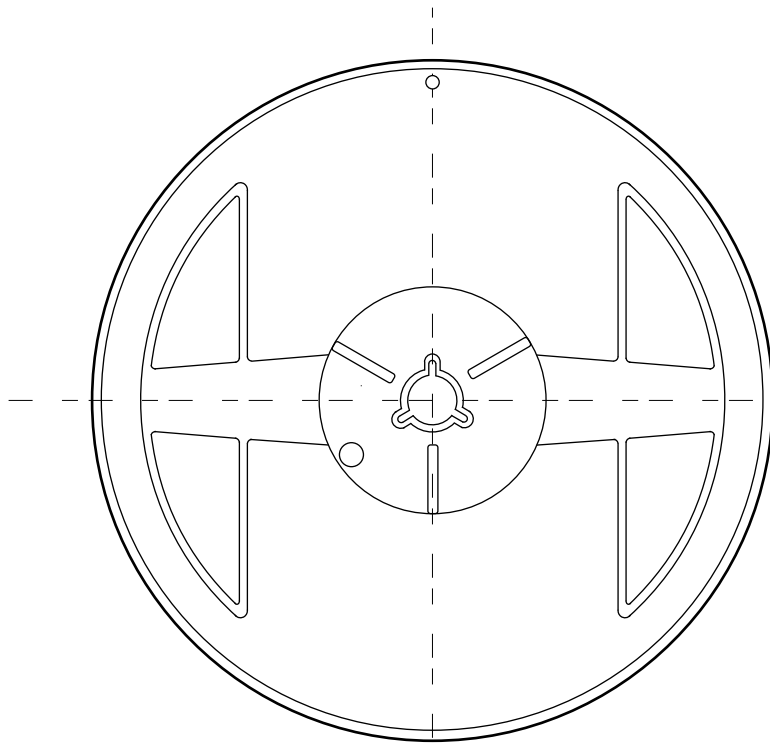
No. MP006-A-P-SD-2.1

TITLE	SOT236-A-PKG Dimensions
No.	MP006-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	

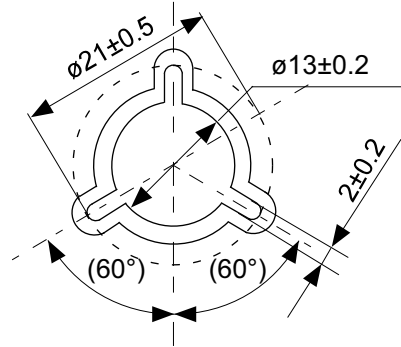


No. MP006-A-C-SD-3.1

TITLE	SOT236-A-Carrier Tape
No.	MP006-A-C-SD-3.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. MP006-A-R-SD-2.1

TITLE	SOT236-A-Reel		
No.	MP006-A-R-SD-2.1		
ANGLE		QTY	3,000
UNIT	mm		
ABLIC Inc.			

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07