

S-19104/19106系列是使用CMOS技术开发的高精度电压检测IC。检测电压在内部被固定，精度为 $\pm 3.5\%$ ($-V_{DET(S)} \geq 2.2\text{ V}$)。工作时的消耗电流为500 nA (典型值)。

除电源端子外，另备有检测电压输入端子 (SENSE端子)，因而即使SENSE端子电压下降到0 V，也会保持输出稳定。

S-19104/19106系列可以通过外接电容器来延迟解除信号，解除延迟时间精度为 $\pm 34\%$ ($C_D = 4.7\text{ nF}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)。在输出方式上备有N沟道开路漏极输出和CMOS输出。

本公司可提供根据用户的使用条件而计算的FIT值，以支援用户设计应对功能安全标准的产品。有关FIT值计算的实施详情，请向代理商咨询。

注意 本产品可适用于车辆器械、车载器械。考虑适用于车辆器械、车载器械时，请务必与代理商联系。

■ 特点

- 检测电压：1.0 V ~ 5.0 V (以0.1 V为进阶单位)
- 检测电压精度： $\pm 3.5\%$ ($2.2\text{ V} \leq -V_{DET(S)} \leq 5.0\text{ V}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
 $\pm(2.5\% + 22\text{ mV})$ ($1.0\text{ V} \leq -V_{DET(S)} < 2.2\text{ V}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- 消耗电流：500 nA (典型值)
- 工作电压范围：0.95 V ~ 10.0 V
- 滞后幅度：5% \pm 2% ($T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- 解除延迟时间精度： $\pm 34\%$ ($C_D = 4.7\text{ nF}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- 输出方式：N沟道开路漏极输出 (动态 "L")
CMOS输出 (动态 "L")
- 工作温度范围： $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$
- 无铅 (Sn 100%)、无卤素
- 符合AEC-Q100标准*1

*1. 详情请与代理商联系。

■ 用途

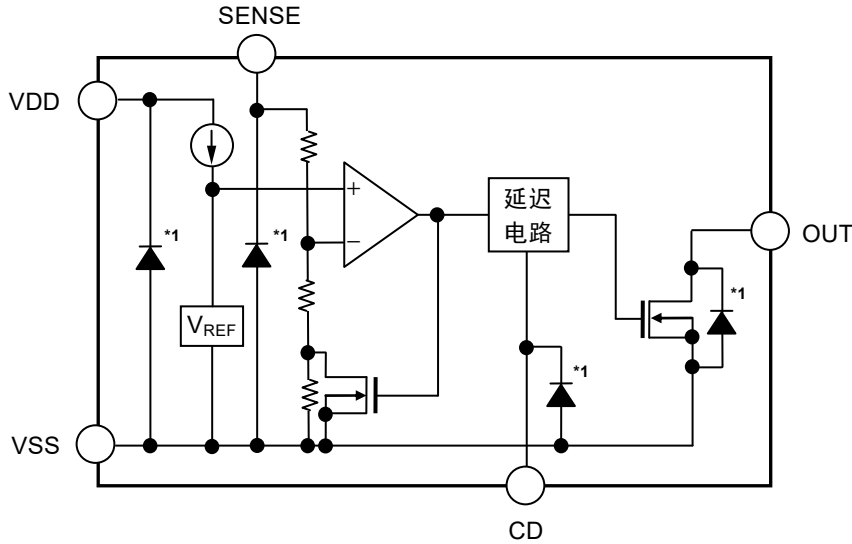
- 车载用 (汽车装饰品、汽车导航器、汽车音响等)

■ 封装

- SOT-23-5

■ 框图

1. S-19104/19106系列N型 (N沟道开路漏极输出)

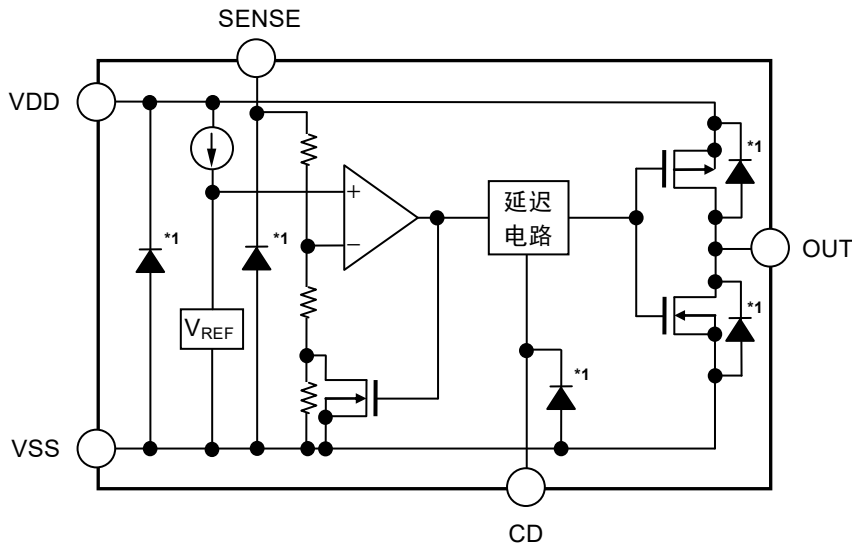


功能	状态
输出逻辑	动态 "L"

*1. 寄生二极管

图1

2. S-19104/19106系列C型 (CMOS输出)



功能	状态
输出逻辑	动态 "L"

*1. 寄生二极管

图2

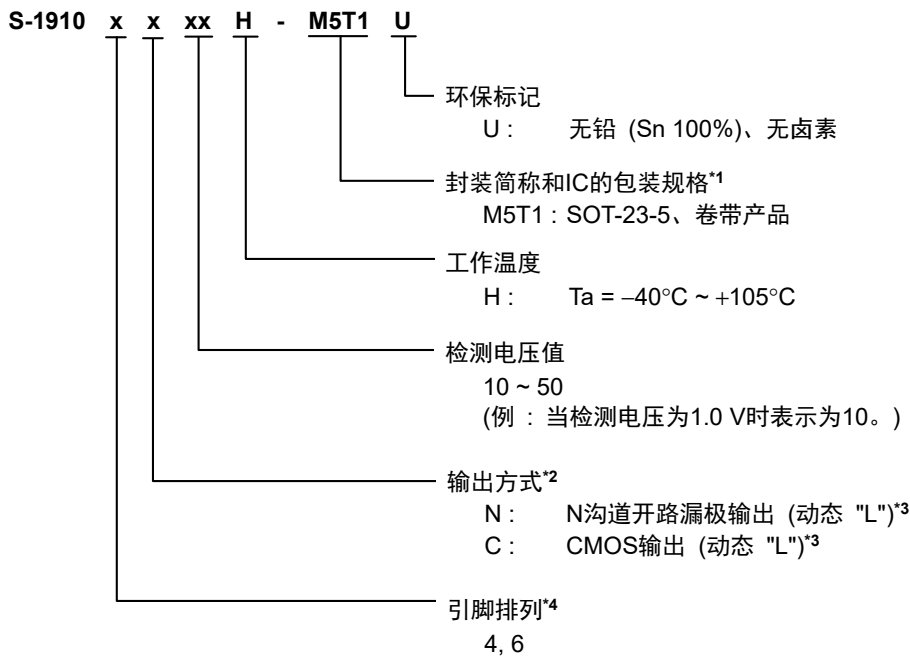
■ 符合AEC-Q100标准

本IC符合AEC-Q100标准的工作温度等级2。
 有关AEC-Q100标准的信赖性测试详情，请与代理商联系。

■ 产品型号名的构成

关于S-19104/19106系列，用户可根据用途选择指定输出方式和检测电压值。
 关于产品名的字符串含义，请参阅 "1. 产品名"、关于产品类型请参阅 "2. 各产品类型的功能一览"、关于封装图纸请参阅 "3. 封装"、关于具体的产品名，请参阅 "4. 产品名目录"。

1. 产品名



- *1. 请参阅卷带图。
- *2. 请参阅 "2. 各产品类型的功能一览"。
- *3. 用户需要输出逻辑动态 "H" 产品时，请与代理商联系。
- *4. 请参阅 "■ 引脚排列图"。

2. 各产品类型的功能一览

表1

产品类型	输出方式	输出逻辑	封装
N	N沟道开路漏极输出	动态 "L"	SOT-23-5
C	CMOS输出	动态 "L"	SOT-23-5

3. 封装

表2 封装图纸号码

封装名	外形尺寸图	卷带图	带卷图
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD

4. 产品名目录

4.1 S-19104系列N型

输出方式：N沟道开路漏极输出 (动态 "L")

表3

检测电压	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19104N10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19104N11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19104N12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19104N13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19104N14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19104N15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19104N16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19104N17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19104N18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19104N19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19104N20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19104N21H-M5T1U
2.2 V ± 3.5%	S-19104N22H-M5T1U
2.3 V ± 3.5%	S-19104N23H-M5T1U
2.4 V ± 3.5%	S-19104N24H-M5T1U
2.5 V ± 3.5%	S-19104N25H-M5T1U
2.6 V ± 3.5%	S-19104N26H-M5T1U
2.7 V ± 3.5%	S-19104N27H-M5T1U
2.8 V ± 3.5%	S-19104N28H-M5T1U
2.9 V ± 3.5%	S-19104N29H-M5T1U
3.0 V ± 3.5%	S-19104N30H-M5T1U
3.1 V ± 3.5%	S-19104N31H-M5T1U
3.2 V ± 3.5%	S-19104N32H-M5T1U
3.3 V ± 3.5%	S-19104N33H-M5T1U
3.4 V ± 3.5%	S-19104N34H-M5T1U
3.5 V ± 3.5%	S-19104N35H-M5T1U
3.6 V ± 3.5%	S-19104N36H-M5T1U
3.7 V ± 3.5%	S-19104N37H-M5T1U
3.8 V ± 3.5%	S-19104N38H-M5T1U
3.9 V ± 3.5%	S-19104N39H-M5T1U
4.0 V ± 3.5%	S-19104N40H-M5T1U
4.1 V ± 3.5%	S-19104N41H-M5T1U
4.2 V ± 3.5%	S-19104N42H-M5T1U
4.3 V ± 3.5%	S-19104N43H-M5T1U
4.4 V ± 3.5%	S-19104N44H-M5T1U
4.5 V ± 3.5%	S-19104N45H-M5T1U
4.6 V ± 3.5%	S-19104N46H-M5T1U
4.7 V ± 3.5%	S-19104N47H-M5T1U
4.8 V ± 3.5%	S-19104N48H-M5T1U
4.9 V ± 3.5%	S-19104N49H-M5T1U
5.0 V ± 3.5%	S-19104N50H-M5T1U

4.2 S-19104系列C型

输出方式：CMOS输出 (动态 "L")

表4

检测电压	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19104C10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19104C11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19104C12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19104C13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19104C14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19104C15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19104C16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19104C17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19104C18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19104C19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19104C20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19104C21H-M5T1U
2.2 V ± 3.5%	S-19104C22H-M5T1U
2.3 V ± 3.5%	S-19104C23H-M5T1U
2.4 V ± 3.5%	S-19104C24H-M5T1U
2.5 V ± 3.5%	S-19104C25H-M5T1U
2.6 V ± 3.5%	S-19104C26H-M5T1U
2.7 V ± 3.5%	S-19104C27H-M5T1U
2.8 V ± 3.5%	S-19104C28H-M5T1U
2.9 V ± 3.5%	S-19104C29H-M5T1U
3.0 V ± 3.5%	S-19104C30H-M5T1U
3.1 V ± 3.5%	S-19104C31H-M5T1U
3.2 V ± 3.5%	S-19104C32H-M5T1U
3.3 V ± 3.5%	S-19104C33H-M5T1U
3.4 V ± 3.5%	S-19104C34H-M5T1U
3.5 V ± 3.5%	S-19104C35H-M5T1U
3.6 V ± 3.5%	S-19104C36H-M5T1U
3.7 V ± 3.5%	S-19104C37H-M5T1U
3.8 V ± 3.5%	S-19104C38H-M5T1U
3.9 V ± 3.5%	S-19104C39H-M5T1U
4.0 V ± 3.5%	S-19104C40H-M5T1U
4.1 V ± 3.5%	S-19104C41H-M5T1U
4.2 V ± 3.5%	S-19104C42H-M5T1U
4.3 V ± 3.5%	S-19104C43H-M5T1U
4.4 V ± 3.5%	S-19104C44H-M5T1U
4.5 V ± 3.5%	S-19104C45H-M5T1U
4.6 V ± 3.5%	S-19104C46H-M5T1U
4.7 V ± 3.5%	S-19104C47H-M5T1U
4.8 V ± 3.5%	S-19104C48H-M5T1U
4.9 V ± 3.5%	S-19104C49H-M5T1U
5.0 V ± 3.5%	S-19104C50H-M5T1U

4.3 S-19106系列N型

输出方式：N沟道开路漏极输出 (动态 "L")

表5

检测电压	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19106N10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19106N11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19106N12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19106N13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19106N14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19106N15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19106N16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19106N17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19106N18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19106N19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19106N20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19106N21H-M5T1U
2.2 V ± 3.5%	S-19106N22H-M5T1U
2.3 V ± 3.5%	S-19106N23H-M5T1U
2.4 V ± 3.5%	S-19106N24H-M5T1U
2.5 V ± 3.5%	S-19106N25H-M5T1U
2.6 V ± 3.5%	S-19106N26H-M5T1U
2.7 V ± 3.5%	S-19106N27H-M5T1U
2.8 V ± 3.5%	S-19106N28H-M5T1U
2.9 V ± 3.5%	S-19106N29H-M5T1U
3.0 V ± 3.5%	S-19106N30H-M5T1U
3.1 V ± 3.5%	S-19106N31H-M5T1U
3.2 V ± 3.5%	S-19106N32H-M5T1U
3.3 V ± 3.5%	S-19106N33H-M5T1U
3.4 V ± 3.5%	S-19106N34H-M5T1U
3.5 V ± 3.5%	S-19106N35H-M5T1U
3.6 V ± 3.5%	S-19106N36H-M5T1U
3.7 V ± 3.5%	S-19106N37H-M5T1U
3.8 V ± 3.5%	S-19106N38H-M5T1U
3.9 V ± 3.5%	S-19106N39H-M5T1U
4.0 V ± 3.5%	S-19106N40H-M5T1U
4.1 V ± 3.5%	S-19106N41H-M5T1U
4.2 V ± 3.5%	S-19106N42H-M5T1U
4.3 V ± 3.5%	S-19106N43H-M5T1U
4.4 V ± 3.5%	S-19106N44H-M5T1U
4.5 V ± 3.5%	S-19106N45H-M5T1U
4.6 V ± 3.5%	S-19106N46H-M5T1U
4.7 V ± 3.5%	S-19106N47H-M5T1U
4.8 V ± 3.5%	S-19106N48H-M5T1U
4.9 V ± 3.5%	S-19106N49H-M5T1U
5.0 V ± 3.5%	S-19106N50H-M5T1U

4.4 S-19106系列C型

输出方式：CMOS输出 (动态 "L")

表6

检测电压	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19106C10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19106C11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19106C12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19106C13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19106C14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19106C15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19106C16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19106C17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19106C18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19106C19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19106C20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19106C21H-M5T1U
2.2 V ± 3.5%	S-19106C22H-M5T1U
2.3 V ± 3.5%	S-19106C23H-M5T1U
2.4 V ± 3.5%	S-19106C24H-M5T1U
2.5 V ± 3.5%	S-19106C25H-M5T1U
2.6 V ± 3.5%	S-19106C26H-M5T1U
2.7 V ± 3.5%	S-19106C27H-M5T1U
2.8 V ± 3.5%	S-19106C28H-M5T1U
2.9 V ± 3.5%	S-19106C29H-M5T1U
3.0 V ± 3.5%	S-19106C30H-M5T1U
3.1 V ± 3.5%	S-19106C31H-M5T1U
3.2 V ± 3.5%	S-19106C32H-M5T1U
3.3 V ± 3.5%	S-19106C33H-M5T1U
3.4 V ± 3.5%	S-19106C34H-M5T1U
3.5 V ± 3.5%	S-19106C35H-M5T1U
3.6 V ± 3.5%	S-19106C36H-M5T1U
3.7 V ± 3.5%	S-19106C37H-M5T1U
3.8 V ± 3.5%	S-19106C38H-M5T1U
3.9 V ± 3.5%	S-19106C39H-M5T1U
4.0 V ± 3.5%	S-19106C40H-M5T1U
4.1 V ± 3.5%	S-19106C41H-M5T1U
4.2 V ± 3.5%	S-19106C42H-M5T1U
4.3 V ± 3.5%	S-19106C43H-M5T1U
4.4 V ± 3.5%	S-19106C44H-M5T1U
4.5 V ± 3.5%	S-19106C45H-M5T1U
4.6 V ± 3.5%	S-19106C46H-M5T1U
4.7 V ± 3.5%	S-19106C47H-M5T1U
4.8 V ± 3.5%	S-19106C48H-M5T1U
4.9 V ± 3.5%	S-19106C49H-M5T1U
5.0 V ± 3.5%	S-19106C50H-M5T1U

■ 引脚排列图

1. S-19104系列

1.1 SOT-23-5

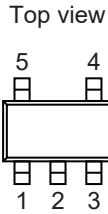


图3

表7

引脚号	符号	描述
1	OUT	电压检测输出端子
2	VDD	电源端子
3	VSS	接地 (GND) 端子
4	CD	延迟用电容器连接端子
5	SENSE	检测电压输入端子

2. S-19106系列

2.1 SOT-23-5

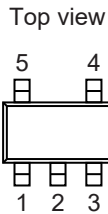


图4

表8

引脚号	符号	描述
1	OUT	电压检测输出端子
2	VSS	接地 (GND) 端子
3	VDD	电源端子
4	SENSE	检测电压输入端子
5	CD	延迟用电容器连接端子

■ 绝对最大额定值

表9

(除特殊注明以外 : Ta = -40°C ~ +105°C)

项目	符号	绝对最大额定值	单位
电源电压	$V_{DD} - V_{SS}$	12.0	V
CD端子输入电压	V_{CD}	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
SENSE端子输入电压	V_{SENSE}	$V_{SS} - 0.3 \sim 12.0$	V
输出电压	N沟道开路漏极输出产品	$V_{SS} - 0.3 \sim 12.0$	V
	CMOS输出产品	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
输出电流	I_{OUT}	50	mA
工作环境温度	T_{opr}	-40 ~ +105	°C
保存温度	T_{stg}	-40 ~ +125	°C

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值,有可能造成产品劣化等物理性的损伤。

■ 热敏电阻值

表10

项目	符号	条件	最小值	典型值	最大值	单位	
结至环境热阻*1	θ_{JA}	SOT-23-5	Board A	-	192	-	°C/W
			Board B	-	160	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 测定环境 : 遵循JEDEC STANDARD JESD51-2A标准

备注 关于详情, 请参阅 "■ Power Dissipation" 和 "Test Board"。

■ 电气特性

1. N沟道开路漏极输出产品

表11

(除特殊注明以外 : $T_a = -40^{\circ}\text{C} \sim +105^{\circ}\text{C}$)

项目	符号	条件		最小值	典型值	最大值	单位	测定电路
检测电压*1	$-V_{\text{DET}}$	$0.95\text{ V} \leq V_{\text{DD}} \leq 10.0\text{ V}$	$1.0\text{ V} \leq -V_{\text{DET(S)}} < 2.2\text{ V}$	$-V_{\text{DET(S)}} \times 0.975$ -0.022	$-V_{\text{DET(S)}} \times 1.025$	$-V_{\text{DET(S)}} \times 1.025$ $+0.022$	V	1
			$2.2\text{ V} \leq -V_{\text{DET(S)}} \leq 5.0\text{ V}$	$-V_{\text{DET(S)}} \times 0.965$	$-V_{\text{DET(S)}} \times 1.035$	V	1	
滞后幅度	V_{HYS}	-		$-V_{\text{DET}} \times 0.03$	$-V_{\text{DET}} \times 0.05$	$-V_{\text{DET}} \times 0.07$	V	1
消耗电流*2	I_{SS}	$V_{\text{DD}} = 10.0\text{ V}, V_{\text{SENSE}} = -V_{\text{DET(S)}} + 1.0\text{ V}$		-	0.50	0.90	μA	2
工作电压	V_{DD}	-		0.95	-	10.0	V	1
输出电流	I_{OUT}	输出晶体管 N沟道 $V_{\text{DS}}^*3 = 0.5\text{ V}$ $V_{\text{SENSE}} = 0.0\text{ V}$	$V_{\text{DD}} = 0.95\text{ V}$	0.50	1.00	-	mA	3
			$V_{\text{DD}} = 1.2\text{ V}$	0.73	1.33	-	mA	3
			$V_{\text{DD}} = 2.4\text{ V}$	1.17	2.39	-	mA	3
			$V_{\text{DD}} = 4.8\text{ V}$	1.49	2.50	-	mA	3
泄漏电流	I_{LEAK}	输出晶体管 N沟道 $V_{\text{DD}} = 10.0\text{ V}, V_{\text{DS}}^*3 = 10.0\text{ V}, V_{\text{SENSE}} = 10.0\text{ V}$		-	-	1.2	μA	3
检测延迟时间*4	t_{DET}	$V_{\text{DD}} = 5.0\text{ V}$		-	40	-	μs	4
解除延迟时间*5	t_{RESET}	$V_{\text{DD}} = -V_{\text{DET(S)}} + 1.0\text{ V}, C_{\text{D}} = 4.7\text{ nF}$		8.38	12.69	17.00	ms	4
SENSE端子电阻	R_{SENSE}	$1.0\text{ V} \leq -V_{\text{DET(S)}} < 1.2\text{ V}$		4.0	19.0	72.0	$\text{M}\Omega$	2
		$1.2\text{ V} \leq -V_{\text{DET(S)}} \leq 5.0\text{ V}$		4.8	30.0	189.0	$\text{M}\Omega$	2

*1. $-V_{\text{DET}}$: 实际检测电压值、 $-V_{\text{DET(S)}}$: 设定检测电压值 (表3及表5的检测电压范围内的中心值)

*2. 不包括流入SENSE端子电阻的电流。

*3. V_{DS} : 输出晶体管的漏极、源极间电压。

*4. 通过470 k Ω 的电阻将输出端子上拉至5.0 V, 向SENSE端子外加6.0 V $\rightarrow -V_{\text{DET(S)}} - 2.0\text{ V}$ 或0 V的脉冲电压后, V_{OUT} 到达 $V_{\text{DD}} / 2$ 的时间。

*5. 通过100 k Ω 的电阻将输出端子上拉至 V_{DD} , 向SENSE端子外加0.95 V $\rightarrow 10.0\text{ V}$ 的脉冲电压后, V_{OUT} 到达 $V_{\text{DD}} \times 90\%$ 的时间。

2. CMOS输出产品

表12

(除特殊注明以外 : Ta = -40°C ~ +105°C)

项目	符号	条件		最小值	典型值	最大值	单位	测定电路
检测电压*1	-V _{DET}	0.95 V ≤ V _{DD} ≤ 10.0 V	1.0 V ≤ -V _{DET(S)} < 2.2 V	-V _{DET(S)} × 0.975 - 0.022	-V _{DET(S)}	-V _{DET(S)} × 1.025 + 0.022	V	1
			2.2 V ≤ -V _{DET(S)} ≤ 5.0 V	-V _{DET(S)} × 0.965	-V _{DET(S)}	-V _{DET(S)} × 1.035	V	1
滞后幅度	V _{HYS}	-		-V _{DET} × 0.03	-V _{DET} × 0.05	-V _{DET} × 0.07	V	1
消耗电流*2	I _{SS}	V _{DD} = 10.0 V, V _{SENSE} = -V _{DET(S)} + 1.0 V		-	0.50	2.10	μA	2
工作电压	V _{DD}	-		0.95	-	10.0	V	1
输出电流	I _{OUT}	输出晶体管 N沟道 V _{DS} *3 = 0.5 V V _{SENSE} = 0.0 V	V _{DD} = 0.95 V	0.50	1.00	-	mA	3
			V _{DD} = 1.2 V	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V	1.17	2.39	-	mA	3
			V _{DD} = 4.8 V	1.49	2.50	-	mA	3
		输出晶体管 P沟道 V _{DS} *3 = 0.5 V V _{SENSE} = 10.0 V	V _{DD} = 4.8 V	1.62	2.60	-	mA	5
			V _{DD} = 6.0 V	1.78	2.86	-	mA	5
检测延迟时间*4	t _{DET}	V _{DD} = 5.0 V		-	40	-	μs	4
解除延迟时间*5	t _{RESET}	V _{DD} = -V _{DET(S)} + 1.0 V, C _D = 4.7 nF		8.38	12.69	17.00	ms	4
SENSE端子电阻	R _{SENSE}	1.0 V ≤ -V _{DET(S)} < 1.2 V		4.0	19.0	72.0	MΩ	2
		1.2 V ≤ -V _{DET(S)} ≤ 5.0 V		4.8	30.0	189.0	MΩ	2

*1. -V_{DET} : 实际检测电压值、-V_{DET(S)} : 设定检测电压值 (表4及表6的检测电压范围内的中心值)

*2. 不包括流入SENSE端子电阻的电流。

*3. V_{DS} : 输出晶体管的漏极、源极间电压。

*4. 向SENSE端子外加6.0 V → -V_{DET(S)} - 2.0 V或0 V的脉冲电压后, V_{OUT}到达V_{DD} / 2的时间。

*5. 向SENSE端子外加0.95 V → 10.0 V的脉冲电压后, V_{OUT}到达V_{DD} × 90%的时间。

■ 测定电路

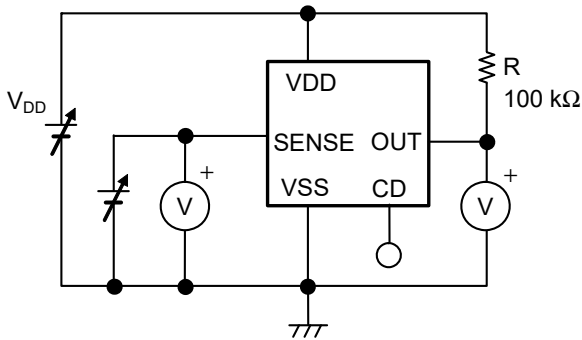


图5 测定电路1 (N沟道开路漏极输出产品)

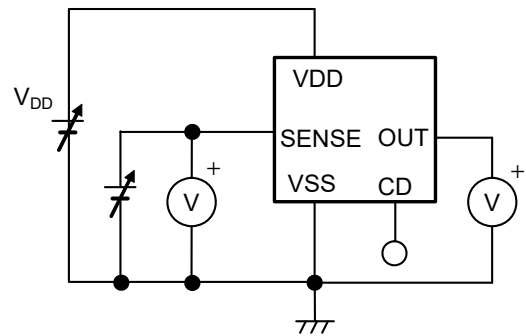


图6 测定电路1 (CMOS输出产品)

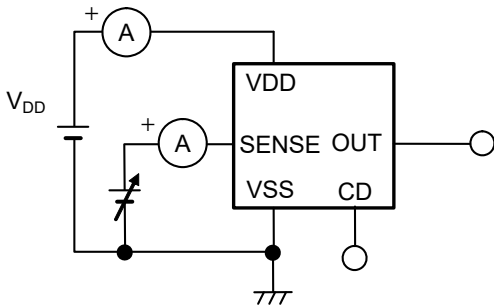


图7 测定电路2

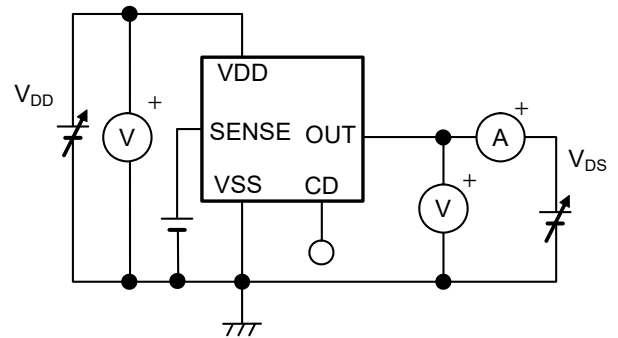


图8 测定电路3

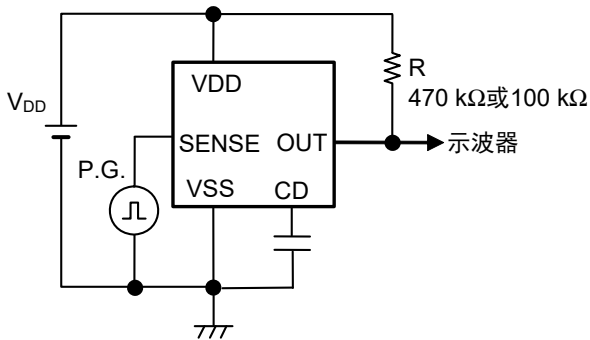


图9 测定电路4 (N沟道开路漏极输出产品)

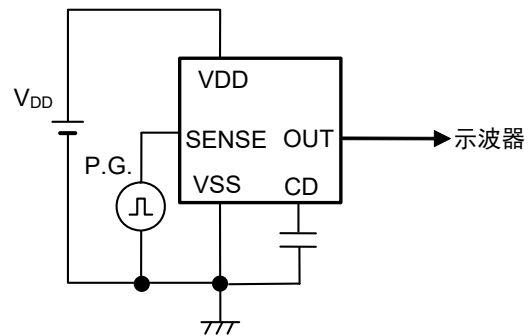


图10 测定电路4 (CMOS输出产品)

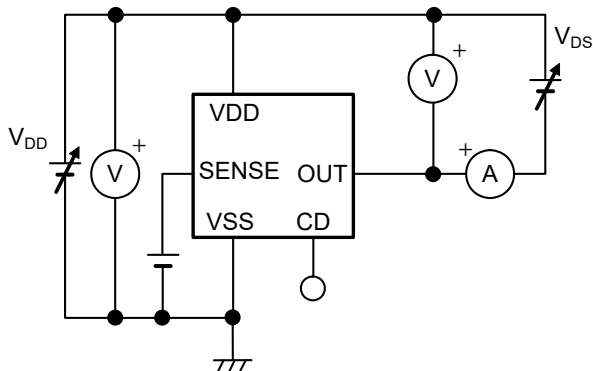
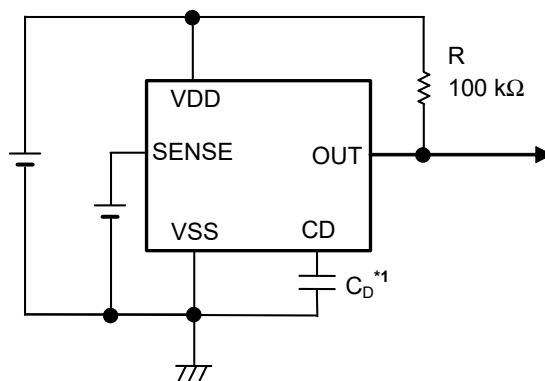


图11 测定电路5

■ 标准电路

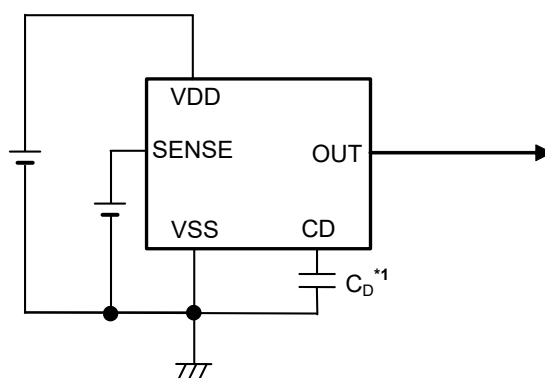
1. N沟道开路漏极输出产品



*1. 请将延迟用电容器 (C_D) 直接与CD端子和VSS端子相连接。

图12

2. CMOS输出产品



*1. 请将延迟用电容器 (C_D) 直接与CD端子和VSS端子相连接。

图13

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

■ 用语说明

1. 检测电压 ($-V_{DET}$)

检测电压是图16、图17中的输出切换到 "L" 时的电压。即使是同样的产品的检测电压也有不同程度的差异，因此差异而引起的检测电压的最小值 ($-V_{DET}$ (最小值)) 到最大值 ($-V_{DET}$ (最大值)) 的范围称为检测电压范围 (参阅图14)。

例：S-19104C18的检测电压为 $1.733\text{ V} \leq -V_{DET} \leq 1.867\text{ V}$ 的范围内的一点。
也就是说，既有 $-V_{DET} = 1.733\text{ V}$ 的产品，也有 $-V_{DET} = 1.867\text{ V}$ 的产品。

2. 解除电压 ($+V_{DET}$)

解除电压是图16、图17中的输出切换到 "H" 时的电压。即使是同样的产品的解除电压也有不同程度的差异，因此差异而引起的解除电压的最小值 ($+V_{DET}$ (最小值)) 到最大值 ($+V_{DET}$ (最大值)) 的范围称为解除电压范围 (参阅图15)。此值可以从产品的实际检测电压 ($-V_{DET}$) 中求出，在 $-V_{DET} \times 1.03 \leq +V_{DET} \leq -V_{DET} \times 1.07$ 的范围内。

例：S-19104C18系列产品全体的解除电压为 $1.785\text{ V} \leq +V_{DET} \leq 1.997\text{ V}$ 的范围内的一点。
也就是说，既有 $+V_{DET} = 1.785\text{ V}$ 的产品，也有 $+V_{DET} = 1.997\text{ V}$ 的产品。

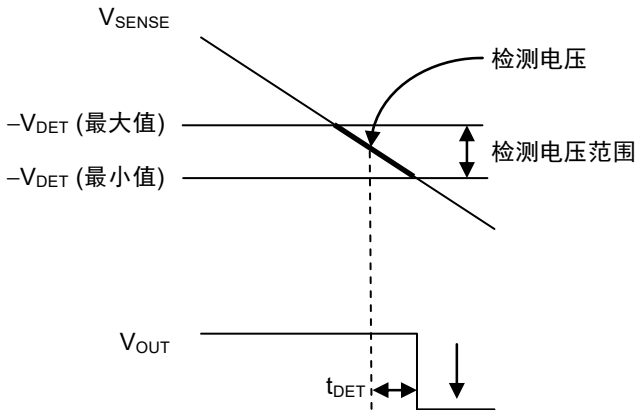


图14 检测电压

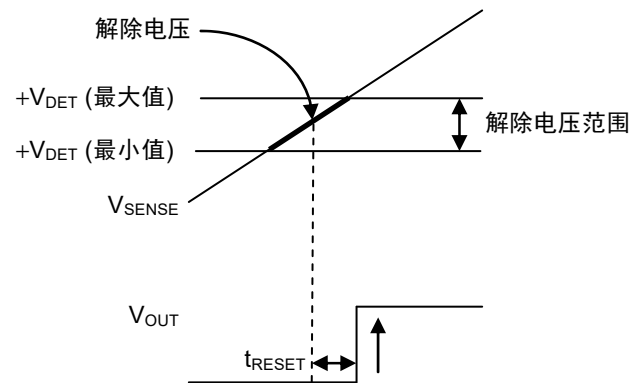


图15 解除电压

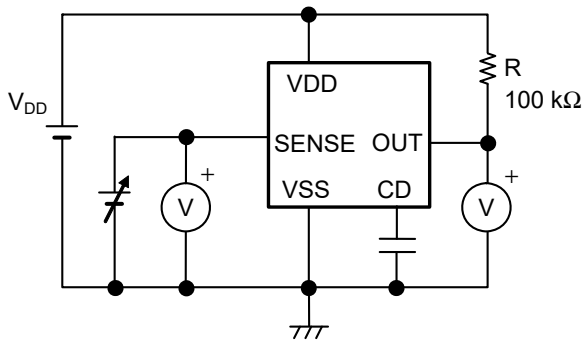


图16 检测电压、解除电压的测定电路
(N沟道开路漏极输出产品)

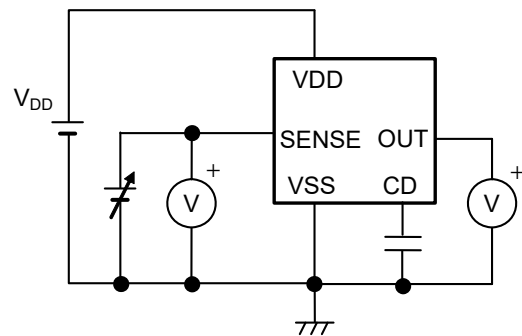


图17 检测电压、解除电压的测定电路
(CMOS输出产品)

3. 滞后幅度 (V_{HYS})

滞后幅度表示检测电压与解除电压之间的电压差 ("图21 S-19104/19106系列N型的时序图"、"图23 S-19104/19106系列C型的时序图" 中B点的电压 - A点的电压 = V_{HYS})。在检测电压与解除电压之间带有滞后幅度，可以防止在因噪声等侵入输入电压时而产生的误工作。

4. 解除延迟时间 (t_{RESET})

从向SENSE端子输入的输入电压 (V_{SENSE}) 超过解除电压值 (+V_{DET}) 开始到实际上OUT端子的输出反转为止的时间称为解除延迟时间，此值可以通过延迟用电容器 (C_D) 的电容而改变。

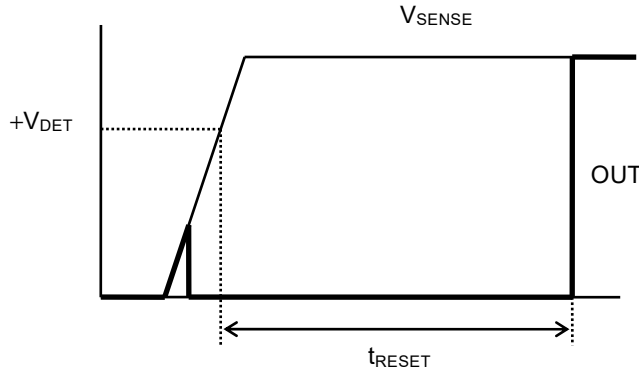


图18 解除延迟时间

5. 击穿电流

击穿电流是在电压检测器的检测以及解除时瞬间流经VDD端子的电流。此击穿电流在输出方式为CMOS类型的产品中比较大，在N沟道开路漏极产品中也会稍许流经。

6. 振荡

在连接输入电阻的应用电路中 (图19)，以CMOS输出 (动态 "L") 产品为例，输出从 "L" 切换到 "H" 时 (解除时)，由流动的击穿电流，会发生 [击穿电流] × [输入电阻] 的份额的电压下降。在图19中，由于VDD端子同SENSE端子短路，因此解除时SENSE端子电压会降低。随后当SENSE端子电压低于检测电压时，输出会从 "H" 切换到 "L"。输出变为 "L" 时，因为没有击穿电流流动，所以没有电压下降份额，输出从 "L" 切换到 "H"。输出变为 "H" 后，击穿电流再次流动时，会发生电压下降。此状态的反复发生称为振荡。

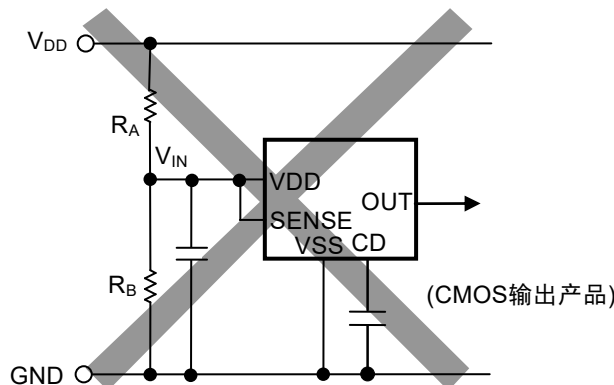


图19 检测电压改变电路不良事例

■ 工作说明

1. 基本工作

1.1 S-19104/19106系列N型

- (1) 电源电压 (V_{DD}) 在最低工作电压以上、SENSE端子电压 (V_{SENSE}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 输出 V_{DD} (输出 "H")。

此时, N沟道晶体管 (N1) 为关状态, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ 。

- (2) V_{SENSE} 即使降低到 $+V_{DET}$ 以下, 只要高于检测电压 ($-V_{DET}$), 就能输出 V_{DD} 。

V_{SENSE} 为 $-V_{DET}$ (图21的A点) 以下时, 输出方的N沟道晶体管变为开, 经过检测延迟时间 (t_{DET}) 后, 从OUT端子输出 V_{SS} (输出 "L")。

此时, N1变为开状态, 向比较器输入的输入电压为 $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ 。

- (3) V_{SENSE} 进一步下降, 但即使降低到IC的最低工作电压以下, 只要 V_{DD} 仍在最低工作电压以上, OUT端子输出就会保持稳定。

- (4) 即使 V_{SENSE} 超过了 $-V_{DET}$, 在不足 $+V_{DET}$ 的情况下, 仍会输出 V_{SS} 。

- (5) 再继续使 V_{SENSE} 上升, 上升到 $+V_{DET}$ (图21的B点) 以上时, N沟道晶体管变为关, 在输出被上拉的情况下, 经过解除延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{DD} 。

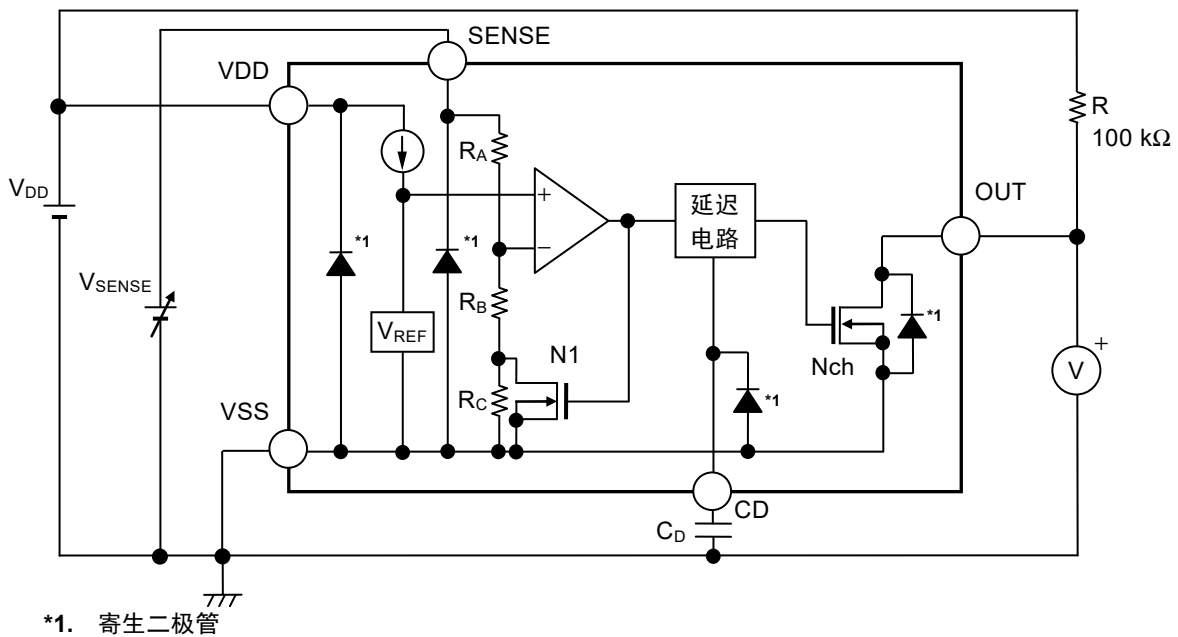


图20 S-19104/19106系列N型的工作说明图

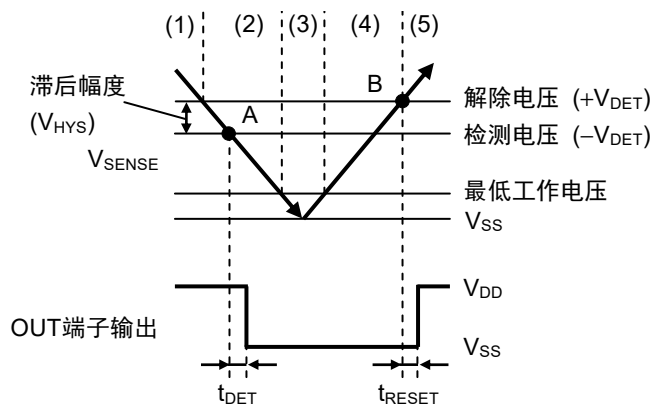


图21 S-19104/19106系列N型的时序图

1.2 S-19104/19106系列C型

- (1) 电源电压 (V_{DD}) 在最低工作电压以上、SENSE端子电压 (V_{SENSE}) 在解除电压 ($+V_{DET}$) 以上时, N沟道晶体管变为关, P沟道晶体管变为开, 输出 V_{DD} (输出 "H")。
 此时, N沟道晶体管 (N1) 为关状态, 向比较器输入的输入电压为 $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ 。
- (2) V_{SENSE} 即使降低到 $+V_{DET}$ 以下, 只要高于检测电压 ($-V_{DET}$), 就能输出 V_{DD} 。
 V_{SENSE} 为 $-V_{DET}$ (图23的A点) 以下时, 输出方的N沟道晶体管变为开, P沟道晶体管变为关, 经过检测延迟时间 (t_{DET}) 后, 从OUT端子输出 V_{SS} (输出 "L")。
 此时, N1变为开状态, 向比较器输入的输入电压为 $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ 。
- (3) V_{SENSE} 进一步下降, 但即使降低到IC的最低工作电压以下, 只要 V_{DD} 仍在最低工作电压以上, OUT端子输出就会保持稳定。
- (4) 即使 V_{SENSE} 超过了 $-V_{DET}$, 在不足 $+V_{DET}$ 的情况下, 仍会输出 V_{SS} 。
- (5) 再继续使 V_{SENSE} 上升, 上升到 $+V_{DET}$ (图23的B点) 以上时, N沟道晶体管变为关, P沟道晶体管变为开, 经过解除延迟时间 (t_{RESET}) 后, 从OUT端子输出 V_{DD} 。

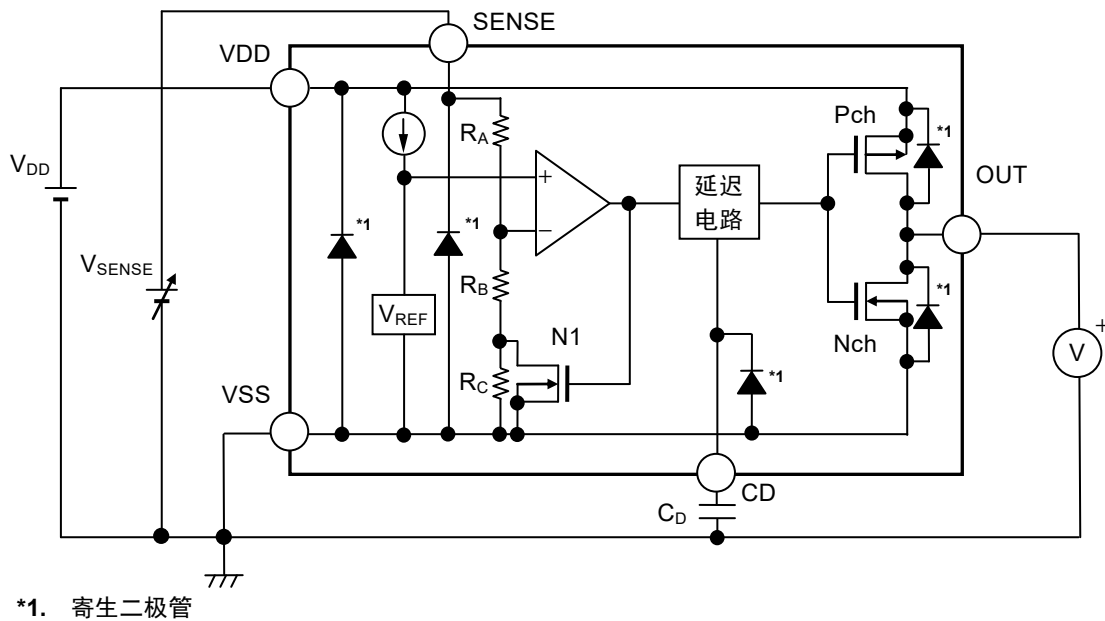


图22 S-19104/19106系列C型的工作说明图

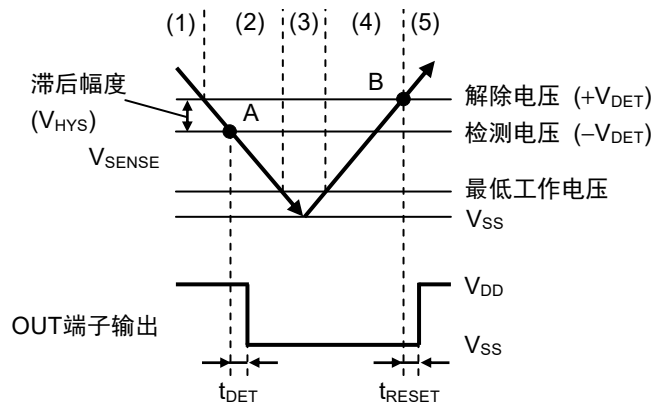


图23 S-19104/19106系列C型的时序图

2. SENSE端子

2.1 检测电压外部设定时的误差

如图24所示，通过将用电阻 (RA) 和电阻 (RB) 分压后的节点与SENSE端子相连接，便可对检测电压进行外部设定。以往无SENSE端子的产品，因必须使分压节点与VDD端子连接，因此RA不能太大。这是因为VDD端子在检测或解除的切换时会有击穿电流流经，若RA过大则容易发生振荡或滞后幅度的误差变大等问题。

S-19104/19106系列中，由于可将分压节点连接到没有击穿电流流经的SENSE端子，因此容易增大RA、RB。但会产生流经内部电阻 (RSSENSE) 的电流份额的误差，请加以注意。

尽管S-19104/19106系列为减小此误差特增大了RSSENSE (4 MΩ (最小值))，请仔细选定RA、RB以便将误差控制在容许范围之内。

2.2 RA、RB的选定

在图24中，外部设定检测电压 (VDX) 与实际的检测电压 (-VDET) 的理想关系式如下式。

$$V_{DX} = -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (1)$$

但实际上，会产生流经RSSENSE的电流份额的误差。

在考虑此误差的情况下，VDX和-VDET的关系式如下式。

$$\begin{aligned} V_{DX} &= -V_{DET} \times \left(1 + \frac{R_A}{R_B \parallel R_{SENSE}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{\frac{R_B \times R_{SENSE}}{R_B + R_{SENSE}}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) + \frac{R_A}{R_{SENSE}} \times -V_{DET} \quad \dots (2) \end{aligned}$$

从 (1)、(2) 式可知，误差为 $-V_{DET} \times \frac{R_A}{R_{SENSE}}$ 。

用 (1) 式的右边除以误差的误差率如下式。

$$\frac{R_A \times R_B}{R_{SENSE} \times (R_A + R_B)} \times 100 [\%] = \frac{R_A \parallel R_B}{R_{SENSE}} \times 100 [\%] \quad \dots (3)$$

从 (3) 式可知，RA和RB的电阻值相对RSSENSE越小，误差率则越小。

此外，外部设定滞后幅度 (VHX) 与滞后幅度 (VHYS) 的关系式如下式。它同检测电压一样也会因RSSENSE而发生误差。

$$V_{HX} = V_{HYS} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (4)$$

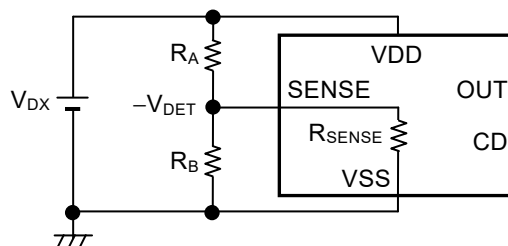


图24 检测电压外部设定电路

注意 RA、RB如过大，SENSE端子的输入阻抗则变高，可能会因噪音而发生误工作。如遇此情况，则请在SENSE端子 - VSS端子之间连接电容器。

2.3 接通电源的顺序

请按VDD端子、SENSE端子的顺序接通电源。

如图25所示， $V_{SENSE} \geq +V_{DET}$ 时OUT端子输出 (V_{OUT}) 启动，S-19104/19106系列进入解除状态 (正常工作)。

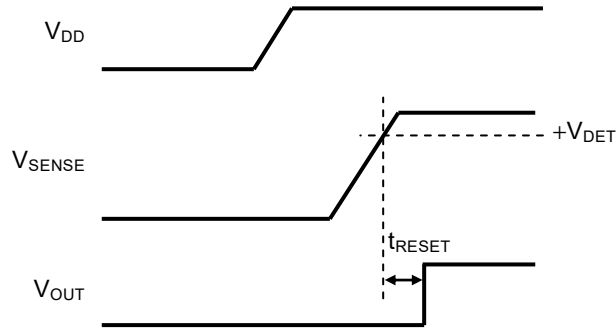


图25

注意 按SENSE端子、VDD端子的顺序接通电源时，即使 $V_{SENSE} < +V_{DET}$ ，有时也会错误地解除。

2.4 VDD端子 - SENSE端子之间短路时的注意事项

2.4.1 输入电阻

VDD端子 - SENSE端子之间短路时，请勿连接输入电阻 (R_A)。

解除时，击穿电流会流经VDD端子。若按图26所示连接，因VDD端子的击穿电流流经 R_A ，解除时 V_{SENSE} 会降低。这时若 $V_{SENSE} \leq -V_{DET}$ ，则可能会发生振荡。

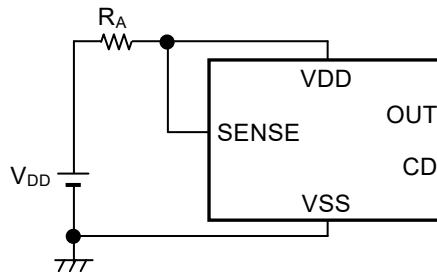


图26

2.4.2 寄生电阻、寄生容量

VDD端子和SENSE端子的寄生电阻、寄生容量的差异可能会导致SENSE端子率先接通电源。

这种情况下有时会被错误地解除，请加以注意 (请参照 "2.3 接通电源的顺序")。

注意 CMOS输出产品不限上述情况，请注意勿让VDD端子的输入阻抗增高。因击穿电流较大，故解除时可能会因VDD端子电压的变化过大而导致误工作的发生。

2.5 V_{DD}下降时的误工作

如图27所示，在 $-V_{DET} < V_{SENSE} < +V_{DET}$ 的状态下，将V_{DD}端子电压 (V_{DD}) 急剧降低到低于1.2 V的低压时，可能会发生错误检测，请加以注意。

V_{DD_Low} ≥ 1.2 V的情况下，不会发生错误检测。

V_{DD_Low} < 1.2 V的情况下，V_{DD}下降时的振幅越大，或下降时间越短，越容易发生错误检测。
请在使用时用实际的机器进行充分的评估。

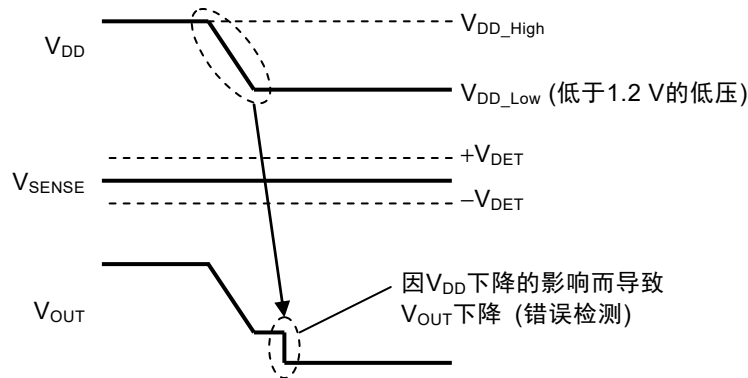


图27

图28是以S-19104C50为例，表示错误检测范围条件的示例。

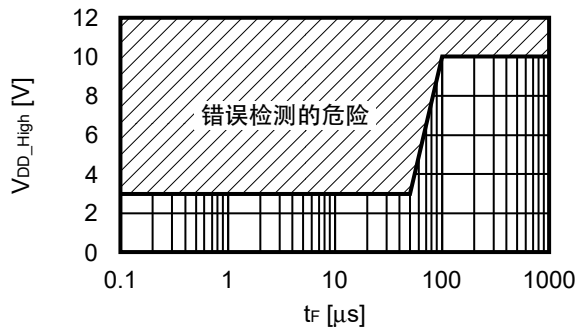


图28

备注 测试条件

产品名： S-19104C50

V_{SENSE}： $-V_{DET(S)} + 0.1 \text{ V}$

V_{DD_High}： 下降前的V_{DD}端子电压

V_{DD_Low}： 下降后的V_{DD}端子电压 (0.95 V)

ΔV_{DD}： $V_{DD_High} - V_{DD_Low}$

t_F： V_{DD}从 $V_{DD_High} - \Delta V_{DD} \times 10\%$ 下降到 $V_{DD_Low} + \Delta V_{DD} \times 10\%$ 的时间

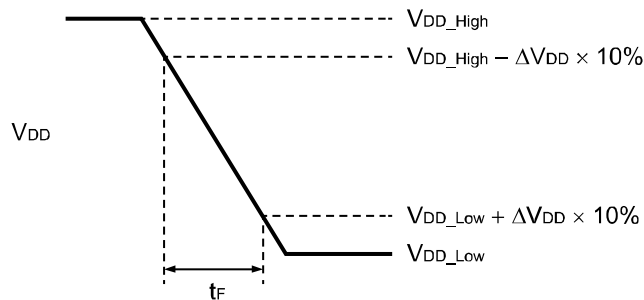


图29

3. 延迟电路

延迟电路备有调整从SENSE端子电压 (V_{SENSE}) 到达解除电压 ($+V_{DET}$) 开始到OUT端子输出反转为止的解除延迟时间 (t_{RESET}) 的功能。

t_{RESET} 是由延迟系数、延迟用电容器 (C_D) 及CD端子处于开路状态时的解除延迟时间 (t_{RESET0}) 而决定, 按如下公式计算出来。

$$t_{RESET} [ms] = \text{延迟系数} \times C_D [nF] + t_{RESET0} [ms]$$

表13

工作温度	延迟系数		
	最小值	典型值	最大值
Ta = +105°C	1.78	2.29	3.13
Ta = +25°C	2.30	2.66	3.07
Ta = -40°C	2.68	3.09	3.57

表14

工作温度	CD端子处于开路状态时的解除延迟时间 (t_{RESET0})		
	最小值	典型值	最大值
Ta = +105°C	0.020 ms	0.049 ms	0.130 ms
Ta = +25°C	0.021 ms	0.059 ms	0.164 ms
Ta = -40°C	0.024 ms	0.074 ms	0.202 ms

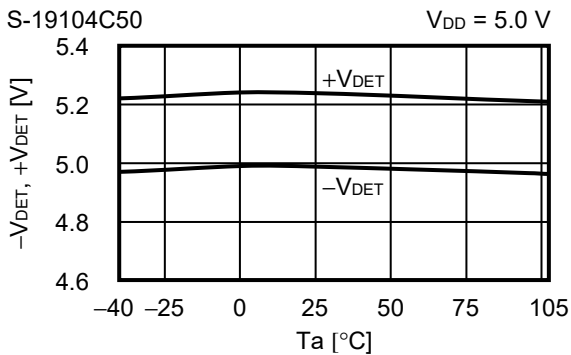
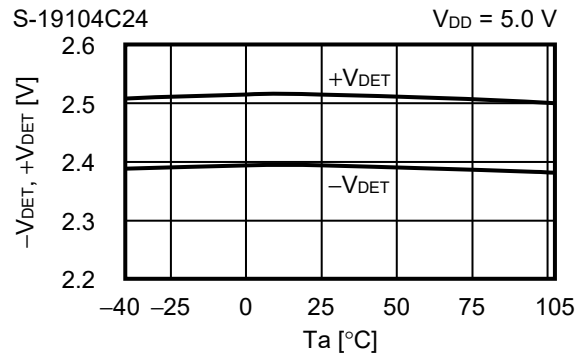
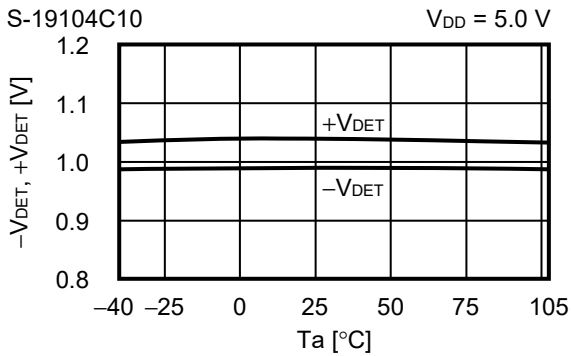
- 注意 1. 因为CD端子的阻抗很高, 在实际的基板布局时请注意不要从外部向此端子流入电流, 或者流出电流 (有可能无法得到正确的延迟时间)。
2. 只要选择相对内置恒流电流值 (30 nA ~ 200 nA) 可以忽视电容器本身的泄漏电流的产品, C_D 的电容就不受限制。
3. 检测延迟时间 (t_{DET}) 不能由 C_D 来调整。

■ 注意事项

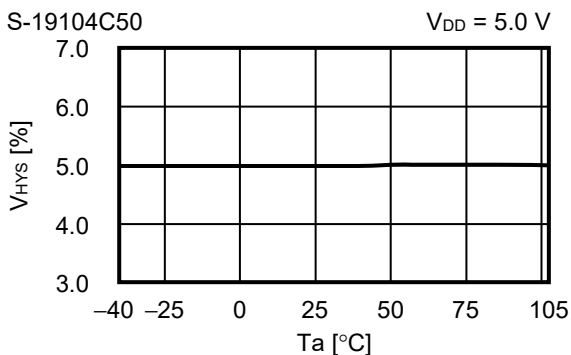
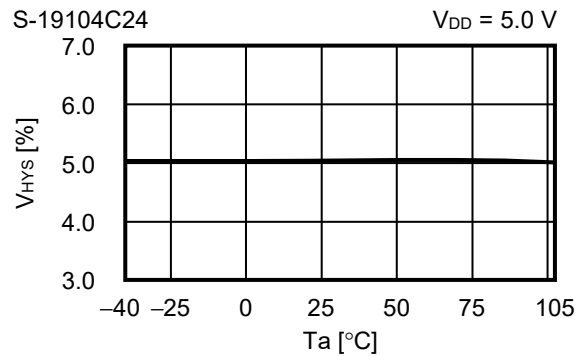
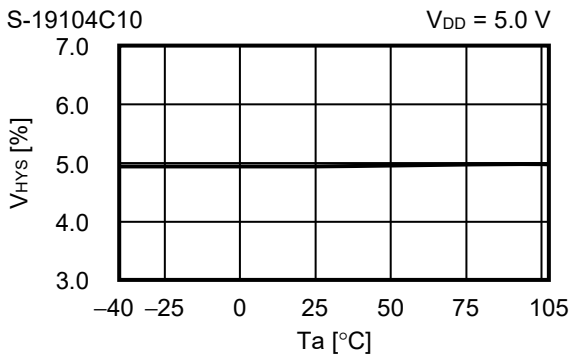
- 本IC虽内置了防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- CMOS输出产品在检测以及解除时有击穿电流流动。因此，若VDD端子的输入阻抗变高，则可能会因解除时的击穿电流引起的电压降低而导致误工作。
- CMOS输出产品在VDD端子同SENSE端子短路时，如果连接下拉电阻且SENSE端子电压 (V_{SENSE}) 的下降时间在检测电压附近比较缓慢，则有可能发生振荡。
- 本资料中所记载的应用电路用于大量生产设计的情况下，请注意部件的偏差与温度特性。另外，有关所记载电路的专利，本公司概不承担相应责任。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格、或因进口国等原因，使包括本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

■ 各种特性数据 (典型数据)

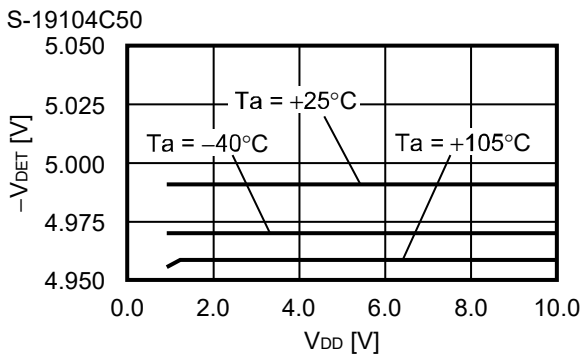
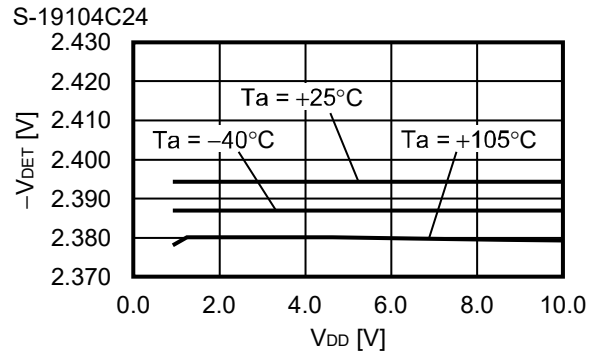
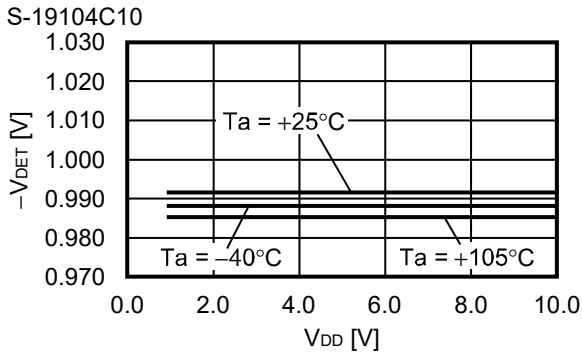
1. 检测电压 ($-V_{DET}$), 解除电压 ($+V_{DET}$) - 温度 (T_a)



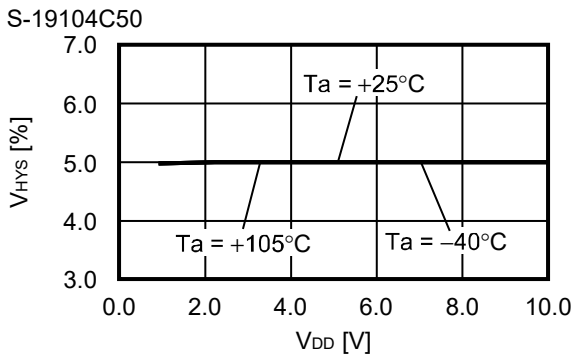
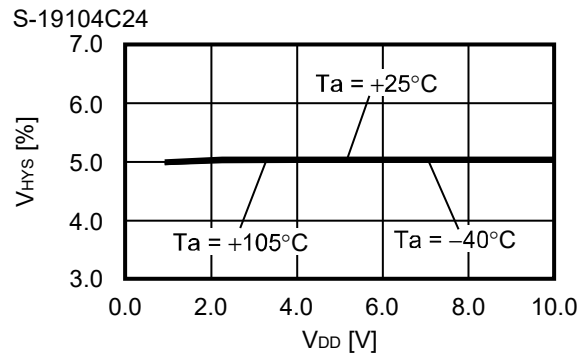
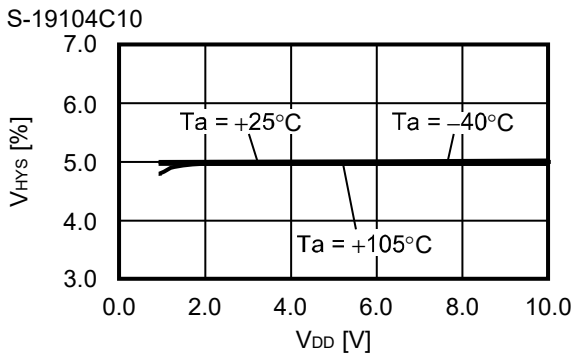
2. 滞后幅度 (V_{HYS}) - 温度 (T_a)



3. 检测电压 ($-V_{DET}$) - 电源电压 (V_{DD})

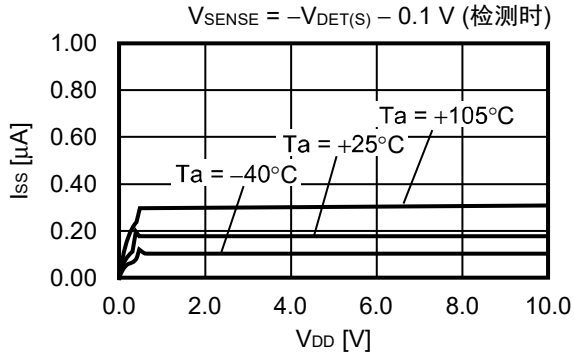


4. 滞后幅度 (V_{HYS}) - 电源电压 (V_{DD})

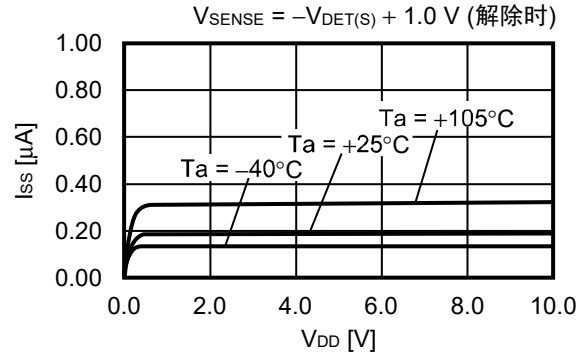


5. 消耗电流 (I_{SS}) – 电源电压 (V_{DD})

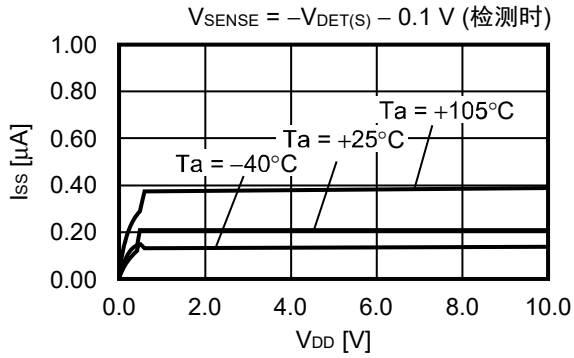
S-19104C10



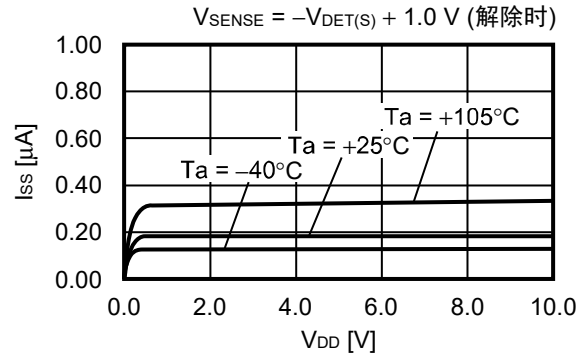
S-19104C10



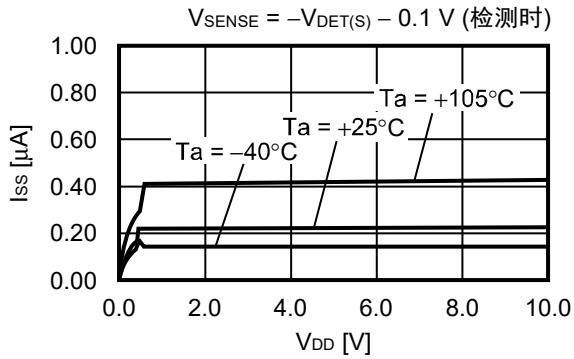
S-19104C24



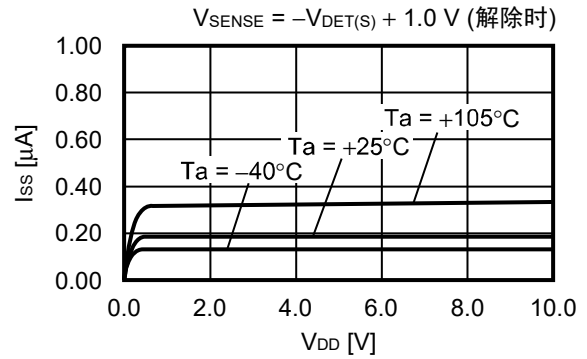
S-19104C24



S-19104C50



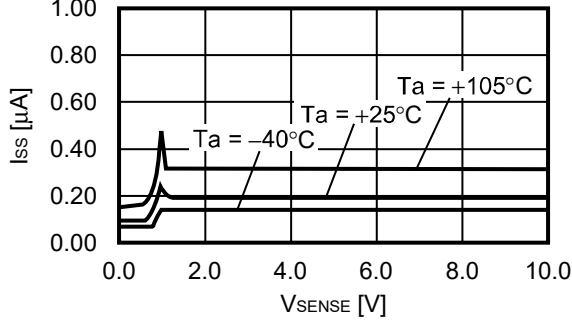
S-19104C50



6. 消耗电流 (I_{SS}) – SENSE端子输入电压 (V_{SENSE})

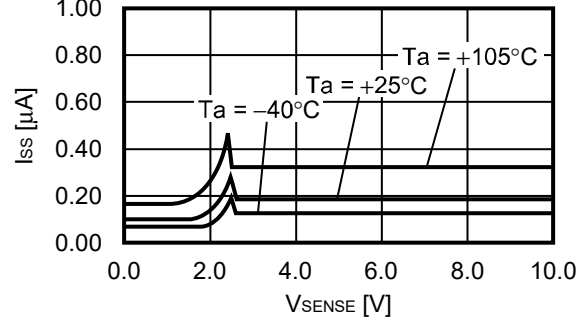
S-19104C10

V_{DD} = -V_{DET(S)} + 1.0 V, V_{SENSE} = 0.0 V → 10.0 V



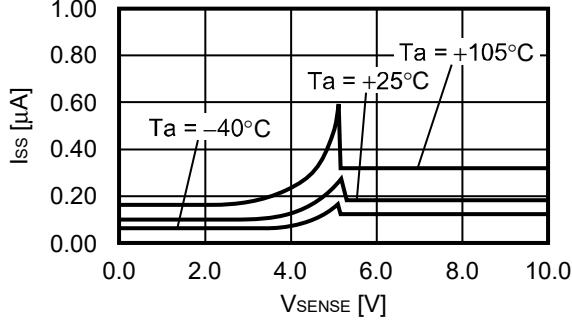
S-19104C24

V_{DD} = -V_{DET(S)} + 1.0 V, V_{SENSE} = 0.0 V → 10.0 V



S-19104C50

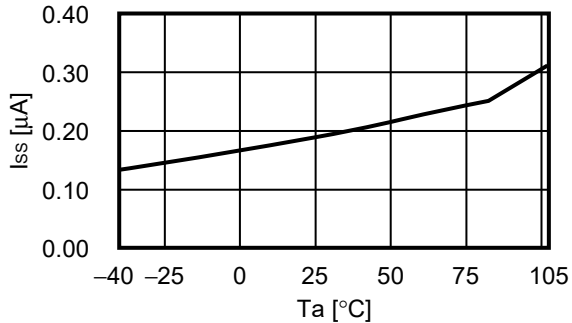
V_{DD} = -V_{DET(S)} + 1.0 V, V_{SENSE} = 0.0 V → 10.0 V



7. 消耗电流 (I_{SS}) – 温度 (T_a)

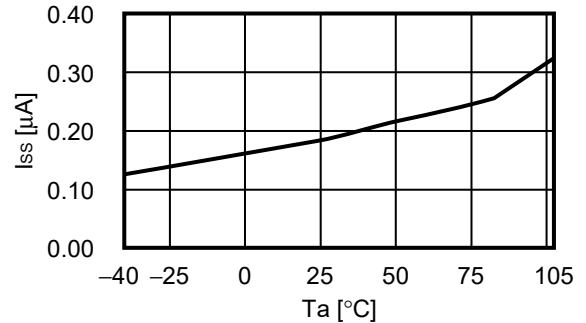
S-19104C10

V_{DD} = -V_{DET(S)} + 1.0 V,
V_{SENSE} = -V_{DET(S)} + 1.0 V (解除时)



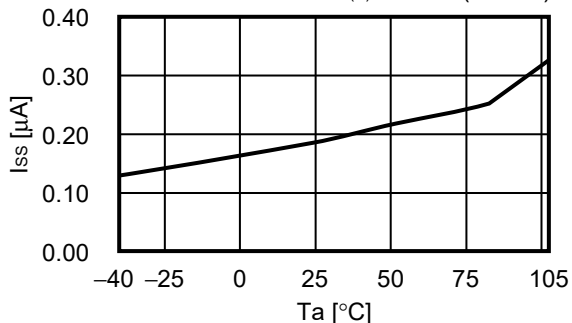
S-19104C24

V_{DD} = -V_{DET(S)} + 1.0 V,
V_{SENSE} = -V_{DET(S)} + 1.0 V (解除时)

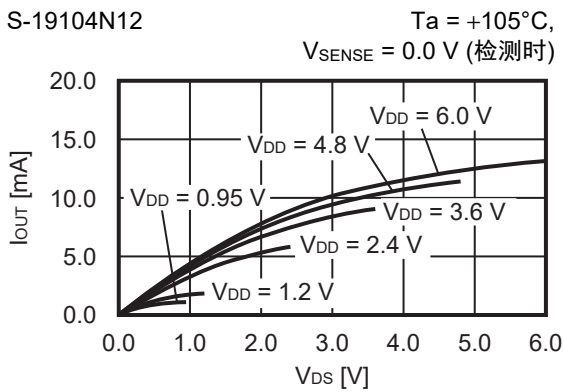
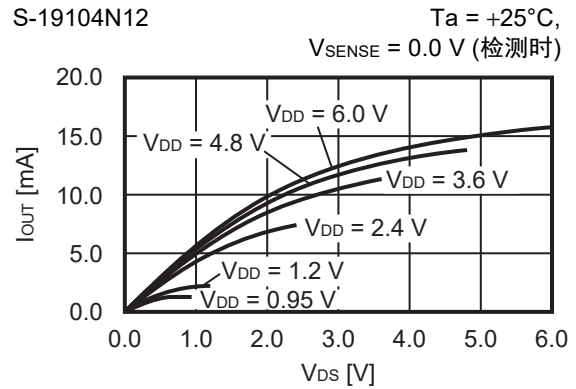
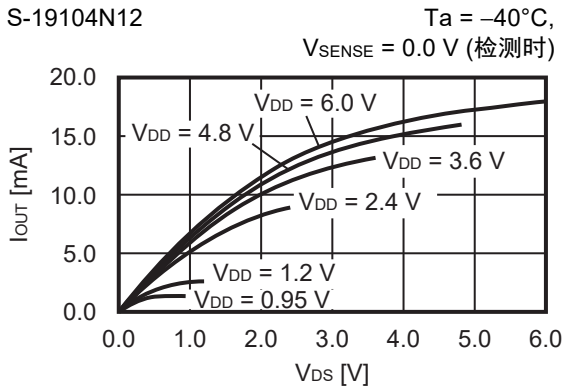


S-19104C50

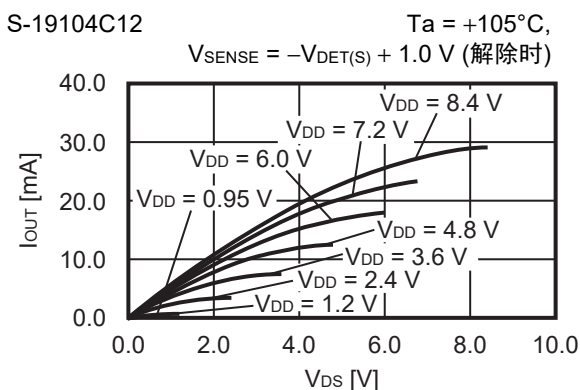
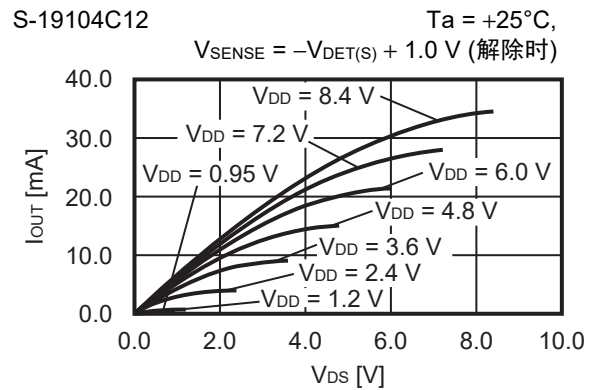
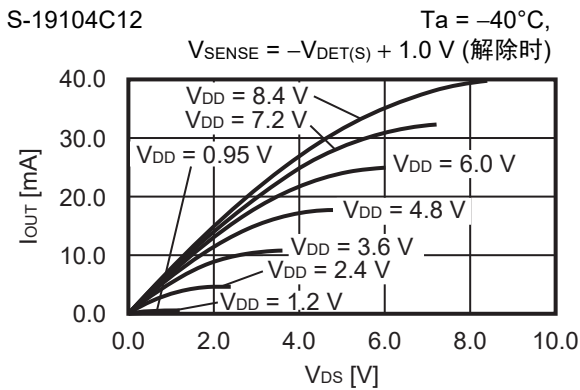
V_{DD} = -V_{DET(S)} + 1.0 V,
V_{SENSE} = -V_{DET(S)} + 1.0 V (解除时)



8. N沟道晶体管输出电流 (I_{OUT}) - V_{DS}

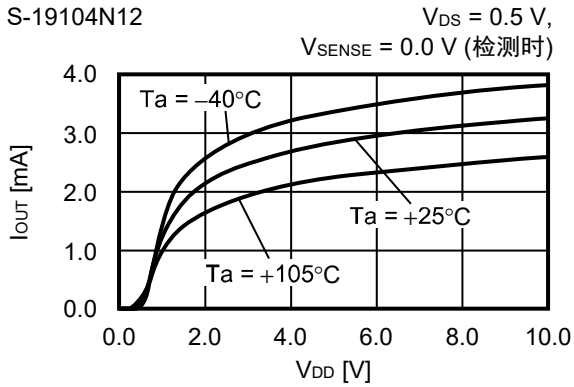


9. P沟道晶体管输出电流 (I_{OUT}) - V_{DS}

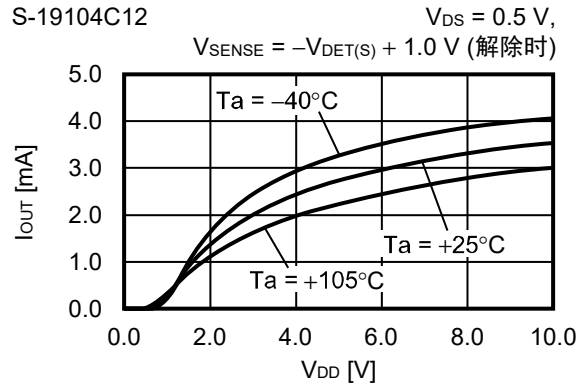


备注 V_{DS}: 输出晶体管的漏极、源极间电压。

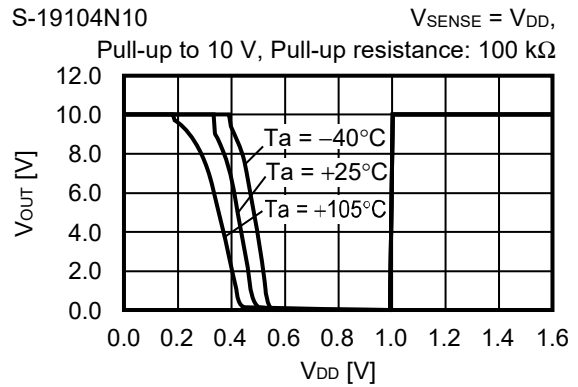
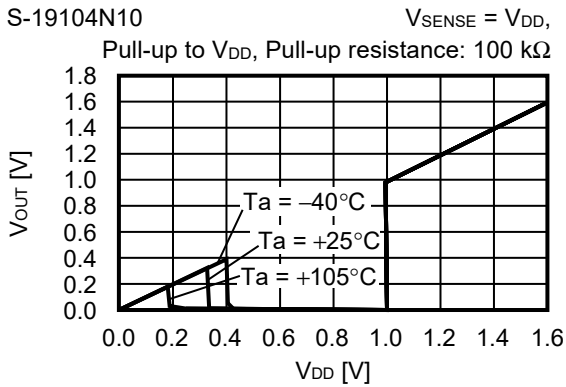
10. N沟道晶体管输出电流 (I_{OUT}) – 电源电压 (V_{DD})



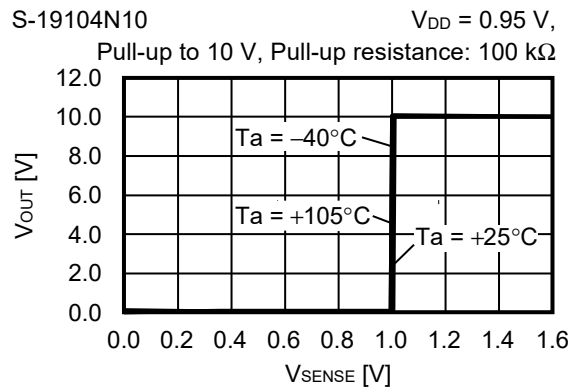
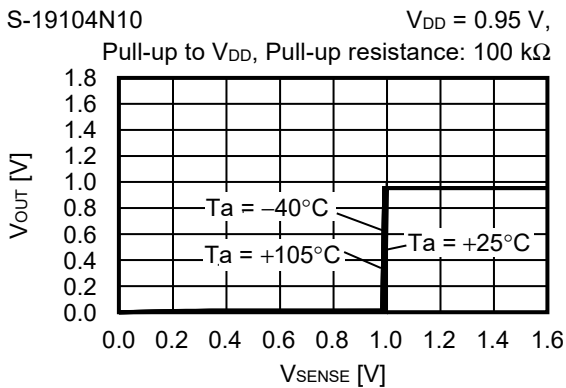
11. P沟道晶体管输出电流 (I_{OUT}) – 电源电压 (V_{DD})



12. 最低工作电压 (V_{OUT}) – 电源电压 (V_{DD})

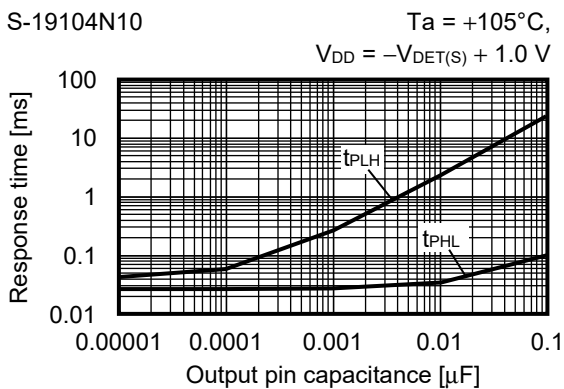
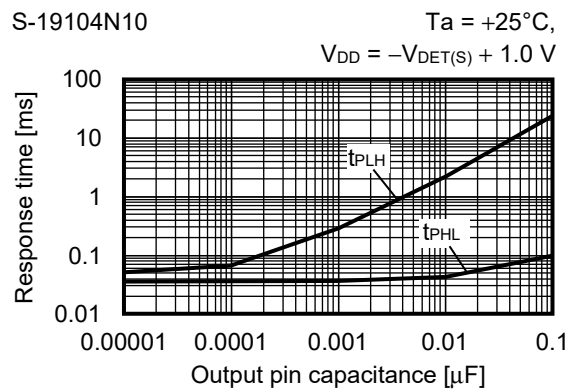
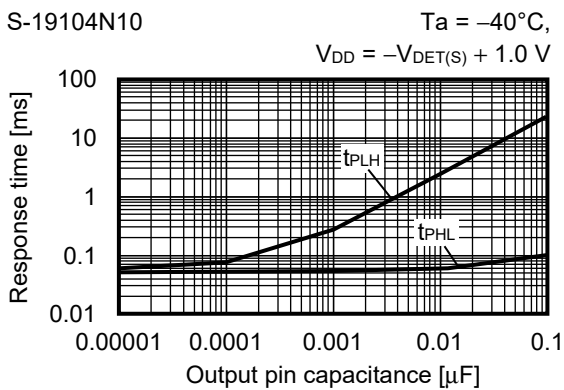
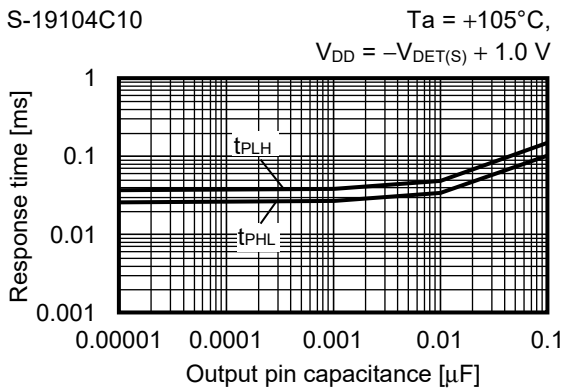
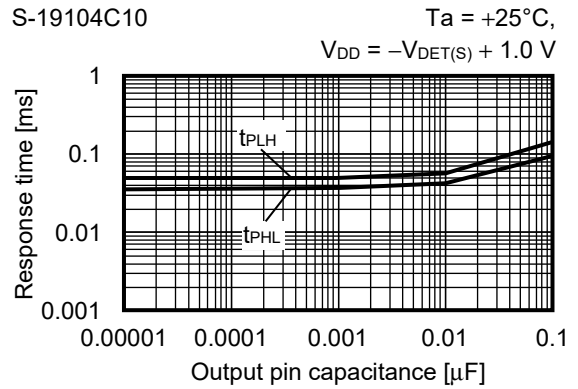
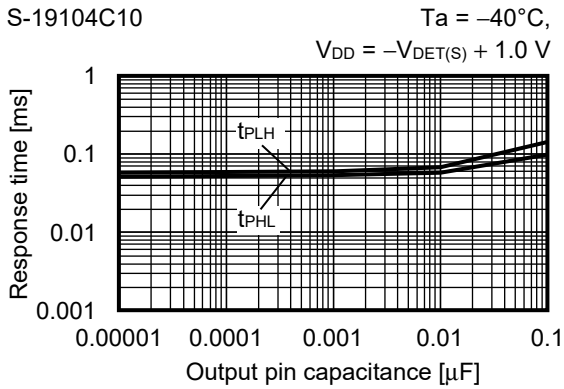


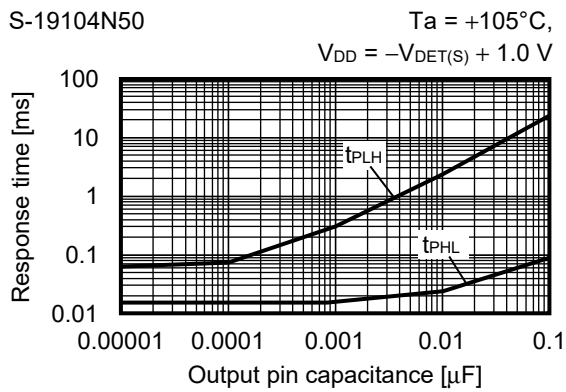
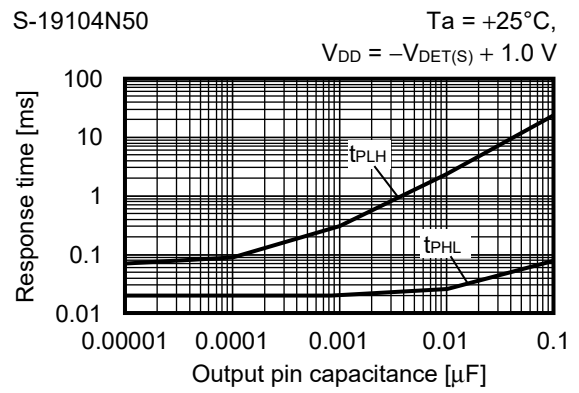
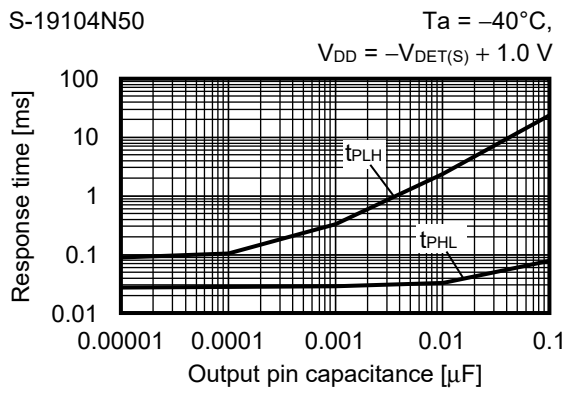
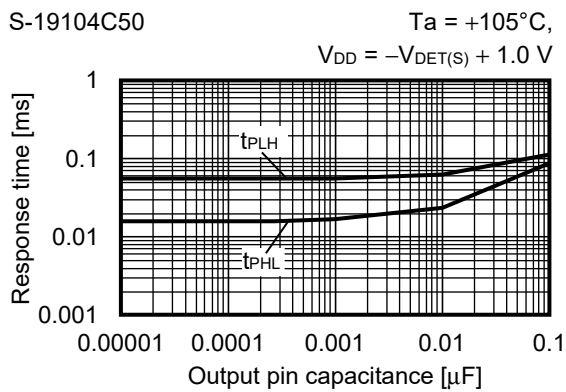
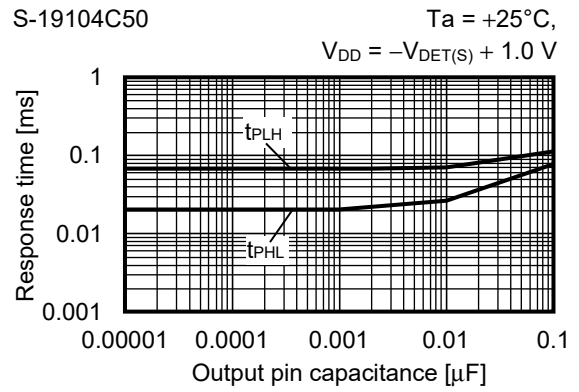
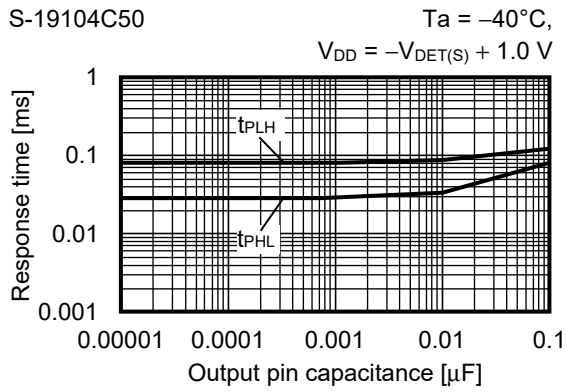
13. 最低工作电压 (V_{OUT}) – SENSE端子输入电压 (V_{SENSE})



备注 V_{DS} : 输出晶体管的漏极、源极间电压。

14. 动态响应特性 – 输出端子电容 (C_{OUT}) (CD端子为开路状态)





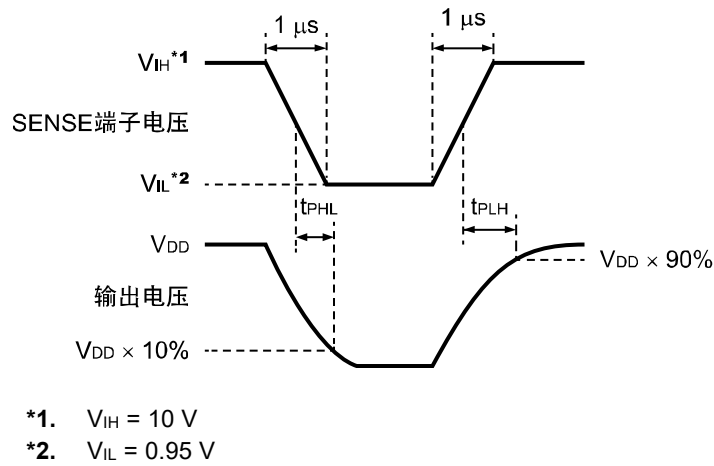


图30 响应时间的测定条件

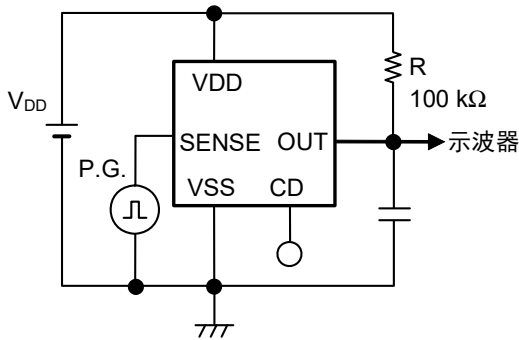


图31 响应时间的测定电路 (N沟道开路漏极输出产品)

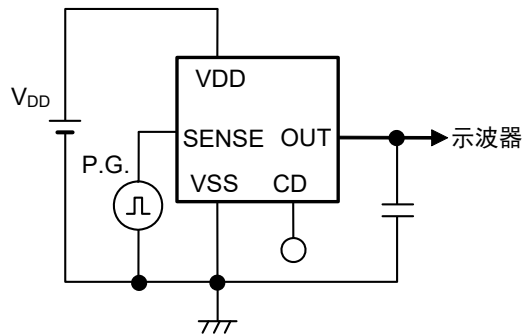
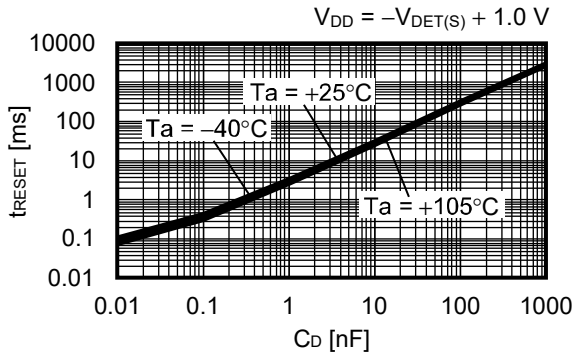


图32 响应时间的测定电路 (CMOS输出产品)

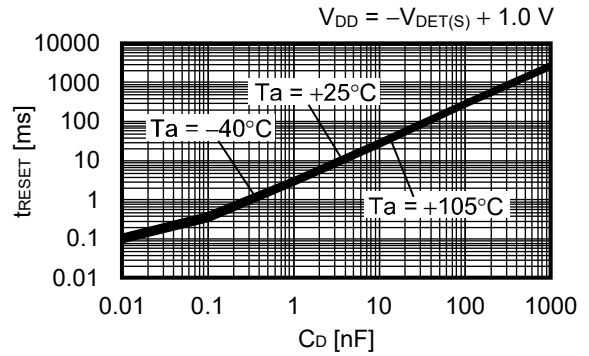
注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

15. 解除延迟时间 (t_{RESET}) – CD端子电容 (C_D) (无输出端子电容)

S-19104C10

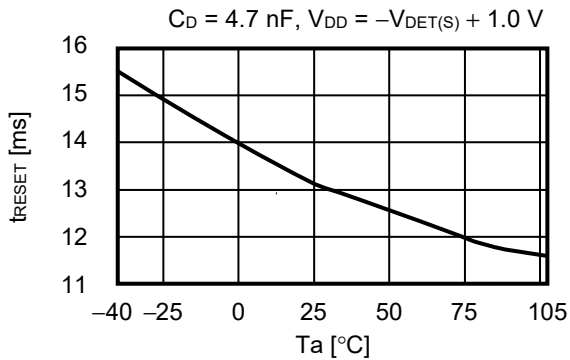


S-19104C50

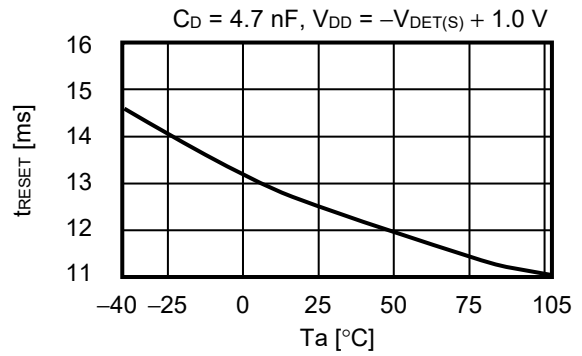


16. 解除延迟时间 (t_{RESET}) – 温度 (T_a)

S-19104C10

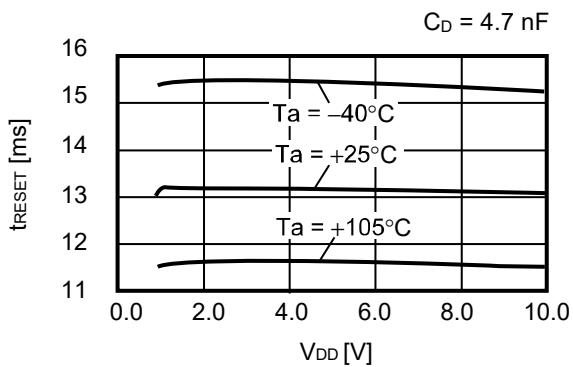


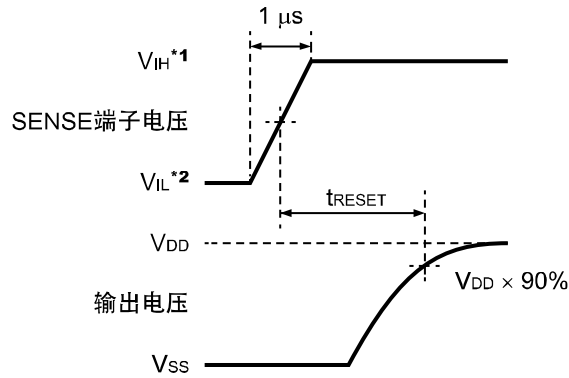
S-19104C50



17. 解除延迟时间 (t_{RESET}) – 电源电压 (V_{DD})

S-19104C10





- *1. $V_{IH} = 10 \text{ V}$
- *2. $V_{IL} = 0.95 \text{ V}$

图33 解除延迟时间的测定条件

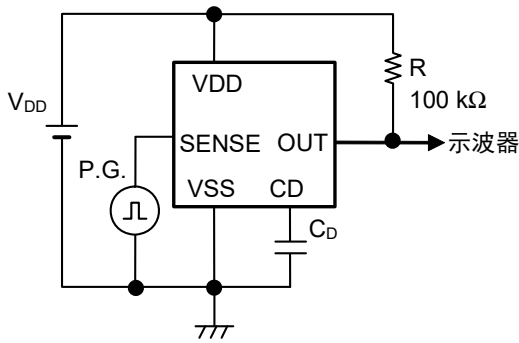


图34 解除延迟时间的测定电路 (N沟道开路漏极输出产品)

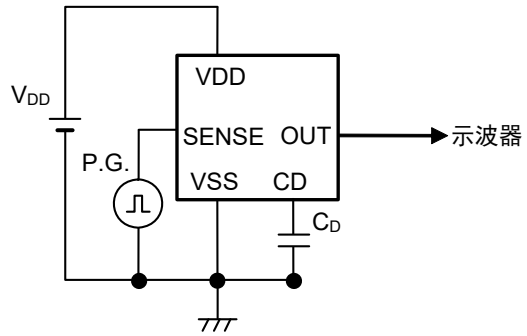


图35 解除延迟时间的测定电路 (CMOS输出产品)

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

应用电路例

1. 微机等的复位电路

在微机电脑在电源电压比最低工作电压还低的情况下，有可能执行规定以外的操作，或破坏内存寄存器的内容。另外，电源恢复到正常电位时，如果不把微机设定到规定的初始状态，会导致以后的异常工作。为了防止这样的事故，在电源的瞬间切断或者瞬间停止时一定要进行复位工作。

S-19104/19106系列电压检测器因为最低工作电压低、检测电压精度高、并备有滞后幅度，可以如图36、图37所示，简单地构成复位电路。

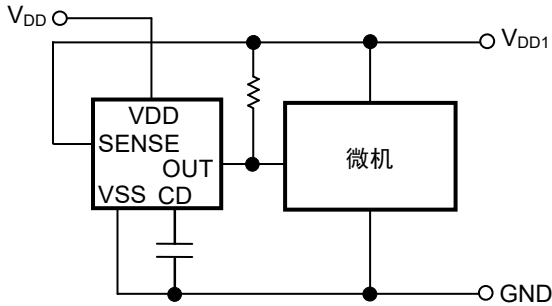


图36 复位电路示例 (N沟道开路漏极输出产品)

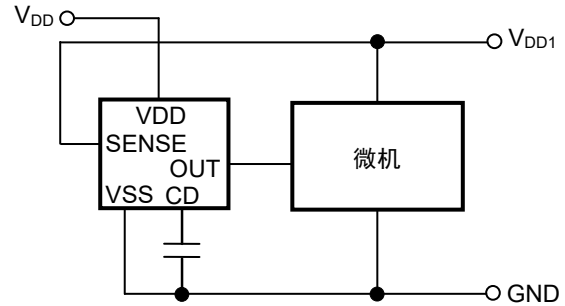


图37 复位电路示例 (CMOS输出产品)

注意 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。

2. 检测电压的改变

在S-19104/19106系列中，如果没有您需要的检测电压值的产品时，可以如图38 ~ 图41所示，利用分割电阻或者二极管来改变检测电压。

图38、图39的情况下滞后幅度也会同时变化。

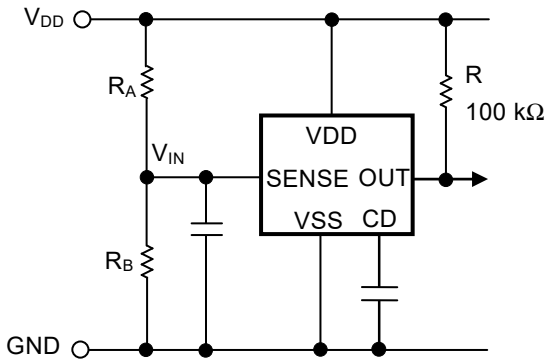


图38 使用分割电阻后检测电压的改变
(N沟道开路漏极输出产品)

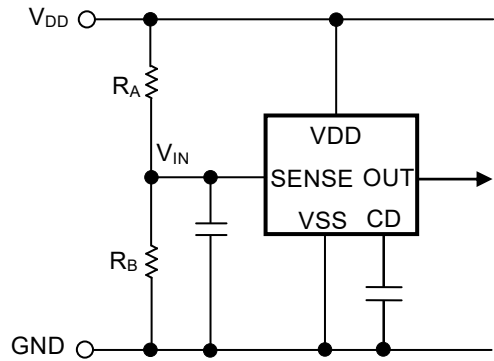


图39 使用分割电阻后检测电压的改变
(CMOS输出产品)

备注 检测电压 = $\frac{R_A + R_B}{R_B} \cdot -V_{DET}$
 滞后幅度 = $\frac{R_A + R_B}{R_B} \cdot V_{HYS}$

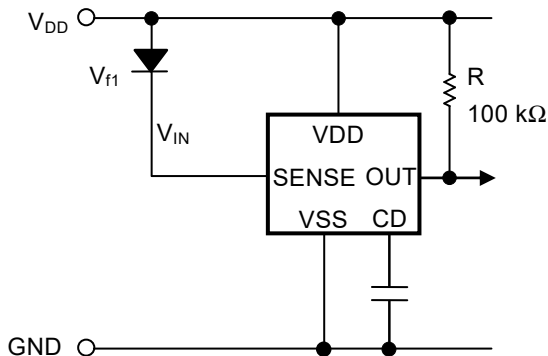


图40 使用二极管后检测电压的改变
(N沟道开路漏极输出产品)

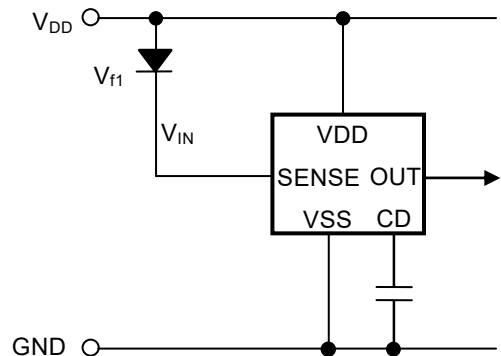


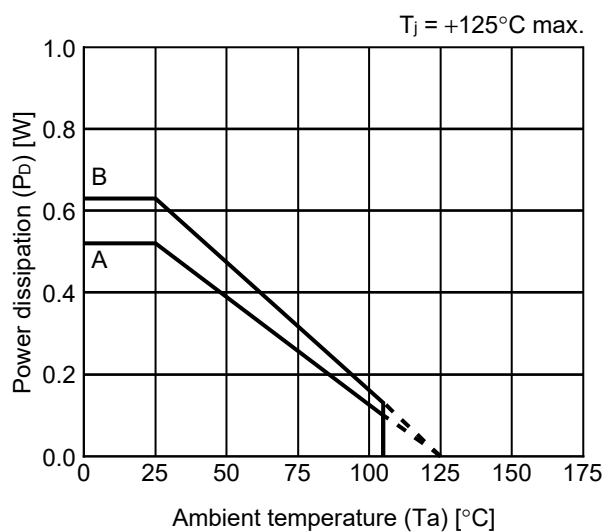
图41 使用二极管后检测电压的改变
(CMOS输出产品)

备注 检测电压 = $V_{f1} + (-V_{DET})$

- 注意 1. 上述连接图以及参数并不作为保证电路工作的依据，实际的应用电路请在进行充分的实测基础上设定参数。
 2. 请参照 "■ 工作说明"、"2.1 检测电压外部设定时的误差" 后，再设定参数。

Power Dissipation

SOT-23-5



Board	Power Dissipation (P_D)
A	0.52 W
B	0.63 W
C	—
D	—
E	—

SOT-23-3/3S/5/6 Test Board

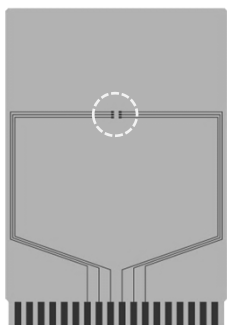
 IC Mount Area

(1) Board A



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

No. SOT23x-A-Board-SD-2.0



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



Feed direction →

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07