



ANE012 // Olan Tsai

## 1 介绍

RF (射频) 传输线的功能是在最小的损耗和失真条件下，从源端到负载端传输射频信号。特征阻抗在信号传输中扮演重要角色。即使走线阻抗已经匹配，增加一个连接器也可能导致系统阻抗不匹配，引起反射进而导致失真。这篇应用说明的目的是概述当增加连接器到 PCB 时，提高信号传输的方法。

### 1.1. 特征阻抗

阻抗匹配决定了传输线性能。标准传输线的特性阻抗表示为：

$$Z_0 = \sqrt{(R + j\omega L)/(G + j\omega C)}$$

根据上述公式，主要参数包括：R(每米电阻), L(每米电感), C(每米电容), G(每米电导率), 最后且同样重要的角频率  $\omega$ 。

### 1.2. PCB 上的射频传输线类型

应用决定了对应传输线类型的选择：

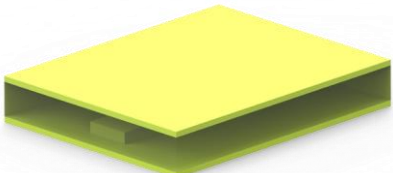
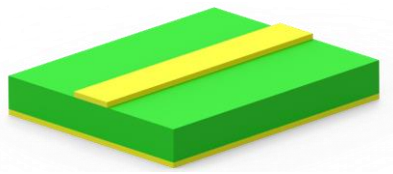
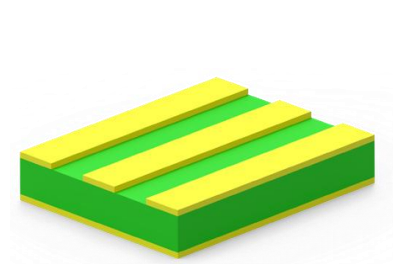
带状线		上下都有地平面，走线周围的电介质是均匀的。
微带线		信号走线上下方介电材料不同.走线下方有地平面,走线上方地平面可以忽略。常用于测试 PCB 板上。
接地共面波导		接地共面波导基本由信号走线及左右分布的两个临近的 GND 走线构成。此外，共面波导下方可能有一个地平面，以减少寄生不连续性。这种结构在需要连接到 RF 连接器或天线的应用中很常见。地平面助于屏蔽传输线，防止靠近金属时寄生耦合影响。

图 1 至 3 - 射频传输线类型



## 2 RF 传输线设计参数

接地共面波导 常用在连接同轴连接器的 PCB 上；因此我们使用此类传输线举例。

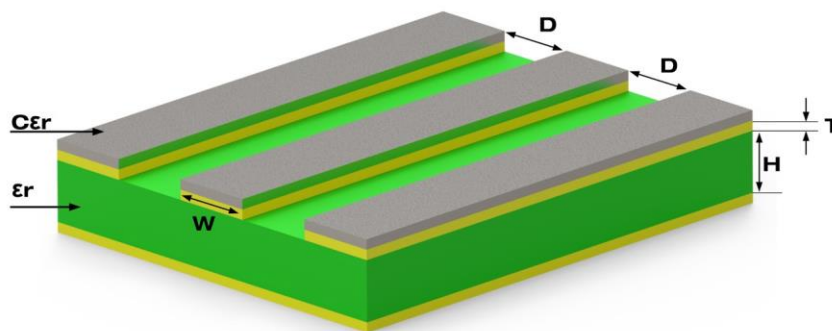


图 4: 接地共面波导

决定 PCB 传输线 特征阻抗的因素是:

$\epsilon_r$	基底介电常数
$W$	走线宽度
$H$	基底高度
$T$	走线厚度
$D$	信号走线与两共面接地走线之间距离
$C\epsilon_r$	涂层的介电常数 (阻焊剂)

表 1:特征阻抗影响因素

RF 传输线的设计流程如下:

- a) 选择 PCB 基底
  - 例如: FR1, FR4, CEM1...等等。
- b) 定义 PCB 的属性:
  - $\epsilon_r$ : 基底介电常数
  - $H$ : 基底高度
  - $T$ : 走线厚度
  - $C\epsilon_r$ : 涂层介电常数



- c) 控制及调整 W 与 D 的值以达到需要的特征阻抗。
- d) 如果步骤 (c) 无法实现, 请返回到步骤 (b) 选择不同的基底厚度及走线厚度. 当在步骤(b)新选择的特性仍不能实现想要的阻抗, 返回步骤 (a)。

### 3 每个参数与特征阻抗关系

理解每个因素如何影响传输线很重要。

下述每个段落表明了当只有一个因素变化时, 特征阻抗如何变化。

#### 3.1. $\epsilon_r$ - 基底介电常数

许多不同类型的材料可以用作 PCB 基底。每种基底有各自的介电常数。用户需注意“PCB 原材料介电常数”由厂商提供。

另一方面, 材料介电常数不仅与不同厂商有关, 还与频率有关。

PCB 类型	介电常数
FR-1	5.5-6
FR-4	4.2-4.7
CEM-1	4.6
CEM-3	5.0

表 2: 常见 PCB 材料介电常数

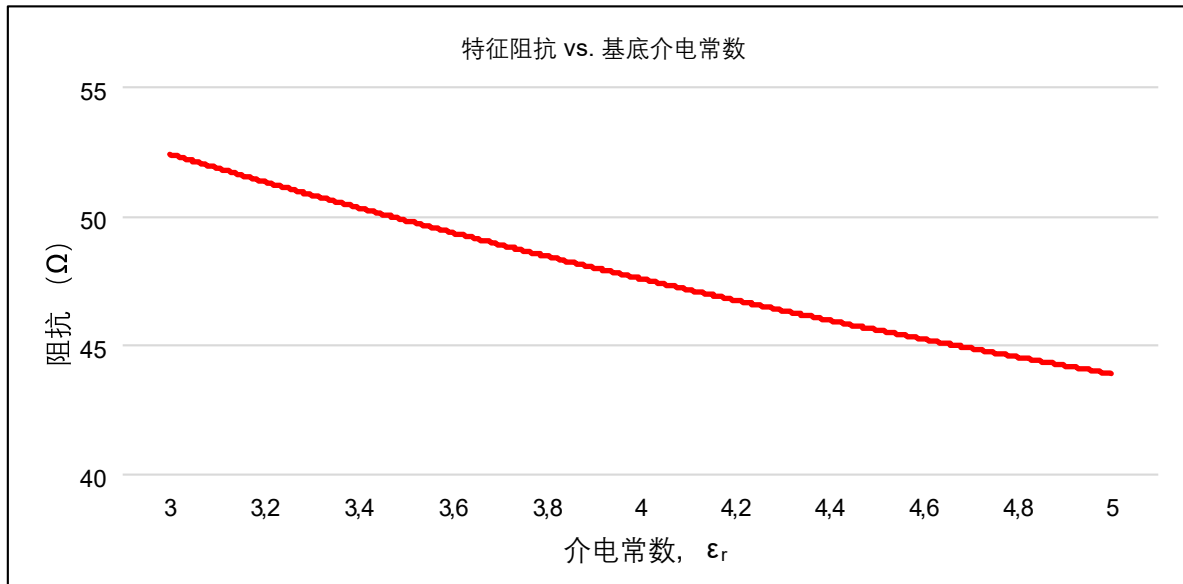


图 5: 本图展示了阻抗 ( $Z_0$ ) 与介电常数( $\epsilon_r$ )成反比

### 3.2. W – 走线宽度

走线宽度设计, 用户需要考虑四点:

- 1) 窄走线更难控制。
- 2) 宽走线需要 PCB 更多空间。
- 3) 由于制造公差, 实际走线宽度可能与设计不符。
- 4) 因为电介质的波阻抗和高度是固定的, 这些参数将决定走线宽度。

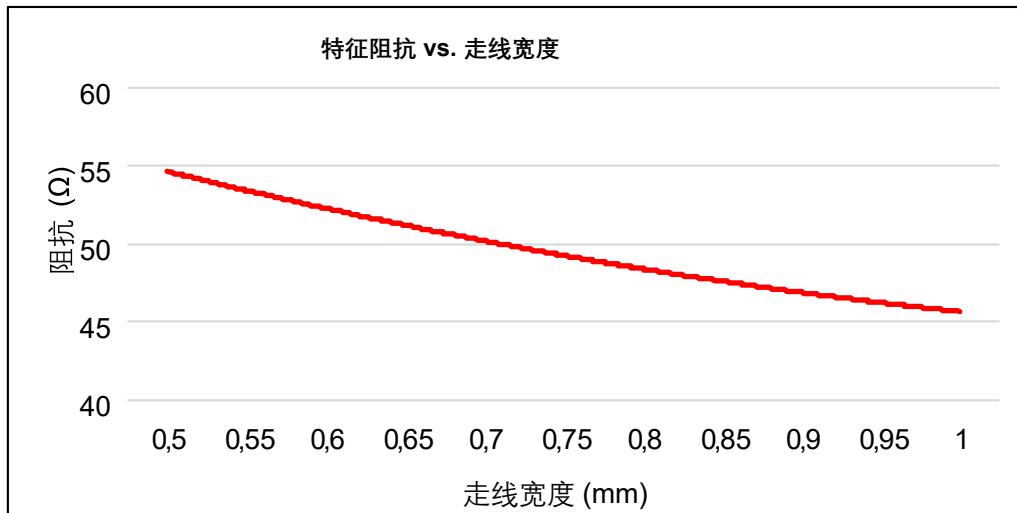


图 6: 本图展示了阻抗 ( $Z_0$ ) 与走线宽度大致成反比

### 3.3. H – 基底高度

基底高度是 PCB 中 地平面和信号层之间的距离。其他参数不变时，铜层靠近，特征阻抗减小，要维持走线的特征阻抗，可减小走线宽度。这反过来又节省了 PCB 上的空间。但请注意，如果使用窄走线，由于制造过程中蚀刻工艺，会增大阻抗的公差！

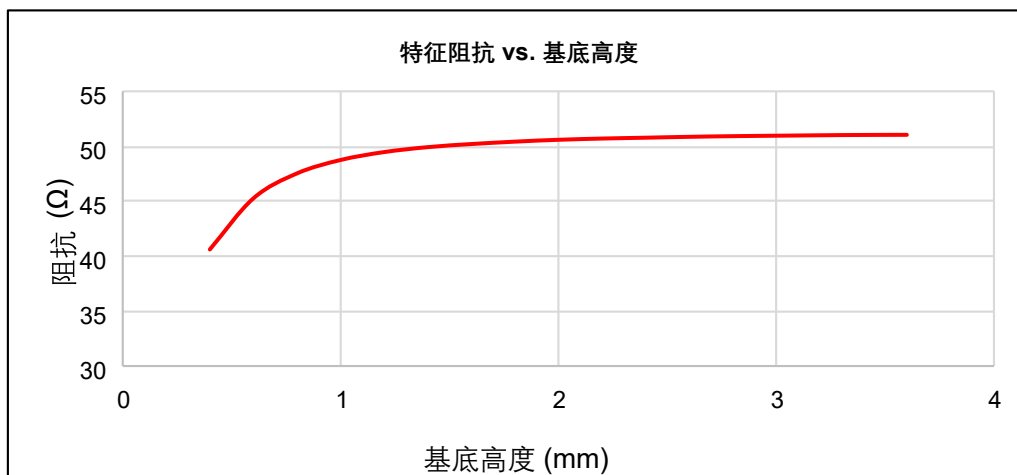


图 7: 特征阻抗 ( $Z_0$ ) 当基底高度处于特定距离时增加的更慢

### 3.4. T – 走线厚度 (铜厚)

铜通常用作 PCB 金属层，层高为 0.5 盎司/平方英尺 (0.017mm), 1 盎司/平方英尺 (0.035mm) 或者 2 盎司/平方英尺 (0.070mm)。如果铜厚 (铜厚) 增加特征阻抗降低。

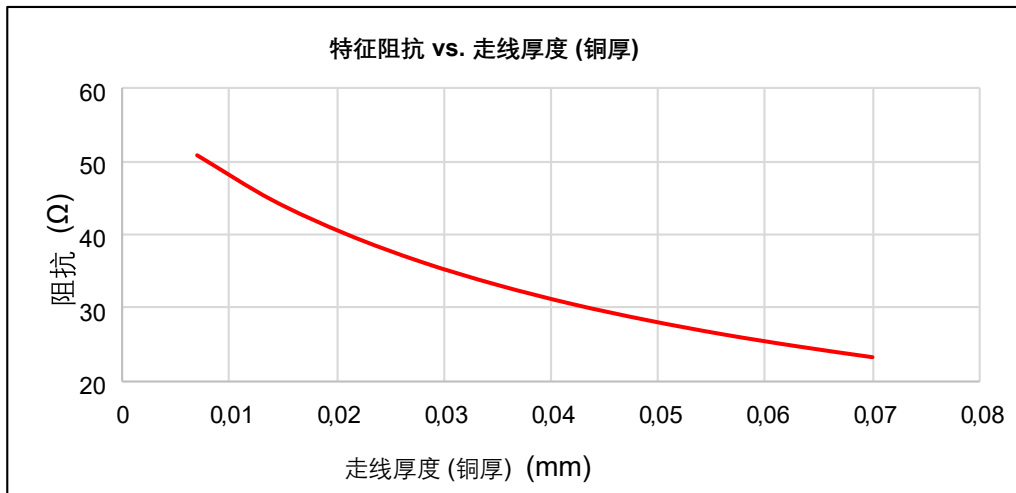


图 8: 阻抗 (Z<sub>0</sub>) 与走线厚度 (铜厚) 大致成反比

### 3.5. D – 走线与共面地距离

这个参数非常敏感. 仅 0.01 mm 的变化会对阻抗引起 1~2 Ω 的影响, 因此进行这个调整时, 需要检查 PCB 制造商的生产精度。

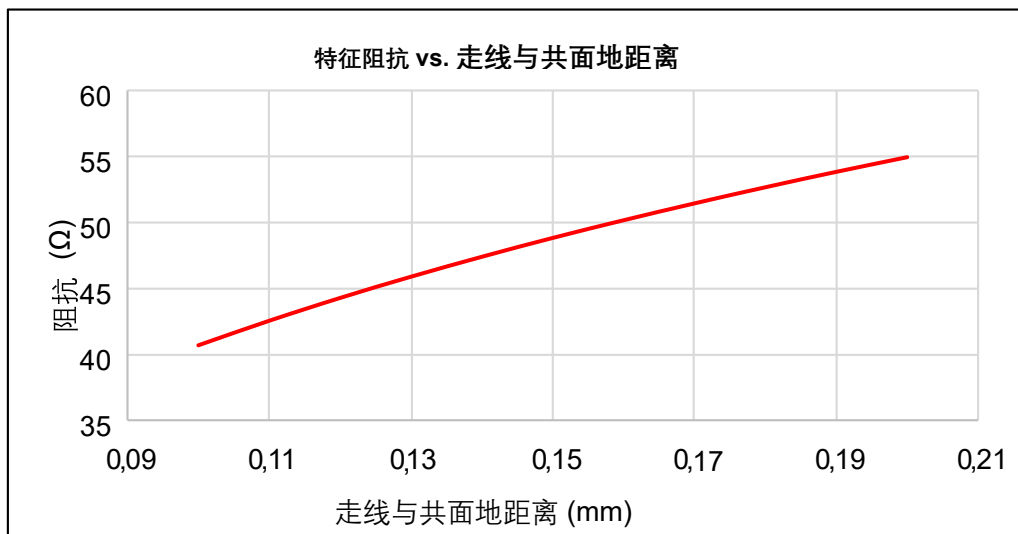


图 9: 阻抗(Z<sub>0</sub>) 和 走线与共面地距离 大致成正比

### 3.6. C<sub>Er</sub> - 涂层介电常数

涂层材料的介电常数对特征阻抗也有影响. 设计前期阶段应进行考量, 以避免计算值出现偏差。

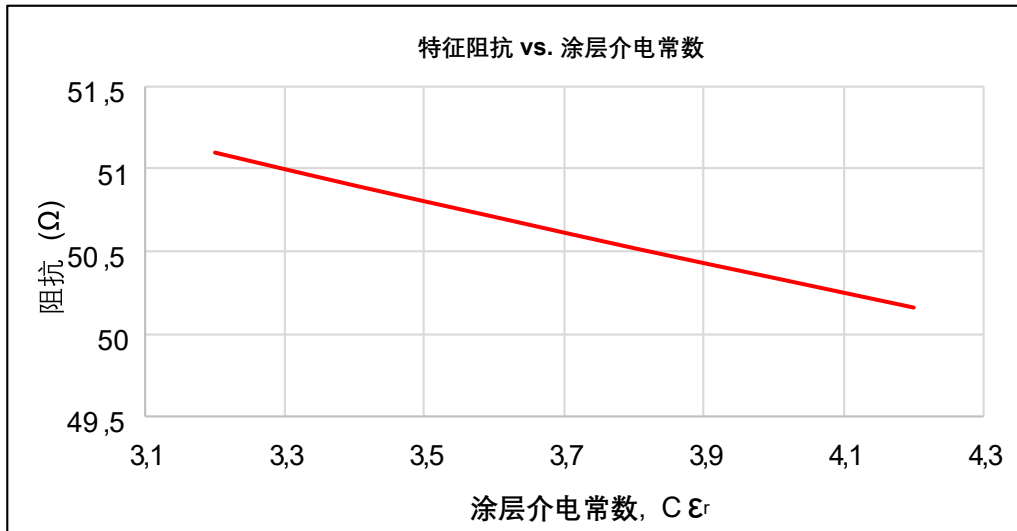


图 10: 阻抗 ( $Z_0$ ) 与涂层介电常数大致成反比

#### 4 连接器 Pin 针脚

连接器 Pin 针连接到 PCB 走线时, 由于 Pin 针本身尺寸, 会增加 PCB 走线上的高度。这部分高度会导致不连续, 可以通过调整 PCB 走线宽度解决。

##### 4.1. End Launch 圆形 Pin 脚

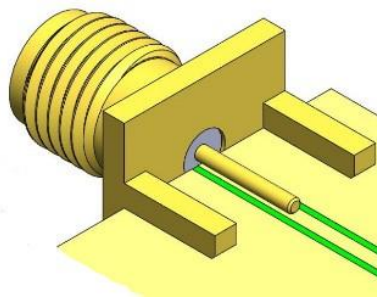


图 11: 圆形针脚连接器有较大的中心 pin

焊接后导致明显的不连续

为匹配“微带线”, 走线宽度需改变以适应圆形针脚。

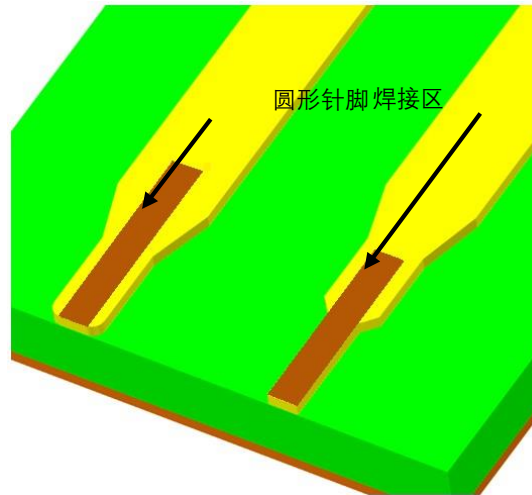


图 12: 改善走线形状以提高匹配

如果阻抗值低于理想匹配阻抗, 可以尝试使用图 12 中左侧走线形状, 靠近连接器中心 Pin 的走线宽度必须减小。减小缩窄走线尾端宽度可改善匹配。

对共面波导, 可以通过增加信号走线和共面地 (GND) 之间的距离, 增加阻抗。也可以通过减小信号走线宽度, 达到理想阻抗。

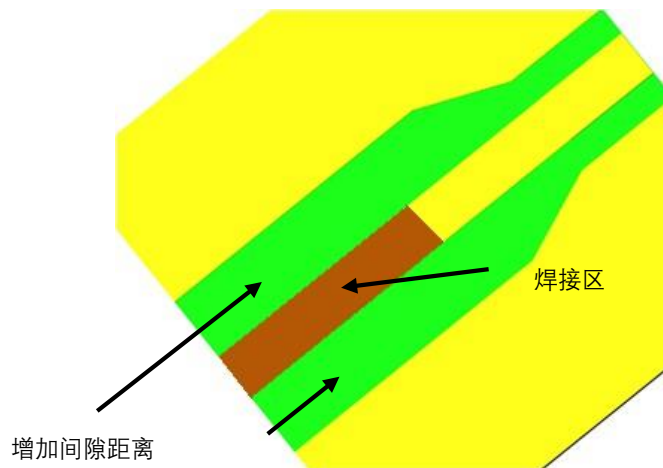


图 13: 增加间隙改善阻抗匹配举例





#### 4.2. End Launch 扁平 Pin 脚

这款连接器通常有较小的中心 Pin 脚，焊接后对阻抗不连续影响较小。当扁平 pin 脚使阻抗较低时，可以通过减小信号走线宽度或者增大信号走线与共面地（GND）距离，从而提高阻抗。

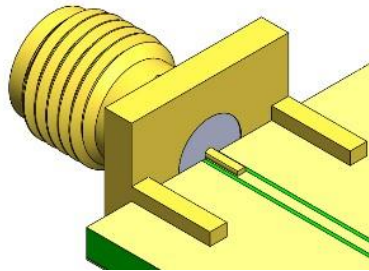


图 14: End Launch 扁平 Pin 脚

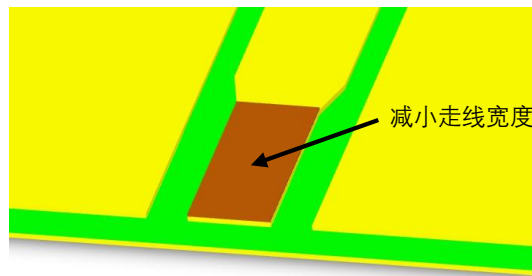


图 15: 减小走线宽度改善阻抗匹配举例

#### 4.3. THT Pin & SMT Pin

THT and SMT 连接器较难实现理想的匹配。主要是因为焊接到 PCB 板后存在的间隙，该间隙会导致阻抗值增高。

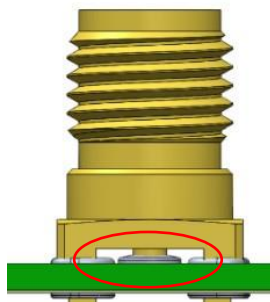


图 16: PCB 与连接器之间间隙

此外，与 PCB 走线垂直 THT 和 SMT 连接器会导致阻抗降低。对于 THT 中心 Pin 针，延伸的 Pin 脚会使阻抗更低。THT 和 SMT 连接器的阻抗不连续性发生在非常短的距离内，更难通过调整 PCB 走线解决。



由于阻抗匹配问题，THT 和 SMT 连接器通常不会用于很高频率的产品。

THT 连接器阻抗改变时，信号是如何传输的。

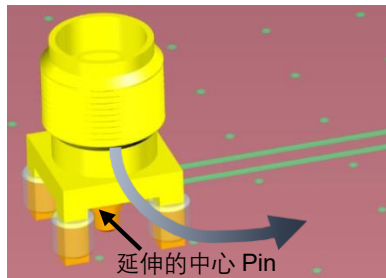


图 17: 信号路径: 连接器连接 PCB 走线

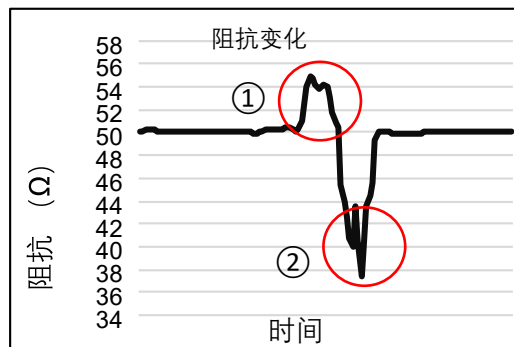


图 18: 时域中的阻抗

1. 间隙使阻抗增大

2. 垂直区域以及延伸的中心 Pin 使阻抗变低

SMT 连接器阻抗改变时，信号是如何传输的。



图 19: 信号路径: 连接器连接 PCB 走线

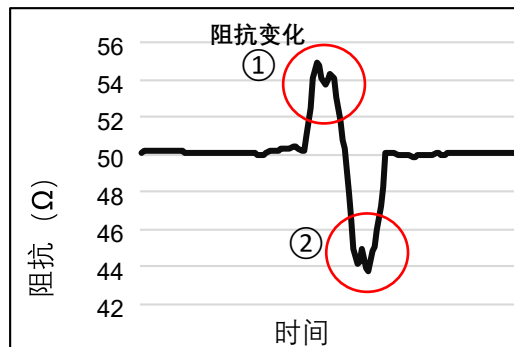


图 20: 时域中的阻抗

1. 间隙使阻抗增大
2. 垂直区域使阻抗降低

图 17 至图 20 展示了连接器结构及与 PCB 连接，在时域中的影响。由时域反射技术 (TDR) 测得，通过观测反射波确定被量测结构的阻抗。阻抗随时间的变化，可以通过反射点的介电常数  $\epsilon_r$  重新计算。

如何改善:

- 1) 间隙使阻抗增大：使用焊料填充间隙改善阻抗

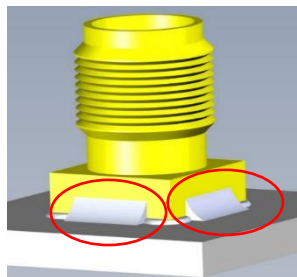


图 21: 使用焊料填充间隙

- 2) 直角垂直区域使阻抗降低：增加中心 pad 与 GND 的间隙，可增加阻抗，以接近 50 欧姆

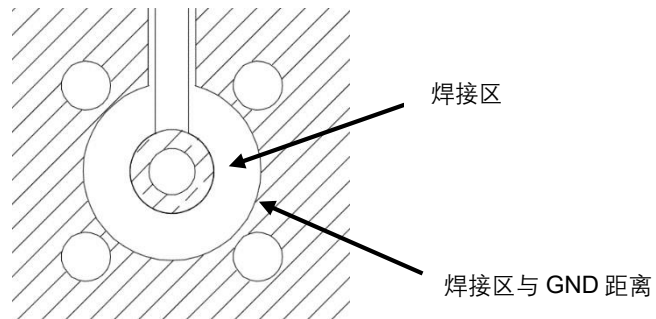


图 22: 封装优化改善匹配

### 3) 延伸 Pin 脚使阻抗降低

连接器延伸的 Pin 脚不仅使阻抗降低，也可能导致天线效应。改善措施有：

- 挑选适合 PCB 板厚的 Pin 脚长度。
- 剪短 Pin 脚，显著改善。



## 5 影响阻抗的其他因素

以下几个在制作 PCB 时的因素，会影响传输线阻抗：

### 5.1. PCB 切割线(End Launch 同轴连接器问题)

PCB 生产中分板会有公差。如果地平面没有延伸到 PCB 边缘，PCB 分板时，公差可能导致与连接器产生间隙，产生阻抗不连续。

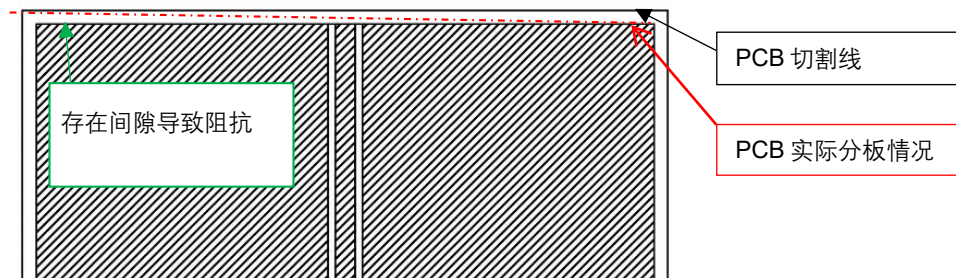


图 23: 地层未到 PCB 边缘

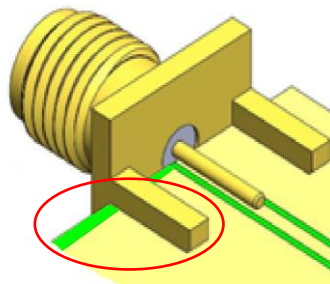


图 24: 焊接连接器后，有间隙未接地

我们建议将连接器侧的地平面延伸到 PCB 边缘。即使有分板公差，连接器焊接到 PCB 后，也不会有间隙产生。

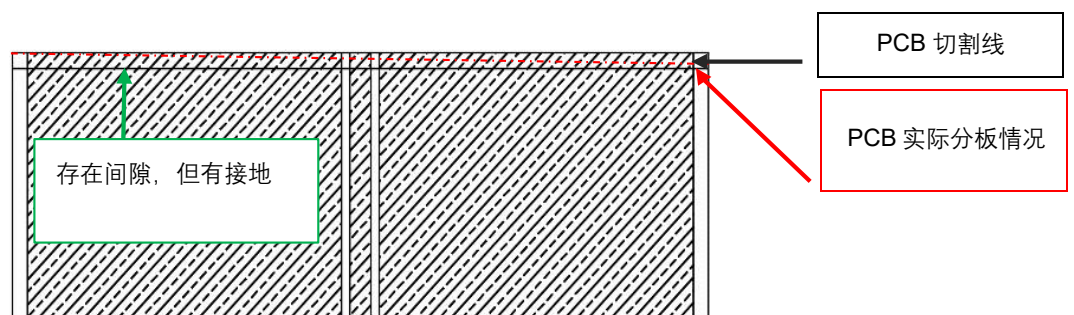


图 25: 延伸底层到 PCB 边缘



## 5.2. PCB 外形线 (End Launch 卡缘射频连接器问题)

PCB 分板不能裁切成尖锐的直角，而 R 角可能导致连接器与 PCB 之间有间隙。由于不能紧密配合，导致阻抗不连续(图 25)。解决这个问题，我们建议使用  $\text{Ø}0.6\text{-}2\text{ mm}$  让位孔替代圆角如图 26。

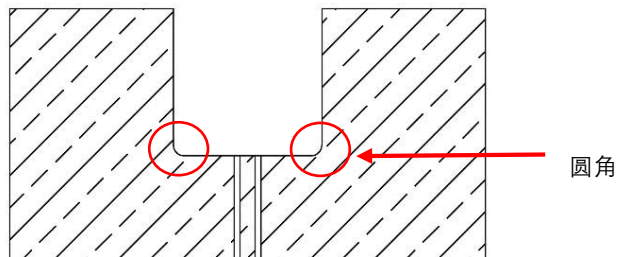


图 25: 圆角导致与连接器匹配差

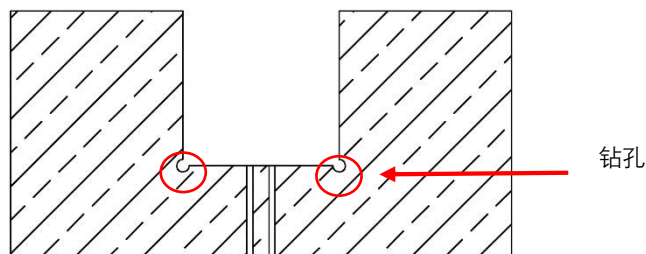


图 26: 额外钻孔以改善匹配

## 5.3. End Launch 连接器与 PCB 反面

当 end launch 连接器安装到 PCB 后如果铜层没有延伸到 PCB 边缘，将会有间隙出现，使用焊料填充该间隙，可以帮助阻抗控制(图 27)。

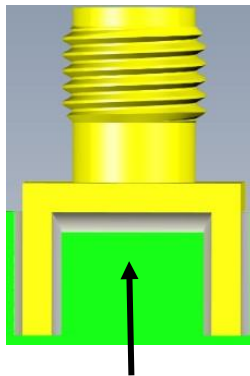


图 27: 使用焊料填充该间隙



#### 5.4. 过孔

当使用共面波导设计时，建议在走线周围的共面 GND 上添加一些过孔，如图 28 所示。过孔连接上层地线与底层地线层。取决于信号的最高频率，过孔距离应不超过 2-4mm，以确保共面 GND 走线保持其 GND 电位。

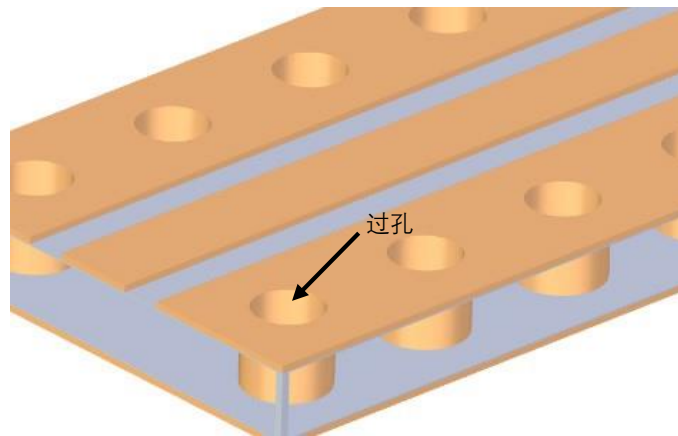


图 28: 共面接地线到地 (GND) 层 过孔

### 6 仿真案例

60312202114509

End Launch 座子，圆形针脚 1.6mm 板厚

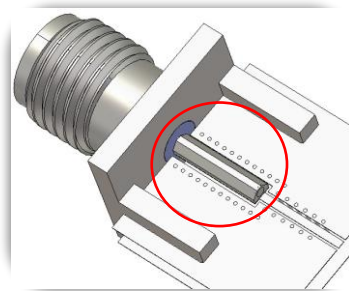


图 29: 原始设计

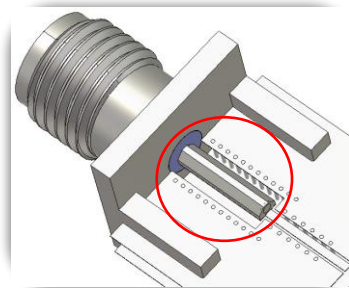


图 30: 优化设计

增加走线与接地间隙，提高阻抗，实现阻抗匹配。



TDR 测试结果(初始设计) :

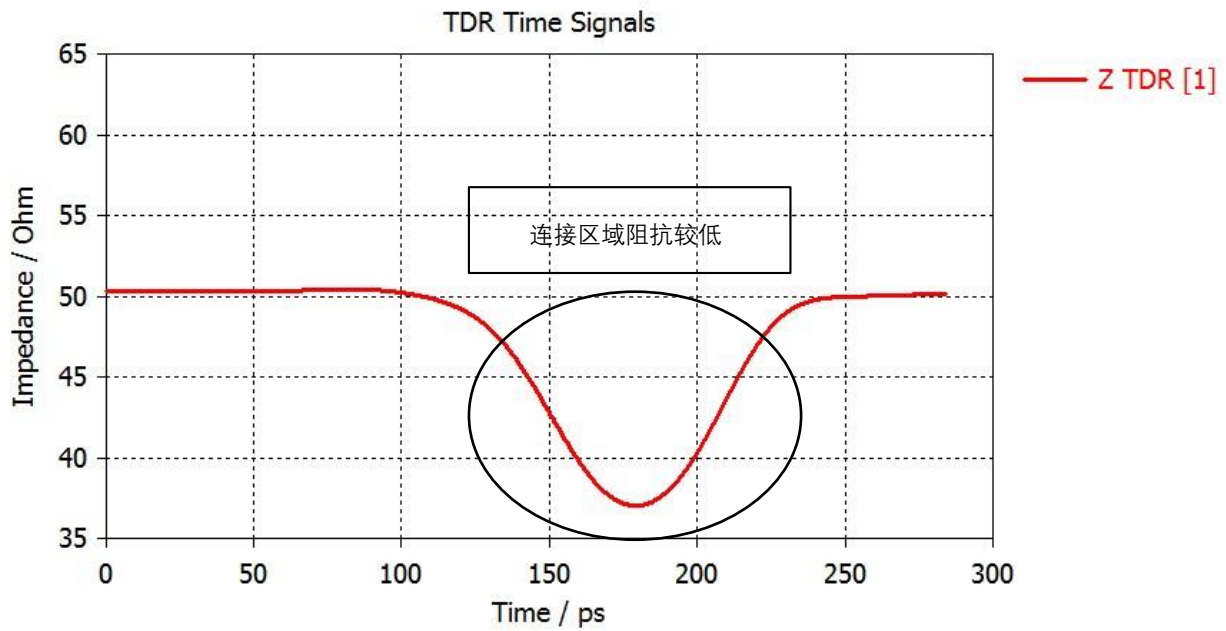


图 31: TDR 测试结果(初始设计)

TDR 测试结果(优化设计) :

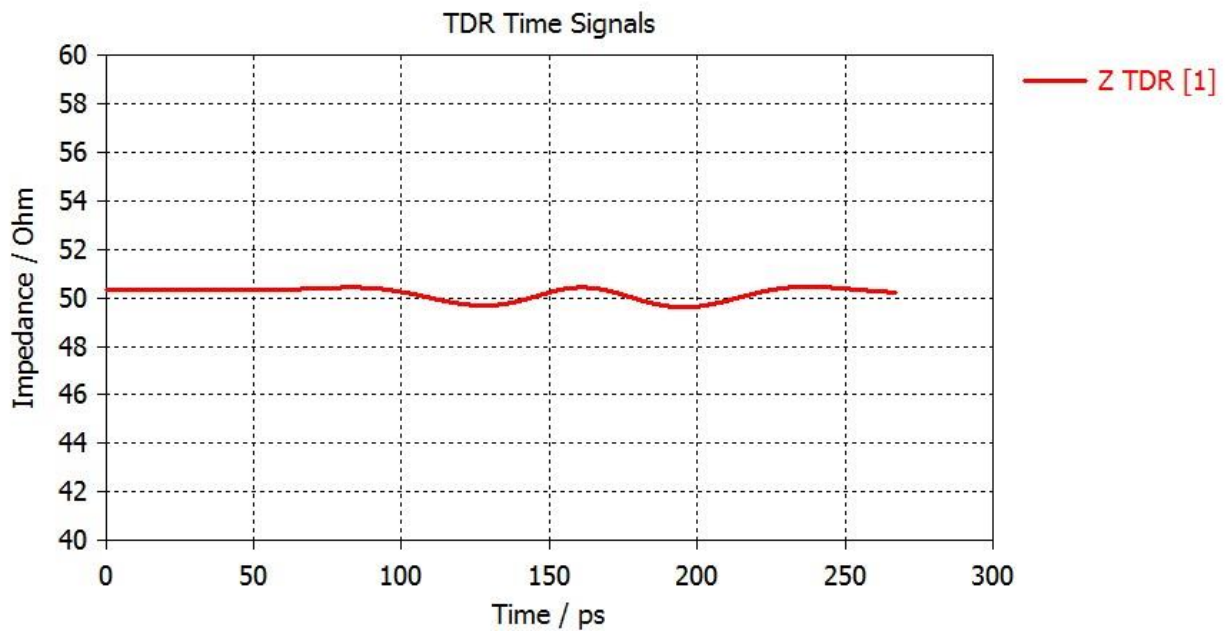


图 32: TDR 测试结果(优化设计)





S 参数测试结果 (原始设计)

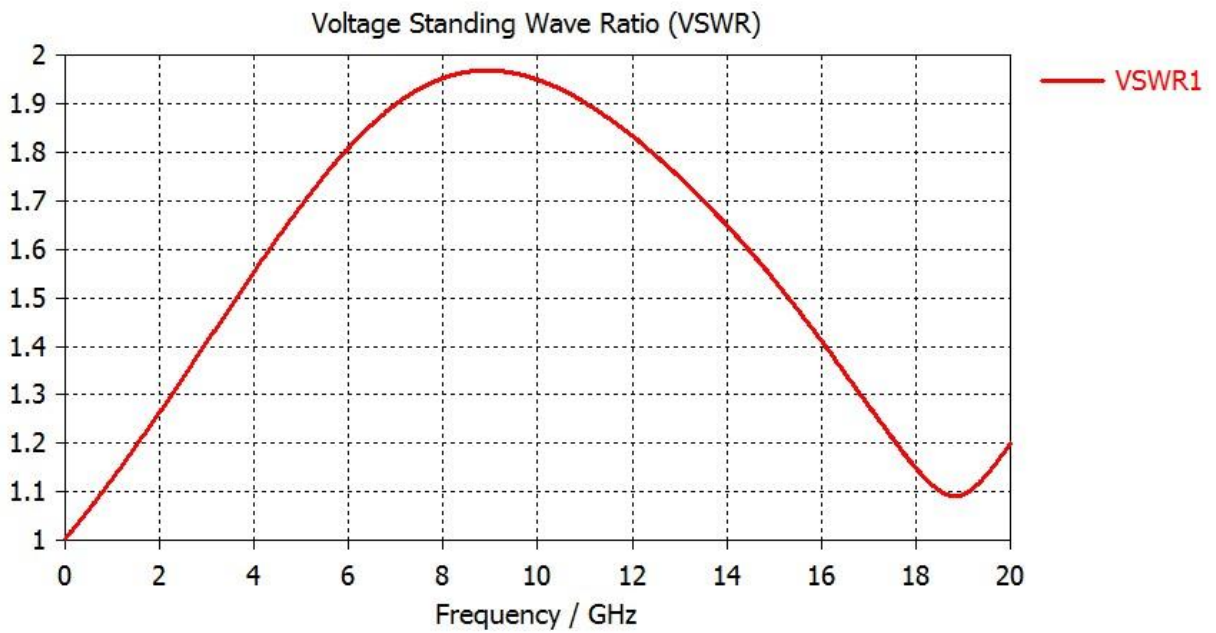
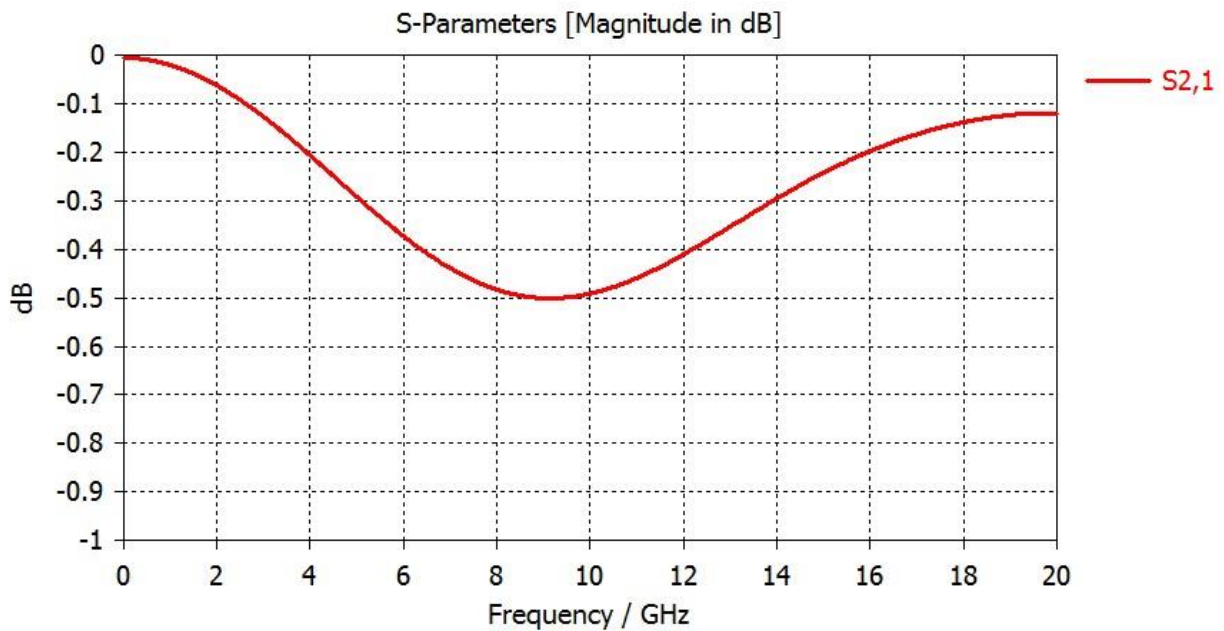


图 33: S 参数测试结果- VSWR 测试(原始设计)



34: S 参数测试结果- 回损测试 (原始设计)



S 参数测试结果 (优化设计)

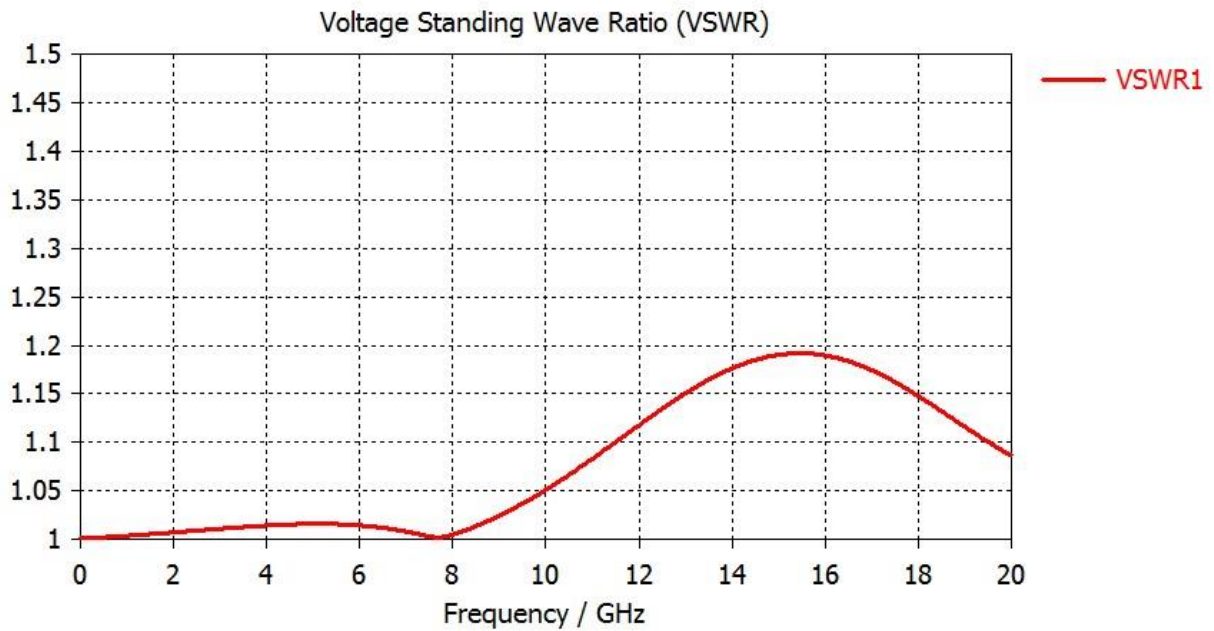


图 34: S 参数测试结果- VSWR 测试(优化设计)

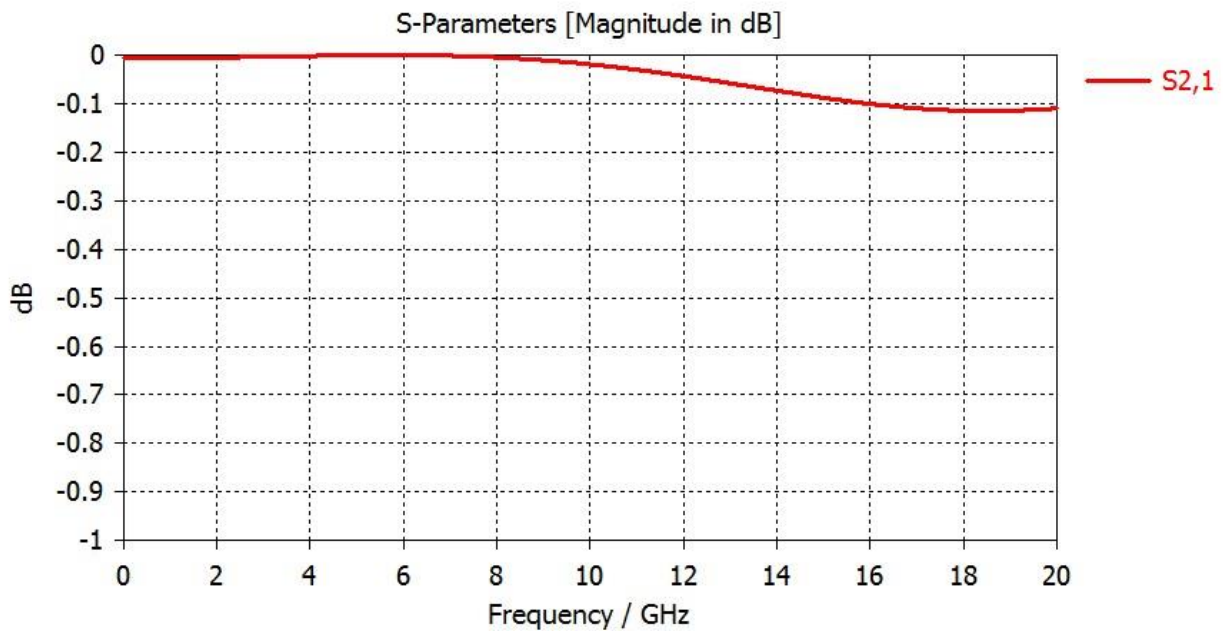


图 35: S 参数测试结果 - 回损测试 (优化设计)



## 7 总结

仿真软件在设计传输线时非常有用，例如，CAD 等软件可以模拟具有不同因素的传输线。使用 CAD 的结果，HFSS 等软件可以提供全波仿真，包括连接器和 PCB。总体而言，使用仿真软件可以节省大量时间。

了解 PCB 生产的精确性也将帮助用户设计传输线，因为大多数传输线都非常窄。如果 PCB 从生产中有宽泛的公差，用户的测试结果与软件模拟相比将产生巨大差异。有时，铜层粗糙度是影响传输线阻抗的一个因素。

传输线的质量是产品传输质量的一部分。用户阅读这些建议后应该了解如何增强传输线的质量。



## 重要声明

本应用指南基于我们对这些领域典型要求积累的知识和经验。它是一般性指南，不应被视为伍尔特电子集团对客户应用适用性的承诺。本文中的信息如有更改，恕不另行通知。未经书面许可，不得翻印或复制本文档及其部分内容，不得将其内容透露给第三方，也不得将其用于未经授权的用途。

伍尔特电子集团及其子公司和分支机构（伍尔特电子）不对任何形式的应用支持承担责任。客户可以在其应用和设计中使用伍尔特电子的帮助和产品建议。伍尔特电子产品在特定客户设计中的适用性和使用责任始终完全在客户自己。基于这一事实，客户应在适当时自行评估和研究，判断具有产品规格中所述特定产品特征的设备是否有效，以及是否适合相应的客户应用。技术规格见产品最新规格书。顾客应使用规格书，并注意确认最新规格书。可以在 [www.we-online.com](http://www.we-online.com) 下载。客户应严格遵守所有产品特定的说明、注意和警告。我们保留对产品和服务进行更正、修改、增强、改进和其他更改的权利。

伍尔特电子不保证或代表任何基于与伍尔特电子产品或服务使用的任何组合、机器或过程有关的任何专利权、

版权、屏蔽作品权或其他知识产权，以及以明示或暗示的方式授予的许可。伍尔特电子发布的有关第三方产品或服务的信息并不代表伍尔特电子授予的使用此类产品或服务的许可证、保修书或认证。

伍尔特电子产品不可用于对安全有严格要求的应用，或合理预期产品故障会导致严重的人身伤害或死亡的用途。此外，伍尔特电子产品不应用于军事、航空航天、航空、核控制、潜艇、运输（汽车控制，火车控制，船舶控制）、交通信号、防灾、医疗、公共信息网络等领域。客户应在进入设计阶段之前告知伍尔特电子有关此类用途的意图。在某些要求高安全性的客户应用中，电子组件的故障或故障可能危及人类生命或健康，客户必须确保他们在应用安全和法规后果方面具有所有必要的专业知识。客户承认并同意，无论伍尔特电子提供与应用程序相关的任何信息或支持，他们将对与其产品以及在对安全有严格要求的应用中使用伍尔特电子产品有关的所有法律、法规 and 安全性要承担全部责任。

客户应赔偿我们因在此类安全关键应用中使用我们的产品而造成的任何损害。

## 相关链接



应用指南

[www.we-online.com/appnotes](http://www.we-online.com/appnotes)



REDEXPERT 设计工具:

[www.we-online.com/redexpert](http://www.we-online.com/redexpert)



工具箱

[www.we-online.com/toolbox](http://www.we-online.com/toolbox)



产品目录

[www.we-online.com/products](http://www.we-online.com/products)

## 联系方式

[appnotes@we-online.de](mailto:appnotes@we-online.de)

Tel. +49 7942 945 - 0



Würrth Elektronik eiSos GmbH & Co. KG Max-Eyth-Str. 1 - 74638 Wal-denburg - Germany  
[www.we-online.com](http://www.we-online.com)



伍尔特 (天津) 电子有限公司

苏州在线服务中心: +86-512-65128813

电话: +86 22 2385 8666

邮箱: [eiSos-china@we-online.com](mailto:eiSos-china@we-online.com)